

ÉCOLE DE TECHNOLOGIE SUPÉRIEURE
UNIVERSITÉ DU QUÉBEC

THÈSE PRÉSENTÉE À
L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

COMME EXIGENCE PARTIELLE
À L'OBTENTION DU
DOCTORAT EN GÉNIE
PH.D.

PAR
LOUBNA YACOUBI

CONTRIBUTION À L'ÉTUDE, LA MODÉLISATION ET LA COMMANDE
DES REDRESSEURS TRIPHASÉS NON-POLLUANTS : APPLICATION AU
CONVERTISSEUR TROIS-NIVEAUX À POINT NEUTRE CALÉ

MONTREAL, LE 5 FÉVRIER 2004

(c) droits réservés de Loubna Yacoubi

CETTE THÈSE A ÉTÉ ÉVALUÉ
PAR UN JURY COMPOSÉ DE :

M. Kamal Al-Haddad, directeur de thèse
Département de génie électrique à l'École de technologie supérieure

M. Louis-A. Dessaint, codirecteur de thèse
Département de génie électrique à l'École de technologie supérieure

M. Ambrish Chandra, président du jury
Département de génie électrique à l'École de technologie supérieure

M. Vijay Kumar Sood, membre externe
Institut de recherche en électricité du Québec (IREQ)

M. Farhat Fnaiech, professeur invité
École Supérieure des Sciences et Techniques de Tunis

ELLE A FAIT L'OBJET D'UNE SOUTENANCE DEVANT JURY ET PUBLIC

LE 27 JANVIER 2004

À L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

CONTRIBUTION À L'ÉTUDE, LA MODÉLISATION ET LA COMMANDE DES REDRESSEURS TRIPHASÉS NON POLLUANTS : APPLICATION AU CONVERTISSEUR TROIS-NIVEAUX À POINT NEUTRE CALÉ

Loubna Yacoubi

Sommaire

L'intégration des convertisseurs au niveau des équipements électriques est la source d'une multitude de préoccupations dues à la pollution du réseau, telles : l'amélioration du rendement des convertisseurs, la minimisation de l'échange de l'énergie réactive et la diminution des harmoniques de courants. Le problème de la qualité de l'onde électrique devient ainsi extrêmement important à résoudre.

L'objectif principal de ce travail est de concevoir un convertisseur triphasé non-polluant, à facteur de puissance unitaire, à haut rendement énergétique, générant le minimum d'harmoniques. De plus, l'ensemble redresseur-charge doit présenter d'excellentes performances lors de variations paramétriques.

Pour ce faire, nous avons effectué une recherche bibliographique des topologies non-polluantes. Le choix du redresseur triphasé trois-niveaux à point neutre calé par diodes a été retenu puisqu'il permet une meilleure utilisation des interrupteurs de puissance. Nous avons ensuite étudié et modélisé ce convertisseur pour implanter de nouvelles méthodes de commande non-linéaires qui prennent en considération les non-linéarités du système, qui le découplent et qui atténuent l'effet des variations de ses paramètres.

Tout d'abord, le modèle d'état non-linéaire du système est développé. Puis, la technique non-linéaire basée sur une linéarisation au sens entrée-sortie est employée. Le modèle résultant étant linéarisé et découplé, des correcteurs linéaires sont introduits pour stabiliser le système en boucle fermée. Les résultats de la simulation ont démontré la faiblesse de cette méthode lors de certaines perturbations. Nous avons donc opté pour l'application de la version adaptative de cette technique qui consiste en l'adjonction d'une loi d'adaptation des paramètres basée sur l'approche du modèle de référence. Les performances du système sont nettement améliorées démontrant la supériorité de la technique de commande non-linéaire adaptative.

Une fois l'étude théorique achevée, nous avons réalisé un prototype expérimental fonctionnant à 1.2 kW pour valider ces lois de commande. Celles-ci sont exécutées en temps réel en utilisant le processeur numérique DS1104 de dSPACE. Les résultats expérimentaux confirment la supériorité de la loi de commande non-linéaire adaptative ainsi que sa robustesse face aux variations paramétriques et aux perturbations de la source. Finalement, nous avons diffusé les résultats de cette recherche sous forme de publications dans plusieurs revues et conférences internationales.

CONTRIBUTION TO THE STUDY, MODELING AND CONTROL OF A NON-POLLUTING THREE-PHASE CONVERTERS: APPLICATION TO THE THREE-PHASE THREE-LEVEL NEUTRAL POINT CLAMPED RECTIFIER

LOUBNA YACOUBI

Abstract

The extensive use of power converters in various industrial plants deteriorates the power quality and causes multitude of concerns, such as: improvement of converters efficiency, reduction of reactive power exchange and attenuation of current harmonics.

The principal objective of this work is to develop a non-polluting three-phase rectifier, with unity power factor, high efficiency and low harmonics. Also, our objective is to find good control techniques to ensure excellent system performance under parametric variations and utility disturbances.

To support this objective, A extensive bibliographical review of non-polluting topologies made possible to choose a three-phase three-level neutral point clamped boost rectifier one that allows a better use of power switches. Then, the converter model is developed in order to apply nonlinear control methods. These last are employed to take into account the essential nonlinearities of the system and they totally differ from the common approach based on linearizing the nonlinear system around an operating point.

The nonlinear state space mathematical model of the rectifier is developed. Then, in order to apply the first nonlinear technique, an input/output feedback linearization is designed and the resulting model is linearized and decoupled. Afterward, the stabilizing controllers are designed based on linear techniques. Simulation results show the weaknesses of this method under some disturbances. The adaptive version of this technique is then proposed and applied. The initial state space model is put in an adequate canonical form. Therefore, an adaptation law based on the model reference approach is incorporated. The controllers performance has been evaluated by simulation and show the superiority of nonlinear adaptive control.

Once the theoretical study is completed, an experimental prototype operating at 1230W is built in order to validate the proposed control laws. These techniques are implemented in real time using DS1104 of dSPACE® digital signal processor. The experimental results are given for nominal power, under diverse parameter variations and utility disturbances. The superiority and the robustness of the nonlinear adaptive control law is established. Finally, the results of this work are published in several international journals and conferences.

AVANT-PROPOS ET REMERCIEMENTS

Ce document présente les travaux effectués, dans le cadre du programme de Doctorat en Génie Électrique, au sein du GRÉPCI. Le sujet a été principalement investi dans le but de maintenir une grande qualité de l'énergie au niveau de la distribution. Ce travail se résume ainsi en la conception d'un convertisseur non polluant, à haut rendement et facteur de puissance unitaire. Une commande adéquate a été mis en œuvre afin d'assurer d'excellentes performances au système dans le cas de perturbations de la source ou de variations paramétriques.

Tout d'abord, je tiens à exprimer mes sincères remerciements à Monsieur Kamal Al-Haddad mon directeur de thèse pour ses encouragements, son aide technique inestimable, son soutien moral et financier et pour la confiance qu'il m'a accordé durant toute la durée de ma thèse.

Je désire également remercier Monsieur Louis-A. Dessaint mon codirecteur et Monsieur Farhat Fnaeich professeur invité de L'ESSTT de Tunis pour leur aide technique et leurs conseils qui ont joué un rôle essentiel à l'avancement de mon travail.

Mes remerciements vont également au président et membres du jury qui me font un grand honneur d'être le jury de mon projet aujourd'hui et certains d'eux mes professeurs précédemment.

Je remercie Madame Edith Deslandes, Monsieur Yves Robitaille et Madame Johanne Roy, les techniciens informatiques et électriques du département de génie électrique, pour leur assistance et leur disponibilité.

Je remercie également mes camarades du GRÉPCI avec lesquels le travail s'est déroulé dans une ambiance amicale et agréable.

Je remercie les fonds de développement de l'École de Technologie Supérieure, les imprimeries Québecor, les caisses populaires Desjardins, les fonds de recherche sur la nature et les technologies du Québec NATEQ ainsi que la chaire de recherche du Canada en conversion de l'énergie électrique et électronique de puissance pour leur soutien financier.

Je désire remercier tout particulièrement ma famille notamment ma mère et mon père, qui m'ont toujours soutenue et poussée à aller jusqu'au bout, quoiqu'il me soit difficile d'exprimer en quelques mots toute ma gratitude et ma reconnaissance. Ma pensée va également à mes grands-parents, tous les deux, décédés durant ma thèse. Ils me manquent tellement.

Enfin, je remercie du fond du cœur mon mari pour son affection, ses encouragements et son soutien moral durant toute la durée de ma thèse.

TABLE DES MATIÈRES

	Page
SOMMAIRE.....	i
ABSTRACT.....	ii
AVANT-PROPOS ET REMERCIEMENTS	iii
TABLES DES MATIÈRES.....	v
LISTE DES TABLEAUX.....	ix
LISTE DES FIGURES	x
LISTE DES ABRÉVIATIONS ET DES SIGLES.....	xviii
INTRODUCTION	1
CHAPITRE 1 PROBLÉMATIQUE ET REVUE BIBLIOGRAPHIQUE	5
1.1 Problématique	5
1.1.1 Redresseur triphasé non-commandé simple alternance	6
1.1.2 Redresseur triphasé non-commandé en pont	6
1.1.3 Redresseur triphasé commandé simple alternance.....	7
1.1.4 Redresseur triphasé commandé double alternance	7
1.1.5 Synthèse	8
1.2 Techniques de commande des convertisseurs non polluants.....	11
1.2.1 La correction dans le domaine temporel	11
1.2.2 La correction dans le domaine fréquentiel.....	11
1.3 Les redresseurs triphasés : état de la recherche.....	12
1.3.1 Principe de fonctionnement des redresseurs non polluants	12
1.3.2 Les topologies de redresseurs modernes dits non polluants	13
1.3.3 Les principales générations des redresseurs triphasés non polluants.....	14
1.4 Les méthodes de commande des convertisseurs : état de la recherche..	35
1.4.1 Méthodes de commande linéaires.....	35
1.4.2 Méthodes de commande non-linéaires.....	42
1.4.3 Méthodes de commande non-linéaires adaptatives.....	46
1.5 Conclusion et synthèse de la revue bibliographique.....	50

CHAPITRE 2	FONCTIONNEMENT ET MODÉLISATION DU CONVERTISSEUR.....	54
2.1	Introduction.....	54
2.2	Nouvelle topologie proposée	55
2.3	Principe et séquences de fonctionnement du redresseur proposé	56
2.3.1	Rôle du point neutre.....	56
2.3.2	Synthèse de la MLI sinusoïdale	56
2.3.3	Séquences de fonctionnement	58
2.4	Méthodes de modélisation des convertisseurs de puissance.....	65
2.5	Modélisation du convertisseur	67
2.5.1	Modélisation du redresseur dans le référentiel (abc)	67
2.5.2	Modélisation du redresseur dans le référentiel synchrone (dq0)	70
2.6	La technique de commande linéaire.....	74
2.6.1	Application de la technique de commande linéaire	74
2.6.2	Résultats de la simulation	78
2.7	Conclusion	83
CHAPITRE 3	COMMANDE NON-LINÉAIRE DU REDRESSEUR TRIPHASÉ.....	85
3.1	Introduction.....	85
3.2	Théorie de la linéarisation au sens Entrée/Sortie	86
3.3	Application de la linéarisation Entrée/Sortie au redresseur PNC	89
3.4	Résultats de la simulation	94
3.4.1	Fonctionnement à puissance nominale en régime permanent.....	96
3.4.2	Fonctionnement sous diverses variations paramétriques et perturbations de la source	100
3.5	Conclusion	107
CHAPITRE 4	COMMANDE NON-LINEAIRE ADAPTATIVE DU REDRESSEUR TRIPHASÉ.....	109
4.1	Introduction.....	109
4.2	Les différentes approches des techniques de commande adaptatives..	109
4.3	Théorie de la technique de commande non-linéaire adaptative appliquée à un système multivariable	111
4.4	Application de la technique de commande non-linéaire adaptative au système multivariable étudié.....	116
4.4.1	Paramétrisation des équations d'état.....	117
4.4.2	Transformation des coordonnées	119
4.4.3	Détermination des lois de commande linéarisantes	120
4.4.4	La représentation en modèle d'état non-linéaire en boucle fermée	120
4.4.5	Conception du modèle de référence.....	122

4.4.6	Conception de la loi de commande stabilisante et de la loi d'adaptation des paramètres.....	123
4.5	Résultats de la simulation	125
4.5.1	Fonctionnement à puissance nominale	126
4.5.2	Fonctionnement sous diverses variations paramétriques et perturbations de la source	131
4.5.3	Conclusion	139
CHAPITRE 5 RÉALISATION PRATIQUE		140
5.1	Partie logicielle	140
5.1.1	Introduction sur la carte DS1104	141
5.1.2	Architecture interne du DS1104	141
5.1.3	Caractéristiques du DS1104.....	152
5.1.4	Implantation d'une application	159
5.1.5	Utilisation du DS1104 pour notre application	162
5.2	Partie matérielle	164
5.2.1	Étage électronique.....	165
5.2.2	Circuit de puissance	181
5.3	Conclusion	209
CHAPITRE 6 RÉSULTATS EXPERIMENTAUX ET ANALYSE DES PERFORMANCES.....		210
6.1	Fonctionnement en régime permanent à la puissance nominale.....	212
6.2	Échelon de charge équilibré et déséquilibré	220
6.2.1	Échelon de charge équilibré.....	220
6.2.2	Échelon de charge déséquilibré.....	222
6.3	Contrôle de l'échange de la puissance réactive avec le réseau	225
6.4	Fonctionnement en modes dégradés	230
6.4.1	Déséquilibre des inductances d'entrée.....	231
6.4.2	Déséquilibre de la tension de la source	233
6.4.3	Déséquilibre des inductances d'entrée combiné au débranchement de la phase trois.....	236
6.5	Fonctionnement en mode de régulation.....	238
6.5.1	Application d'un échelon sur $(V_{dc+} + V_{dc-})_{ref}$	238
6.5.2	Application d'un échelon sur $(V_{dc+} - V_{dc-})_{ref}$	240
6.6	Synthèse des résultats	242
6.7	Conclusion	244
CHAPITRE 7 CONCLUSION, RECOMMANDATIONS ET PERSPECTIVES.....		245
7.1	Conclusion	245
7.2	Recommandations concernant la partie théorique	247

7.2.1	Difficulté rencontrée lors de la réalisation de la commande en simulation et en pratique	247
7.2.2	Perspective pour la généralisation de la commande à toutes les topologies de convertisseurs N niveaux de tension	248
7.3	Recommandations concernant la partie pratique	251

ANNEXES

1 :	Transformée abc/dq0 appliquée au Modèle dynamique du convertisseur ..	253
2 :	Équations d'état représentant la dynamique des tensions aux bornes des condensateurs de sortie	258
3 :	Circuits électroniques développés.....	261

BIBLIOGRAPHIE	273
---------------------	-----

LISTE DES TABLEAUX

Tableau I	Tension moyenne, facteur de puissance et taux de distorsion harmonique dans le cas d'une charge fortement inductive.....	8
Tableau II	Caractéristiques d'emploi des semi-conducteurs.....	13
Tableau III	Synthèse des convertisseurs survolés en revue bibliographique.....	52
Tableau IV	Potentiel aux points A, B et C selon l'état des interrupteurs	64
Tableau V	Commande non-linéaire : THDi et amplitudes de i_1 , i_2 et i_3 lors de la diminution de e_1	105
Tableau VI	Commande non-linéaire adaptative : THDi et amplitudes de i_1 , i_2 et i_3 lors de la diminution de e_1	138
Tableau VII	Type de données supportées par le DS1104	157
Tableau VIII	Conditions d'utilisation des blocs à problèmes.....	158
Tableau IX	Circuits isolés recommandés pour la commande des IGBT et MOSFET	169
Tableau X	Table de vérité désignant le fonctionnement du HCPL316J.....	171
Tableau XI	Caractéristiques du LA 25-NP selon le raccordement choisi	175
Tableau XII	Test de mesures effectuées sur le LA 25-NP	176
Tableau XIII	Les contraintes subies par les inductances L_1 , L_2 et L_3 .durant l'intervalle $0 < t < T_f/4$	186
Tableau XIV	Gains utilisés pour contrôler les sous-systèmes selon la loi de commande utilisée.....	212
Tableau XV	Facteur de puissance, Rendement et THD du courant de ligne en régime permanent pour un fonctionnement de 20% à 100% de P_n selon la loi de commande implantée.....	215
Tableau XVI	Récapitulation des résultats expérimentaux selon les tests réalisés	242
Tableau XVII	Connexions entre le port E/S du DS1104 et la carte d'isolation.....	263
Tableau XVIII	Coût total du prototype expérimental développé	271

LISTE DES FIGURES

Figure 1	Redresseur triphasé non-commandé simple alternance (NCSA).....	6
Figure 2	Redresseur triphasé non-commandé double alternance (NCDA).....	6
Figure 3	Redresseur triphasé commandé simple alternance (CSA)	7
Figure 4	Redresseur triphasé commandé double alternance (CDA)	8
Figure 5	THDi, FP et R en fonction de la puissance de sortie P_s pour le montage dévolteur-survolteur (a) et dévolteur (b) [7]	10
Figure 6	THD en fonction du gain V_{dc}/e_{max} entre la tension de sortie et d'entrée du redresseur survolteur à un seul interrupteur actif [8]	10
Figure 7	Double pont triphasé proposé par Bird	14
Figure 8	Formes d'ondes expliquant le principe de la méthode proposée par Bird	15
Figure 9	Formes d'ondes expliquant le principe de la méthode proposée par Ametani.....	16
Figure 10	Redresseur triphasé proposé par Ametani.....	16
Figure 11	Redresseur triphasé proposé par Arillaga	17
Figure 12	Formes d'ondes expliquant le principe de la méthode proposée par Arillaga	17
Figure 13	Redresseur triphasé à six interrupteurs actifs.....	18
Figure 14	Redresseur monophasé à prélèvement sinusoïdal proposé par Dixon	19
Figure 15	Redresseur triphasé composé de trois modules de redresseurs monophasés.....	20
Figure 16	Redresseur triphasé proposé par Prasad.....	20
Figure 17	Redresseur triphasé proposé par Tou	22
Figure 18	Tension aux bornes de C_1 [17].....	22
Figure 19	Redresseur proposé par Mohan.....	23
Figure 20	Redresseur proposé par Kim.....	24
Figure 21	Redresseur proposé par Jiang utilisant le ZVS	26
Figure 22	Redresseur proposé par Jiang utilisant le ZCS	26
Figure 23	Redresseur proposé par Gataric utilisant un circuit résonant à ZCS.....	27

Figure 24	Redresseur proposé par Gataric utilisant un circuit résonant à ZVS	27
Figure 25	Redresseur triphasé à résonance proposé par Rastogi	28
Figure 26	Redresseur triphasé proposé par Salmon	29
Figure 27	Redresseur triphasé proposé par Daniel.....	29
Figure 28	Convertisseur cinq-niveaux à points neutres calés par des diodes	31
Figure 29	Convertisseur cinq-niveaux à cellules imbriquées.....	32
Figure 30	Convertisseur sept-niveaux à onduleurs en cascade	33
Figure 31	Convertisseur trois-niveaux à six interrupteurs actifs.....	34
Figure 32	Convertisseur “Vienna”	34
Figure 33	Circuit équivalent unifilaire du redresseur à six interrupteurs actifs	36
Figure 34	Diagramme vectoriel du circuit équivalent du redresseur triphasé.....	36
Figure 35	Transformée dq de chaque circuit élémentaire du redresseur triphasé	39
Figure 36	Redresseur triphasé à point neutre calé par des diodes.....	54
Figure 37	Redresseur triphasé trois niveaux proposé.....	55
Figure 38	Principe de la MLI à trois niveaux.....	57
Figure 39	Schéma équivalent simplifié du redresseur triphasé trois niveaux	58
Figure 40	Vecteurs “tension” du convertisseur trois-niveaux dans l’espace vectoriel.....	59
Figure 41	Succession des différentes combinaisons du vecteur “tension” du convertisseur dans l’espace temporel durant l’intervalle $0 < \omega t < 360^\circ$..	60
Figure 42	Succession des différentes combinaisons du vecteur “tension” du convertisseur dans l’espace temporel durant l’intervalle $0 < \omega t < 60^\circ$	61
Figure 43	Schémas de conduction durant la séquence $0 < \omega t < 60^\circ$	62
Figure 44	Schémas équivalents durant la séquence $0 < \omega t < 60^\circ$	63
Figure 45	Bloc diagramme du convertisseur utilisant la loi de commande linéaire	77
Figure 46	Courants de ligne i_1 , i_2 et i_3	79
Figure 47	Spectre harmonique du courant de ligne i_1	79
Figure 48	Composantes i_d et i_q du courant de ligne	80
Figure 49	Courant homopolaire circulant dans la branche du neutre i_0	80
Figure 50	Tensions V_{dc+} et V_{dc-} aux bornes des condensateurs C_+ et C_-	81

Figure 51	Tensions V_{dc+} et V_{dc-} aux bornes de C_+ et C_-	82
Figure 52	Courant homopolaire circulant dans la branche du neutre i_0	82
Figure 53	Schéma bloc de la commande non-linéaire appliquée au redresseur étudié.....	93
Figure 54	Courant de ligne i_1 et tension de ligne e_1	96
Figure 55	Spectre harmonique de i_1	97
Figure 56	Composantes i_d , i_q du courant de ligne	98
Figure 57	Courant dans la branche du neutre i_0	98
Figure 58	Tensions de sortie V_{dc+} et V_{dc-}	99
Figure 59	Tension d'entrée du redresseur référencée au point milieu capacitif V_{AN}	99
Figure 60	Courants i_1 , i_2 et i_3 lors de la diminution de l'inductance L_1	101
Figure 61	V_{dc+} et V_{dc-} lors de la diminution de l'inductance L_1	101
Figure 62	i_1 et $I_m \sin \omega t$ lors de la variation de la fréquence du réseau	102
Figure 63	V_{dc+} et V_{dc-} lors de la variation de la fréquence du réseau.....	103
Figure 64	V_{dc+} et V_{dc-} lors de la diminution de e_1	104
Figure 65	i_1 , i_2 et i_3 lors de la diminution de e_1	104
Figure 66	i_0 lors de la perte d'une charge en sortie	106
Figure 67	V_{dc+} et V_{dc-} lors de la perte d'une charge en sortie	106
Figure 68	i_1 lors de la perte d'une charge en sortie	107
Figure 69	Schéma bloc de la commande non-linéaire adaptative appliquée au redresseur triphasé PNC.....	124
Figure 70	Courant de ligne i_1 et tension de ligne e_1	128
Figure 71	Composantes i_d , i_q du courant de ligne	128
Figure 72	Tensions de sortie V_{dc+} et V_{dc-}	129
Figure 73	Courant dans la branche du neutre i_0	129
Figure 74	Signaux V_d , V_q et V_0 normalisés sur une échelle de ± 15	130
Figure 75	Signaux u_a , u_b et u_c normalisés sur une échelle de ± 15 et amplifiés en vue de la comparaison avec les ondes triangulaires T_{C+} et T_{C-}	131
Figure 76	Courants i_1 , i_2 et i_3 lors de la diminution de l'inductance L_1	132

Figure 77	Tensions V_{dc+} et V_{dc-} lors de la diminution de l'inductance L_1	133
Figure 78	Courants i_1 et $I_m \sin \omega t$ lors de la variation de la fréquence du réseau.....	134
Figure 79	Tensions V_{dc+} et V_{dc-} lors de la variation de la fréquence du réseau.....	134
Figure 80	Courant homopolaire i_0 lors de la perte d'une charge en sortie	135
Figure 81	Tensions V_{dc+} et V_{dc-} lors de la perte d'une charge en sortie	136
Figure 82	Courants i_1 , i_2 et i_3 lors de la diminution de l'amplitude de e_1	137
Figure 83	Tension e_1 et courant i_1 lors de la diminution de l'amplitude e_1	137
Figure 84	Tensions V_{dc+} et V_{dc-} lors de la diminution de l'amplitude de e_1	138
Figure 85	Architecture interne de la carte DS1104.....	142
Figure 86	Panneau de sortie	143
Figure 87	Schéma de connexion type du CAD intégré au DS1104	144
Figure 88	Schéma de connexion type du CDA intégré au DS1104	145
Figure 89	Schéma de connexion type du Port E/S digital intégré au DS1104	146
Figure 90	Signaux délivrés par les encodeurs incrémentaux	147
Figure 91	Connexion nécessaire à l'utilisation de l'interface série RS232.....	148
Figure 92	Connexion matérielle nécessaire à l'utilisation de l'interface série RS485	148
Figure 93	Génération des signaux MLI monophasés en mode symétrique	150
Figure 94	Génération des signaux MLI monophasés en mode asymétrique.....	151
Figure 95	Génération des signaux MLI triphasés	151
Figure 96	Fonctionnement en mode uni-tâche du timer.....	153
Figure 97	Illustration du problème de défaillance des données	154
Figure 98	Fonctionnement en mode multi-tâches du timer et illustration des blocs Simulink assurant ce fonctionnement.....	155
Figure 99	Bloc Timer task assignement	155
Figure 100	Bloc d'interruption au sein d'un sous système amorçable.....	156
Figure 101	Format des données offert par le DS1104.....	157
Figure 102	Blocs de visualisation de Simulink pas supportés par le DS1104	159
Figure 103	Carte du DS1104.....	159
Figure 104	Choix des paramètres de la simulation	160

Figure 105	Fenêtre de visualisation du ControlDesk	162
Figure 106	Implantation de la commande dans Simulink et interfaçage avec le DS1104 de dSPACE	164
Figure 107	Schéma synoptique de l'ensemble convertisseur/commande réalisé pour l'expérimentation.....	165
Figure 108	Structure interne du HCPL316J : circuits primaire et secondaire.....	170
Figure 109	Connexion de toutes les entrées Vin+ des 12 circuits HCPL316J.....	173
Figure 110	Test de la linéarité des capteurs de courants	176
Figure 111	Tracé des mesures effectuées sur les capteurs de courants.....	177
Figure 112	Configuration de l'amplificateur d'isolation avec un gain unitaire	178
Figure 113	Rampe de durée égale à la phase ωt	179
Figure 114	Circuit générant le signal de synchronisation avec la tension de ligne..	181
Figure 115	Schéma équivalent triphasé du système étudié	182
Figure 116	Tensions V_{AN} , V_{BN} et V_{CN} à la sortie du redresseur	183
Figure 117	Tension V_{ON} aux bornes de l'inductance L_n	183
Figure 118	Tensions V_{AO} , V_{BO} et V_{CO} à l'entrée du redresseur	184
Figure 119	Tensions aux bornes des inductances L_1 , L_2 et L_3	184
Figure 120	Tension à la sortie du redresseur V_{AN} et tension aux bornes de l'inductance L_1	185
Figure 121	Tensions aux bornes des inductances L_1 , L_2 et L_3 dans le cas de l'inexistence de l'inductance dans la branche du neutre L_n	188
Figure 122	Analyse spectrale de la tension V_{L_1} avec et sans l'inductance L_n	189
Figure 123	Identification des semi-conducteurs de puissance en vue de leur dimensionnement	193
Figure 124	Courant dans l'interrupteur Q12	194
Figure 125	Courant dans l'interrupteur Q11	194
Figure 126	Courant dans la diode D1	194
Figure 127	Courants moyens et efficaces des interrupteurs.....	195
Figure 128	Circuit d'aide à l'ouverture implanté.....	199
Figure 129	La tension et le courant du MOSFET lors de son ouverture.....	200
Figure 130	Système de refroidissement et schéma équivalent électrique	205

Figure 131	Circuit équivalent thermique de l'interrupteur sans radiateur	206
Figure 132	Schéma électrique équivalent sans radiateur simulé dans Simulink/Matlab	208
Figure 133	Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c)	214
Figure 134	Courant homopolaire i_0 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions à la sortie et à l'entrée du convertisseur V_{AO} (Ch3) et V_{AN} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c)	216
Figure 135	Tension de ligne e_1 (Ch2) et tension V_{ON} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c)	217
Figure 136	Variation du THD du courant de ligne en fonction de P_s selon la loi de commande implantée	218
Figure 137	Variation du facteur de puissance du convertisseur en fonction de P_s selon la loi de commande implantée	218
Figure 138	Variation de Rendement du convertisseur en fonction de P_s selon la loi de commande implantée	219
Figure 139	LCL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon équilibré	221
Figure 140	LCNL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon équilibré	221
Figure 141	LCNLA : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon équilibré	222
Figure 142	LCL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon déséquilibré	223
Figure 143	LCNL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon déséquilibré	224
Figure 144	LCNLA : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon déséquilibré	224
Figure 145	LCL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref} = 2A$	227

Figure 146	LCNL : Courant de ligne i_1 (Ch1, 5A/div); tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref}= 2A$228
Figure 147	LCNLA : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref}= 2A$228
Figure 148	LCL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref}= -2A$229
Figure 149	LCNL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref}= -2A$229
Figure 150	LCNLA : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref}= -2A$230
Figure 151	Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors du fonctionnement à $L_1 = 10mH$232
Figure 152	Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors du fonctionnement à $e_{1\max} = 100V$234
Figure 153	Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors du fonctionnement à $L_1 = 10mH$ et e_3 débranchée237
Figure 154	Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors d'un échelon sur $(V_{dc+} + V_{dc-})_{ref}$239
Figure 155	Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors d'un échelon sur $(V_{dc+} - V_{dc-})_{ref}$241
Figure 156	Schéma général du convertisseur N-niveaux250
Figure 157	Connecteurs de type Wago252
Figure A1. 1	Coordonnées dans le référentiel biphasé (α, β)254
Figure A3. 1	Carte d'isolation du port E/S de la carte DS1104262
Figure A3. 2	Circuit de commande d'un MOSFET264
Figure A3. 3	Carte de mesure des courants CA266
Figure A3. 4	Carte de mesure des tensions CC267
Figure A3. 5	Environnement de travail269

Figure A3. 6	Prototype expérimental développé.....	269
Figure A3. 7	Circuits électroniques et redresseur de puissance développés	270
Figure A3. 8	Inductances d'entrée L_1 , L_2 , L_3 et L_n et condensateurs de sortie C_+ et C_-	270

LISTE DES ABRÉVIATIONS ET DES SIGLES

α	angle de retard à l'amorçage des thyristors
$A(x)$	Matrice de découplage du système
Am_i	Matrices modèle de référence du sous-système i
C	Condensateur de sortie
$C_{1,2,3}$	Condensateurs dédiés au filtrage des tensions des phases 1, 2 et 3
C_+	Condensateur de sortie du bus positif
C_-	Condensateur de sortie du bus négatif
CA	Courant alternatif
CC	Courant continu
CC+	Bus continu positif
CC-	Bus continu négatif
C_{GS}	Capacité entre la grille et la source du MOSFET
C_{GD}	Capacité entre la grille et le drain du MOSFET
$C_{n1,2,3}$	Condensateurs de la branche du neutre connectées aux phases 1, 2 et 3 respectivement
C_s	Condensateur de Snubber
d	Rapport cyclique
d_k	Fonction de commutation
D	Diode
$D_{1,3,5}$	Diodes à anode commune connectés aux phases 1, 2 et 3 respectivement
$D_{4,6,2}$	Diodes à cathode commune connectés aux phases 1,2 et 3 respectivement
$D_{1,2}$	Diodes de calage des interrupteurs de la phase 1 pour le redresseur PNC
$D_{3,4}$	Diodes de calage des interrupteurs de la phase 2 pour le redresseur PNC
$D_{5,6}$	Diodes de calage des interrupteurs de la phase 3 pour le redresseur PNC
$D_{11,12,13,14}$	Diodes anti-parallèles de la phase 1 pour la structure trois-niveaux
$D_{21,22,23,24}$	Diodes anti-parallèles de la phase 2 pour la structure trois-niveaux
$D_{31,32,33,34}$	Diodes anti-parallèles de la phase 3 pour la structure trois-niveaux
di/dt	Variation du courant par rapport au temps
dv/dt	Variation de la tension par rapport au temps
Δi	Ondulation du courant
Δv	Ondulation de la tension
Δ/Y	Connexion triangle/étoile d'un transformateur
D_r	Diode du circuit auxiliaire résonnant
D_s	Diode du Snubber
e	Erreur entre un signal et sa référence
\hat{e}	Estimée de l'erreur
e_{comp_max}	Tension composée crête de la source
e_{max}	Tension simple crête de la source
$e_{R,P}$	Erreur en régime permanent
η	Erreur augmentée
ε	Différence entre l'erreur réelle et l'erreur augmentée

f_d, f_c	Fréquence de découpage/commutation
f_s	Fréquence d'échantillonnage de la tâche prioritaire
FP	Facteur de puissance
$F(X)$	Matrice des termes non-linéaires
γ	Fonction de commutation pour le convertisseur 2 niveaux
Γ	Matrice diagonale d'adaptation de gains
\tilde{I}	Composante fondamentale du courant de source
i_0	Courant dans la branche du neutre
$i_{1,2,3}$	Courant de ligne des phases 1, 2 et 3 respectivement
i_{3h}	Courant de la troisième harmonique
i_{ano}	Somme des courants des interrupteurs à cathodes communes
i_c	Courant du condensateur de sortie
i_{c+}	Courant du condensateur de sortie du bus CC positif
i_{c-}	Courant du condensateur de sortie du bus CC négatif
i_{c1}	Courant de compensation de la phase 1
i_{cat}	Somme des courants des interrupteurs à anodes communes
i_{ch+}	Courant dans la charge connectée au bus CC positif
i_{ch-}	Courant dans la charge connectée au bus CC négatif
i_d	Composante directe du courant de source
i_{dc}	Courant à la sortie du convertisseur côté continu
i_{dc+}	Courant à la sortie du convertisseur côté continu positif
i_{dc-}	Courant à la sortie du convertisseur côté continu négatif
iD_{moy}	Courant moyen dans les diodes de calage du redresseur PNC
iD_{eff}	Courant efficace dans les diodes de calage du redresseur PNC
I_{Dm}	Courant maximum de drain
i_{h+}	Courants harmoniques dans la maille des interrupteurs à anodes communes
i_{h-}	Courants harmoniques dans la maille des interrupteurs à cathodes communes
i_n	Courant dans la branche du neutre
I_{pn}	Courant nominal au primaire du transformateur
i_q	Composante en quadrature du courant de source
i_{rr}	Courant de recouvrement de la diode
I_{sn}	Courant nominal au secondaire du transformateur
iT_{extmoy}	Courant moyen dans les interrupteurs externes du redresseur PNC
iT_{exteff}	Courant efficace dans les interrupteurs externes du redresseur PNC
iT_{intmoy}	Courant moyen dans les interrupteurs internes du redresseur PNC
iT_{inteff}	Courant efficace dans les interrupteurs internes du redresseur PNC
k	un instant
K	Gain ou matrice de gains de la loi de commande stabilisante
K_{11}	Gain de la loi de commande stabilisante du sous-système 1

$k_{21,22}$	Gain de la loi de commande stabilisante du sous-système 2
$k_{31,32}$	Gain de la loi de commande stabilisante du sous-système 3
K_{ijh}	Gains intégrales des régulateurs jh
K_n	Rapport de transformation du transformateur
K_{pjh}	Gains proportionnels des régulateurs jh
K_s	Rapport entre la période d'échantillonnage de la tâche prioritaire et la période d'échantillonnage de la tâche basse fréquence
K_t	Matrice de transformation abc/dq0
$L_{1,2,3}$	Inductance de ligne des phases 1, 2 et 3 respectivement
L_{dc}	Inductance côté continu
L_{dc+}	Inductance côté continu du bus positif
L_{dc-}	Inductance côté continu du bus négatif
L_n	Inductance de la branche du neutre connectée au point milieu de la source
$L_{n1,2,3}$	Inductances de la branche du neutre connectées aux phases 1, 2 et 3 respectivement
L_r	Inductance du circuit auxiliaire résonnant
LCL	Loi de commande linéaire
LCNL	Loi de commande non-linéaire
LCNLA	Loi de commande non-linéaire adaptative
m	Niveaux des tensions simples dans un convertisseur multiniveaux
N	Point milieu capacitif ou point neutre
N_p	Nombre de spires au primaire du transformateur
N_s	Nombre de spires au secondaire du transformateur
O	Point milieu de la source
P	Matrice de corrélation
P_{cond_tot}	Pertes par conduction dans tous les interrupteurs
P_{D_com}	Pertes par commutation dans la diode de calage
P_{D_cond}	Pertes par conduction dans la diode de calage
P_i	Matrice de Lyapunov relatif au sous-système i
P_{MOS_com}	Pertes par commutation dans le MOSFET
P_n	Puissance nominale
P_{Rs}	Pertes par commutation dans la résistance du snubber
P_s	Puissance de sortie
P_{s+}	Puissance de sortie du bus positif
P_{s-}	Puissance de sortie du bus négatif
PSB	Power System Blockset
P_{Tint_cond}	Pertes par conduction dans l'interrupteur interne
P_{Text_cond}	Pertes par conduction dans l'interrupteur externe
Q_{Cs}	Charges stockées dans le condensateur du Snubber
Q_{rr}	Charges stockées dans la diode

r	Degré relatif total du système
$r_{1,2,3}$	Références bornées des entrées au niveau du modèle de référence
R	Rendement du convertisseur
$R+$	Charge connectée au bus positif
$R-$	Charge connectée au bus négatif
R_S	Diode du Snubber
R_{test}	Résistance de test
S	Interrupteur actif
$S+$	Interrupteur actif connecté au bus CC positif
$S-$	Interrupteur actif connecté au bus CC négatif
$S_{1,2,3}$	Interrupteurs équivalents dans la structure multiniveaux concernant les phases 1, 2 et 3
S_{11}	Pôle imposé pour stabiliser le sous-système 1
$S_{21,22}$	Pôle imposé pour stabiliser le sous-système 2
$S_{31,32}$	Pôle imposé pour stabiliser le sous-système 3
$S_{a,b,c}$	Interrupteurs actifs auxiliaires connectés entre le point milieu côté continu et les phases 1, 2 et 3 respectivement
S_g	Surface de glissement
S_r	Interrupteur actif du circuit auxiliaire résonnant
$T_{11,12,13,14}$	Interrupteurs de la phase 1 pour le redresseur PNC
$T_{21,22,23,24}$	Interrupteurs de la phase 2 pour le redresseur PNC
$T_{31,32,33,34}$	Interrupteurs de la phase 3 pour le redresseur PNC
θ	Vecteur des paramètres
$\hat{\theta}$	Estimée du vecteur des paramètres
$T_{j \text{ Tint}}$	Température de la jonction de l'interrupteur interne du redresseur PNC
$T_{j \text{ Text}}$	Température de la jonction de l'interrupteur externe du redresseur PNC
$T_{j D}$	Température de la jonction de la diode de calage du redresseur PNC
T_{C+}	Porteuse triangulaire positive
T_{C-}	Porteuse triangulaire négative
T_d, T_c	Période de découpage/commutation
T_{ext}	Interrupteurs externes du redresseur PNC
T_f	Période de la fondamentale 60Hz
$Th_{1,3,5}$	Thyristors à anode commune connectés aux phases 1, 2 et 3 respectivement
$Th_{4,6,2}$	Thyristors à cathode commune connectés aux phases 1, 2 et 3 respectivement
THD	Taux de distorsion harmonique
THDi	Taux de distorsion harmonique du courant de ligne
T_{int}	Interrupteurs internes du redresseur PNC
t_r	Temps de recouvrement de la diode
$T_{rp1,2,3}$	Enroulements primaires du transformateur d'entrée
$T_{rs1,2,3}$	Enroulements secondaires du transformateur d'entrée

$T_{rs1',2',3'}$	Enroulements secondaires du transformateur d'entrée déphasé de 180° de $T_{rs1,2,3}$
T_s	Période d'échantillonnage de la tâche prioritaire
T_{sbf}	Période d'échantillonnage de la tâche basse fréquence
$\hat{T}(x, \theta)$	Transformation des coordonnées
u	une entrée
$u_{1,2,3}$	Entrées de la loi commande linéaire dans le cas d'une commande linéaire ou linéarisante dans le cas d'une commande non-linéaire pour un système multivariable
$u_{a,b,c}$	Modulantes basse fréquence et références des tensions à l'entrée du redresseur pour la phase 1, 2 et 3 respectivement
v	Entrée de la loi de commande stabilisante pour un système monovariable
V	Fonction de Lyapunov
\tilde{V}	Composante fondamentale de la tension de source
$v_{1,2,3}$	Entrée de la loi de commande stabilisante pour un système multivariable
V_{AN}	Tension à la sortie du redresseur par rapport au point A
V_{AO}	Tension à l'entrée du redresseur par rapport au point A
V_{BN}	Tension à la sortie du redresseur par rapport au point B
V_{BO}	Tension à l'entrée du redresseur par rapport au point B
V_c	Tension aux bornes du condensateur
V_{CN}	Tension à la sortie du redresseur par rapport au point C
V_{CO}	Tension à l'entrée du redresseur par rapport au point C
v_d	Composante directe de la tension de source
V_{dc}	Tension de sortie
V_{dc+}	Tension de sortie au bus CC positif
V_{dc-}	Tension de sortie au bus CC négatif
V_{dref}	Référence de la tension de sortie
V_{in+}	Entrée positive du circuit de commande
V_{in-}	Entrée négative du circuit de commande
$V_{L1,2,3}$	Tensions aux bornes des inductances d'entrée des phases 1, 2 et 3 respectivement
V_{mes}	Tension de mesure
V_{mod}	Tension à la sortie du convertisseur
V_{ON}	Tension entre le point milieu de la source et le milieu capacitif
\tilde{V}_{ph}	Composante fondamentale de la tension à l'entrée du convertisseur
V_p	Tension au primaire du transformateur
v_q	Composante en quadrature de la tension de source
V_{SL}	Tension à la sortie du redresseur avec inductance élévatrice côté continu
V_s	Tension aux bornes de l'interrupteur actif
V_T	Tensions aux bornes des interrupteurs
VAR	Volts-Ampères réactifs
W	Matrice des pondérations

$W^{1,2}$	Fonctions non-linéaires dans le modèle d'état en boucle fermée représenté sous une forme canonique
W_c	Énergie dans un condensateur
W_i	Énergie initiale dans un condensateur
W_f	Énergie finale dans un condensateur
x, X	Vecteur d'état
y	Sortie à commander dans un système monovarié
\hat{y}	Estimée de la sortie à commander dans un système monovarié
$y_{1,2,3}$	Sortie à commander dans un système multivarié
Z	Vecteur d'état transformé
\hat{z}	Estimée du vecteur d'état transformé

INTRODUCTION

Les convertisseurs statiques de l'énergie électrique, qui agissent à la fois comme unité d'adaptation de l'énergie électrique et d'interface entre le réseau et les appareils domestiques et industriels, occupent une place de plus en plus importante. En effet, une étude récente révèle qu'en l'an 2000, 60% de l'énergie électrique produite par les centrales au Canada et aux USA transitait par des convertisseurs statiques avant d'être utilisée par les consommateurs et cette progression devrait se poursuivre [1].

La présence massive et la profusion de ces charges non-linéaires ont créé une multitude de nouveaux problèmes tels la génération des harmoniques de courant et de tension, l'augmentation excessive de l'échange d'énergie réactive entre l'alimentation et la charge et une diminution de l'efficacité énergétique. Ces effets ne peuvent aucunement être négligés car la quasi-totalité des composants du réseau en est en pratique affectée.

Afin de maintenir une grande qualité de l'énergie au niveau de la distribution, un effort conjoint est demandé aux chercheurs œuvrant du côté des concepteurs d'équipements industriels et à ceux travaillant du côté des fournisseurs d'énergie. Cet effort consiste dans un premier temps à améliorer les performances des équipements déjà existants. La solution la plus couramment mise en œuvre a été le filtrage passif. À cette solution, il a été proposé une alternative fort intéressante qui se résume en la conception de filtres ou compensateurs actifs. Concernant les efforts mis en œuvre au niveau des équipements en cours de développement, ils ont consisté à concevoir des convertisseurs non polluants à prélèvement ou absorption de courants sinusoïdaux. Ces redresseurs forcent les courants absorbés par le réseau à être sinusoïdaux. Ces dispositifs qu'ils soient des filtres actifs ou des redresseurs non polluants utilisent une structure de type convertisseur statique. Ainsi grâce aux progrès des semi-conducteurs, les convertisseurs qui sont habituellement des pollueurs harmoniques sont capables d'être respectivement des dépollueurs et des non pollueurs.

L'objectif principal de ce projet de recherche est de concevoir et mettre au point un convertisseur statique non polluant, à haut rendement énergétique, générant le minimum de perturbations harmoniques et assurant de bonnes performances dans le cas de perturbations de la source ou de variations paramétriques sévères.

La problématique de notre sujet de recherche réside donc dans le fait que ce convertisseur doit utiliser une technique de commande lui permettant d'atteindre les performances désirées non pas en un point mais sur toute la plage de fonctionnement, quelles que soient les charges qu'il alimente et quelles que soient les perturbations auxquelles il peut être assujéti. De plus, vu la nécessité d'un fonctionnement à haut rendement énergétique, à facteur de puissance unitaire et au minimum de distorsion harmonique, il est primordial d'utiliser un convertisseur triphasé à interrupteurs actifs soit de type dévolteur ou survolteur. Cependant, l'utilisation d'une structure triphasée de type dévolteur n'est pas appropriée, puisqu'elle représente des inconvénients à faible puissance. Quant à la structure survolteur, les tensions mises en jeu et par conséquent les contraintes subies par les interrupteurs sont très importantes. Tous ces points constituent de véritables limites aux montages dévolteur et survolteur classiques.

C'est à ce niveau que notre travail intervient et il s'agit donc d'utiliser une topologie de redresseur qui minimise les contraintes perçues par les interrupteurs et qui permet d'obtenir un faible taux harmonique et un facteur de puissance unitaire.

Pour soutenir ce travail, nous définissons dans le premier chapitre la problématique de notre sujet de recherche. Nous donnons également un aperçu sur le principe des convertisseurs non polluants suivant les différentes générations, depuis les années 1970 à nos jours, et sur la commutation douce usitée au niveau de certaines topologies. Nous déciderons à la fin de ce chapitre de la topologie retenue pour notre étude à savoir le redresseur survolteur triphasé trois-niveaux à point neutre calé par diodes. Nous effectuons également un survol bibliographique concernant les différentes techniques de

commande utilisées au niveau des convertisseurs triphasés où nous optons finalement pour des techniques de commande non-linéaires vu leur robustesse et la supériorité des performances des circuits sur lesquels elles ont été testées.

Le second chapitre consiste à présenter la topologie du redresseur trois-niveaux PNC ainsi que l'amélioration proposée au niveau de cette topologie en vue de diminuer les dimensions des inductances d'entrée et par conséquent le THD du courant de ligne. Il consiste ensuite à développer la modélisation du redresseur trois-niveaux étudié, en vue de prendre en considération toutes les dynamiques du système. La technique de commande linéaire basée sur l'utilisation de régulateurs linéaires proportionnel et intégral (PI) est appliquée dans un premier temps au niveau du convertisseur. Les résultats obtenus permettent de confirmer les limites de cette technique.

Dans le troisième chapitre nous appliquons la linéarisation au sens Entrée/Sortie du système non linéaire étudié en se basant sur la représentation d'état présentée dans le second chapitre. Celle-ci aboutit à une linéarisation au sens Entrée/État et aucune dynamique du système en boucle fermée n'est inobservable. Cette linéarisation permet d'annuler les non-linéarités du système en boucle fermée, ce qui rend ensuite l'application d'une commande stabilisante linéaire (P ou PI) plus appropriée. Une série de tests est effectuée pour démontrer l'amélioration des performances du système comparativement à la technique de commande linéaire. Néanmoins, l'utilisation de ces correcteurs non-linéaires n'a pas permis d'aboutir aux résultats escomptés pour toutes les perturbations testées.

Le quatrième chapitre consiste ainsi à appliquer la version adaptative de la technique de commande non-linéaire basée sur l'approche du modèle de référence. Comme pour la version non-adaptative, une série de test est effectuée illustrant la supériorité de cette loi de commande face aux perturbations de la source et aux variations des paramètres du

système. Les résultats obtenus sont nettement améliorés et le système présente d'excellentes performances comparativement à la technique de commande non-linéaire.

Dans le cinquième chapitre, nous donnons un aperçu sur le fonctionnement et les caractéristiques de la carte à DSP qui fut choisie pour l'implantation des trois techniques de commande linéaire, non-linéaire et non-linéaire adaptative au niveau du convertisseur. Nous présentons par la suite les étapes qu'a nécessité la réalisation du prototype expérimental de 1230W afin de valider ces lois de commande. Seront ensuite exposés la conception des différentes cartes électroniques et le dimensionnement des éléments du circuit de puissance.

Le sixième chapitre présente tous les résultats expérimentaux obtenus permettant la validation de chacune des trois techniques de commande linéaire, non-linéaire et non-linéaires adaptative implantées au niveau du convertisseur. Ces résultats sont ensuite comparés dans le but de conclure de la supériorité de la commande adaptative

Enfin, un travail de recherche n'étant jamais totalement complet ni parfait, les perspectives ainsi que les améliorations éventuelles qui peuvent être apportées à notre système sont énoncées ainsi que la conclusion dans le septième chapitre.

Les annexes contiendront les divers calculs mathématiques, les différentes cartes électroniques développées ainsi que les photos du montage et une estimation du coût total du produit final.

CHAPITRE 1

PROBLÉMATIQUE ET REVUE BIBLIOGRAPHIQUE

Il est nécessaire de définir adéquatement notre problématique de recherche avant d'entamer la bibliographie. En effet, le convertisseur adopté doit fonctionner à haut rendement énergétique, à facteur de puissance unitaire et absorbant un courant ayant un minimum de distorsion harmonique. Il est également indispensable que les contraintes en tension subies par les interrupteurs soient les plus faibles possibles. De plus, il est nécessaire que le convertisseur parvienne à maintenir un fonctionnement adéquat en régime permanent sur toute la plage de fonctionnement variant du fonctionnement à vide jusqu'à la puissance nominale. Enfin, en régime transitoire, il doit atteindre les performances désirées sous différentes perturbations de la source et variations paramétriques. Pour ce faire, un choix judicieux d'une ou plusieurs techniques de commande s'impose.

1.1 Problématique

Dans les applications industrielles exigeant des puissances importantes, les montages redresseurs polyphasés alimentés par le réseau de distribution triphasé s'avèrent être la solution la plus adéquate [2]. Ces convertisseurs augmentent la fréquence de la tension de sortie en vue de réduire son ondulation. Ainsi, les éléments de filtrage passifs peuvent être considérablement réduits.

Nous abordons dans ce paragraphe les deux montages de base des convertisseurs CC/CA à savoir les redresseurs triphasés simple alternance et ceux en pont ou double alternance. Dans chacune de ces catégories nous distinguons les structures non-commandées et commandées [3-4].

1.1.1 Redresseur triphasé non-commandé simple alternance

Le circuit représentant le redresseur triphasé à diode simple alternance (DSA) est donné par la figure 1. Ce convertisseur est formé d'un groupe de commutation à cathode commune où chaque diode est associée en série à une seule phase. Chaque diode conduit une seule fois par cycle quand la phase à laquelle elle est raccordée représente la tension instantanée la plus élevée par rapport aux deux autres.

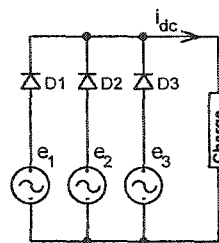


Figure 1 Redresseur triphasé non-commandé simple alternance (NCSA)

1.1.2 Redresseur triphasé non-commandé en pont

Selon le schéma de la figure 2, le redresseur triphasé à diode en pont est à deux alternances. Il peut être vu comme étant deux redresseurs triphasés simple alternance alimentant la charge chacun durant une alternance.

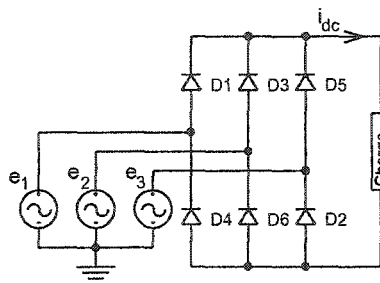


Figure 2 Redresseur triphasé non-commandé double alternance (NCDA)

1.1.3 Redresseur triphasé commandé simple alternance

Le remplacement des diodes représentées à la figure 1 par des thyristors rend le redresseur totalement commandé. La commande de l'angle de retard à l'amorçage α règle la tension moyenne de sortie. Pour obtenir une tension moyenne maximale en sortie, il faut que $\alpha=0$. Ceci permet donc d'appliquer à la charge une tension moyenne de sortie moindre comparée au montage non-commandé simple alternance. Les impulsions de gâchettes de chaque thyristor sont déphasées de 120° . Le schéma de ce redresseur triphasé est exposé dans la figure 3.

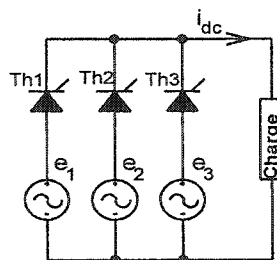


Figure 3 Redresseur triphasé commandé simple alternance (CSA)

1.1.4 Redresseur triphasé commandé double alternance

Si nous remplaçons les diodes du montage de la figure 2 par des thyristors, nous aboutissons à un redresseur triphasé en pont totalement commandé comme le montre la figure 4.

Comme pour le redresseur précédent, la commande de l'angle de retard à l'amorçage α règle la tension moyenne de sortie qui est maximale quand $\alpha=0$. Ainsi la tension moyenne de sortie est moindre comparée au montage non-commandé double alternance. Chaque thyristor conduit pendant 120° et les commandes de Th1, Th3 et Th5 sont déphasées de 60° respectivement par rapport à celles de Th4, Th6, Th2. Ce montage

permet de doubler la tension moyenne fournie à la charge comparativement au montage triphasé commandé simple alternance.

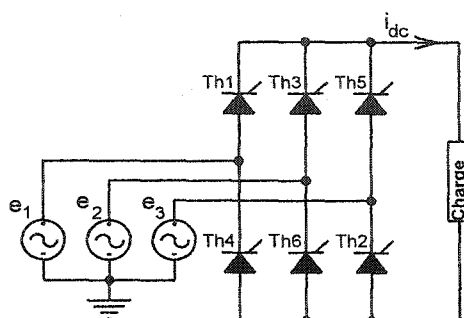


Figure 4 Redresseur triphasé commandé double alternance (CDA)

1.1.5 Synthèse

Le tableau I récapitule toutes les performances de ces quatre types de redresseur.

Tableau I

Tension moyenne, facteur de puissance et taux de distorsion harmonique dans le cas d'une charge fortement inductive

Type de redresseur	NCSA	NCDA	CSA	CDA
Tension moyenne aux bornes de la charge	$\frac{3\sqrt{3}}{2\pi} e_{\max}$	$\frac{3}{\pi} e_{\text{comp_max}}$	$\frac{3\sqrt{3}}{2\pi} e_{\max} \cos \alpha$	$\frac{3}{\pi} e_{\text{comp_max}} \cos \alpha$
Facteur de puissance au secondaire	0.675	$\frac{3}{\pi}$	$0.675 \cos \alpha$	$\frac{3}{\pi} \cos \alpha$
Taux de distorsion harmonique du courant de ligne	$\frac{\sqrt{\frac{1}{3} \frac{3}{2\pi^2}}}{\frac{3}{2\pi^2}}$	$\frac{\sqrt{\frac{2}{3} \frac{6}{\pi^2}}}{\frac{6}{\pi^2}}$	$\frac{\sqrt{\frac{1}{3} \frac{3}{2\pi^2}}}{\frac{3}{2\pi^2}}$	$\frac{\sqrt{\frac{2}{3} \frac{6}{\pi^2}}}{\frac{6}{\pi^2}}$

Nous déduisons du tableau I que les montages de redresseurs triphasés double alternance (en pont) présente les meilleures performances du point de vue facteur de puissance et taux de distorsion harmonique. De plus, ils produisent la tension de sortie moyenne la plus élevée. Il est donc indispensable que la topologie choisie soit une structure en pont complet. Nous constatons néanmoins que même si le THD est nettement plus bas dans le cas des redresseurs en pont 39.86 %, il n'en demeure pas moins important comparé aux limites fixées par les normes [5-6]. C'est dans ce contexte, que furent introduits les convertisseurs non polluants que nous élaborons plus en détails ultérieurement.

Notre but étant de mettre au point un convertisseur statique générant le minimum de perturbations harmoniques, nous incite à aspirer à une nouvelle topologie. Celle-ci nous permettrait de diminuer de façon considérable et définitive les perturbations harmoniques et d'assurer un fonctionnement à facteur de puissance unitaire et à haut rendement énergétique.

Les montages redresseurs les plus employés pour atteindre ces objectifs sont les redresseurs non polluants commandés à haute fréquence de type dévolteur, dévolteur-survolteur ou survolteur. Cependant chacune de ces structures présente des inconvénients. Concernant les montages dévolteur et dévolteur-survolteur, ils présentent l'inconvénient d'avoir un faible facteur de puissance à haute puissance ainsi qu'un haut THD à basse puissance (<3kW) [7], comme illustré dans la figure 5.

Quant au montage survolteur, pour avoir une qualité acceptable point de vue norme, du courant de ligne, il est nécessaire que la tension de sortie V_{dc} soit au moins 2 fois plus grande que la tension d'entrée simple e_{max} [8]. Plus précisément, pour avoir un $THD < 5\%$ au niveau du montage survolteur à un seul interrupteur, il est nécessaire que $V_{dc} > 3 e_{max}$ comme le montre la figure 6. Les tensions mises en jeu et par conséquent les contraintes (dv/dt) subies par les interrupteurs sont alors très importantes.

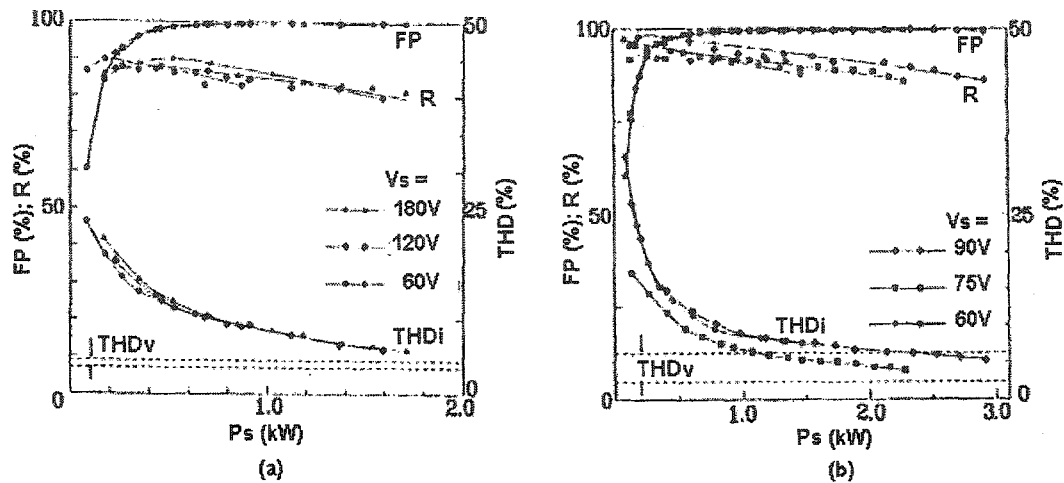


Figure 5 THDi, FP et R en fonction de la puissance de sortie P_s pour le montage dévolteur-survolteur (a) et dévolteur (b) [7]

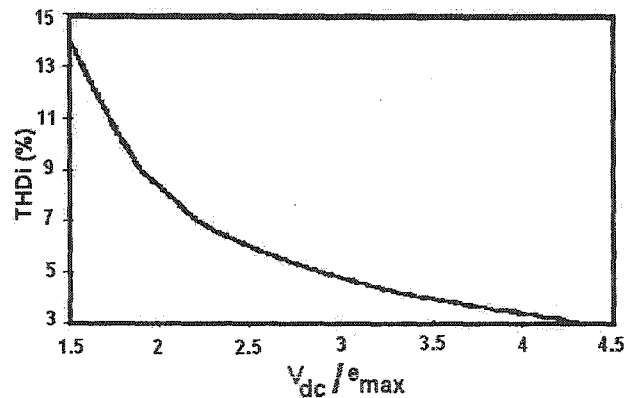


Figure 6 THD en fonction du gain V_{dc}/e_{max} entre la tension de sortie et d'entrée du redresseur survolteur à un seul interrupteur actif [8]

Ainsi, il s'agit de choisir une topologie qui permet d'avoir un faible THD en courant sans pour autant augmenter les contraintes sur les interrupteurs, ainsi qu'un facteur de puissance unitaire à haute puissance. Pour mieux cibler la topologie qui assurerait tous ces atouts nous nous sommes proposés, dans ce chapitre, de faire un survol bibliographique concernant les structures les plus répandues.

1.2 Techniques de commande des convertisseurs non polluants

Il existe deux techniques fondamentales de traitement du signal [9] pour améliorer la qualité de l'énergie dans les convertisseurs à savoir :

- La correction dans le domaine temporel;
- La correction dans le domaine Fréquentiel.

1.2.1 La correction dans le domaine temporel

C'est une approche qualifiée de temps réel. Elle est particulièrement adaptée aux cas de charges qui présentent des variations très rapides de leur spectre harmonique. Ces techniques peuvent être classifiées comme suit [9] :

- Commande par Modulation de Largeur d'Impulsions MLI à deux ou trois niveaux;
- Commande par Hystérésis à deux ou trois niveaux;
- Commande Vectorielle à deux ou trois niveaux.

1.2.2 La correction dans le domaine fréquentiel

C'est une approche qualifiée de temps différé. Elle est adaptée aux cas des charges dont le contenu harmonique du courant absorbé varie peu dans le temps. Elle utilise le principe de l'analyse fréquentielle et s'appuie sur la transformée de Fourier rapide (FFT). Cette méthode permet un traitement global ou sélectif des rangs harmoniques et nous en citons deux variantes [9] :

- Injection d'harmoniques pré-calculées ou prédéterminées pour des harmoniques fixes et prédominant;
- Détermination d'harmoniques à injecter selon l'erreur extraite entre le signal de référence et le signal réel.

1.3 Les redresseurs triphasés : état de la recherche

Depuis l'apparition de la notion de redresseur non polluant utilisé soit au niveau des entraînements électriques à vitesse variable, en informatique ou en télécommunication, le haut rendement, le faible taux d'harmoniques et la fiabilité ont été parmi les caractéristiques les plus recherchées. En effet, le redresseur conventionnel à diodes ou à thyristors présente plusieurs problèmes liés principalement aux harmoniques du courant de ligne et à la régulation de la tension du bus côté courant continu CC. Ainsi, avant d'entamer notre recherche, il a fallu survoler et sillonner les travaux effectués dans ce domaine et se pencher davantage sur la description des principes de fonctionnement des redresseurs non polluants.

1.3.1 Principe de fonctionnement des redresseurs non polluants

Avant de présenter plus en détail les convertisseurs non polluants, il est intéressant de constater qu'il existe une certaine identité technologique entre ces derniers et les filtres actifs. En effet :

- Lorsque la consigne de courant appliquée à la commande est égale au contenu harmonique du courant absorbé par la charge perturbatrice, alors le convertisseur annule complètement les harmoniques au point de connexion : il s'agit d'un compensateur actif.
- Lorsque la stratégie de commande d'un pont redresseur impose la circulation d'un courant réduit à son seul fondamental, il s'agit alors de prélèvement sinusoïdal, et le redresseur est alors qualifié de non polluant;

Ainsi, moyennant deux techniques de commande différentes, la même topologie de puissance peut satisfaire à la dépollution et à la non pollution.

1.3.2 Les topologies de redresseurs modernes dits non polluants

Qu'il s'agisse de chargeurs de batteries, de variateurs de vitesse pour moteur à courant continu ou de convertisseurs de fréquence, le redresseur demeure l'élément en relation directe avec le réseau. Le principe du prélèvement sinusoïdal consiste à forcer le courant absorbé à être sinusoïdal en se basant généralement sur la technique de commutation dite MLI. Deux grandes familles se distinguent, selon que le redresseur se comporte comme une source de tension (cas le plus général) ou une source de courant.

Dans notre application, désirant concevoir un convertisseur délivrant un bus CC régulé, nous envisageons d'utiliser un redresseur source de tension. Ce dernier pourra être utilisé en amont :

- d'un convertisseur CC/CC réalisant ainsi la fonction de chargeur de batteries
- d'un convertisseur CC/CA pour l'alimentation d'une machine CA

La modulation de la tension est obtenue par l'intermédiaire d'un asservissement visant à maintenir le courant au plus près de la sinusoïde de tension souhaitée. Ainsi, les courants harmoniques résiduels ont une fréquence qui est celle de la modulation, et de ses multiples, ce qui facilite le filtrage. La fréquence de modulation est liée aux caractéristiques des semi-conducteurs utilisés (Tableau II) [10].

Tableau II

Caractéristiques d'emploi des semi-conducteurs
de puissance dans les convertisseurs statiques [10]

Technologie	V	A	f (kHz)
Thyristor	7000	4000	0.5
GTO	4500	2500	0.5 à 1
Bipolaire	1400	750	1 à 10
IGBT	2000	1200	10 à 80
MOSFET	1000	100	100 à 1000

1.3.3 Les principales générations des redresseurs triphasés non polluants

Nous présentons dans ce paragraphe les différents travaux se rapportant à notre problématique. Ces travaux ont été réalisés sur les convertisseurs triphasés depuis les années 1970.

1.3.3.1 Première génération

Cette génération de convertisseurs non polluants s'est étendue de 1969 à 1985. Les techniques utilisées au niveau de ces convertisseurs se sont basées sur l'utilisation de sources additionnelles au circuit de base afin d'y injecter un courant de forme spécifique et améliorer par conséquent le contenu harmonique des courants de ligne.

1.3.3.1.1 Bird 1969 [11]

Les travaux de recherche de Bird [11] ont conduit à une solution satisfaisante qui a eu comme but de réduire les harmoniques à la source et non de les supprimer ou de diminuer leurs effets à l'aide d'éléments de filtrage. Son concept s'est basé sur l'injection du courant de la troisième harmonique i_{3h} (180Hz), par le biais d'une source de courant, comme le montre la figure 7.

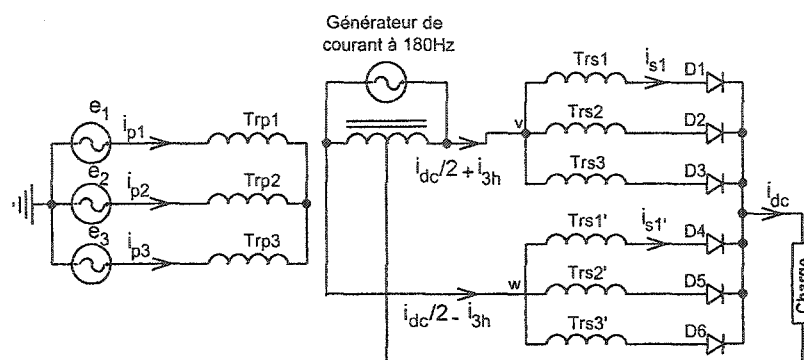


Figure 7 Double pont triphasé proposé par Bird

Les harmoniques qui sont normalement présentes dans le courant de ligne sont substantiellement réduites, vu que la forme de ce courant est nettement améliorée notamment à la valeur crête comme le montre la figure 8.

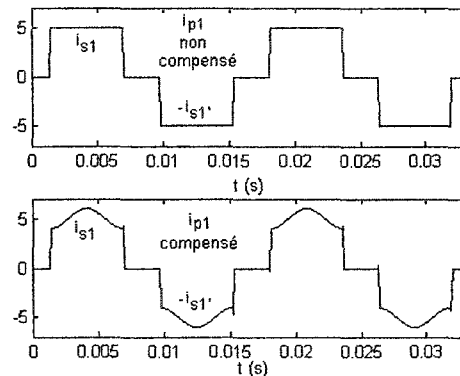


Figure 8 Formes d'ondes expliquant le principe de la méthode proposée par Bird

1.3.3.1.2 Ametani 1972 [12]

Un concept semblable à celui de Bird a été repris dans les travaux d'Ametani [12]. Ce principe consiste, comme le montre la figure 9, à injecter, la troisième harmonique au secondaire du transformateur triphasé, de sorte que le courant de ligne au côté primaire soit quasi-sinusoïdale. En effet, si nous considérons l'alternance positif et l'intervalle $\pi/6 < \omega t < 5\pi/6$, la phase 1 (ph1) est active (puissance transférée côté CC via cette phase), nous avons alors $i_{p1} = i_{dc} + i_h$. Durant, l'intervalle $0 < \omega t < \pi/6$ et $5\pi/6 < \omega t < \pi$, la phase 1 (ph1) est inactive, nous avons $i_{p2} = i_{dc} + i_h$ et $i_{p3} = -i_{dc} + i_h$, ce qui veut dire que le courant $i_{p1} = -2i_h$. La forme total de ce courant injecté sur une période, correspond quasiment à tous les harmoniques du courant de ligne (non compensé) déphasé de 180° . De ce fait, la somme de ce courant avec le courant non-compensé donne un courant quasi-sinusoïdal i_{p1} compensée. Le schéma utilisé pour ce faire est celui de la figure 10.

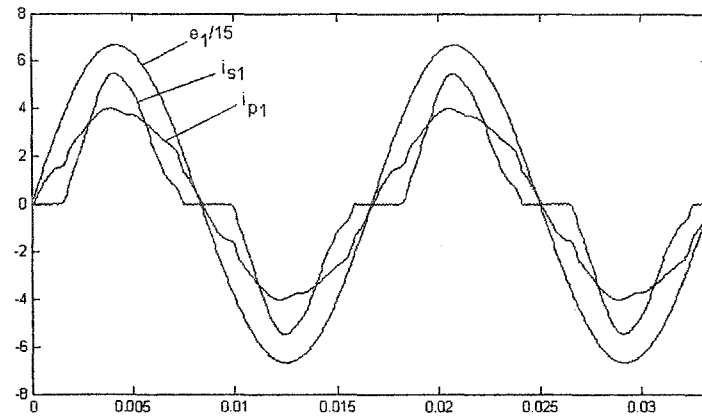


Figure 9 Formes d'ondes expliquant le principe de la méthode proposée par Ametani

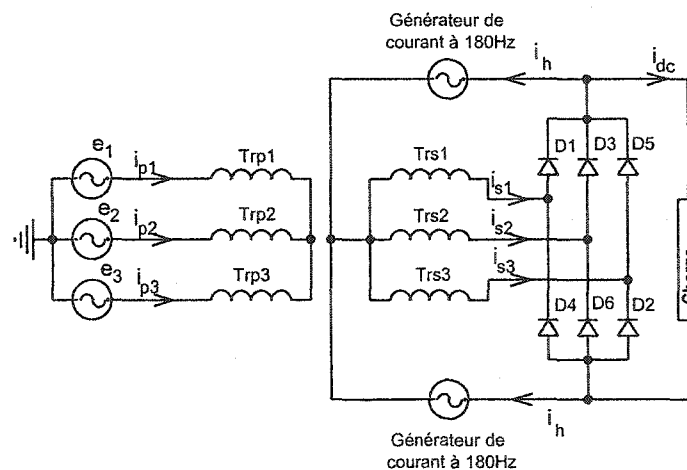


Figure 10 Redresseur triphasé proposé par Ametani

1.3.3.1.3 Arillaga 1983 [13]

Dans le même ordre d'idée, Arillaga [13] a appliqué le concept d'injection d'un courant modulé de forme spécifiquement appropriée au secondaire du transformateur d'alimentation (figure 11). Dans le cas où i_{dc} est continu (charge fortement inductive), l'injection d'un courant i_{h+} (i_{h-}) donne un courant i_{cat} (i_{ano}) comme illustré dans la figure

12. Ceci permet en effet d'aboutir à un courant de ligne à plusieurs niveaux, ce qui diminue considérablement son contenu harmonique.

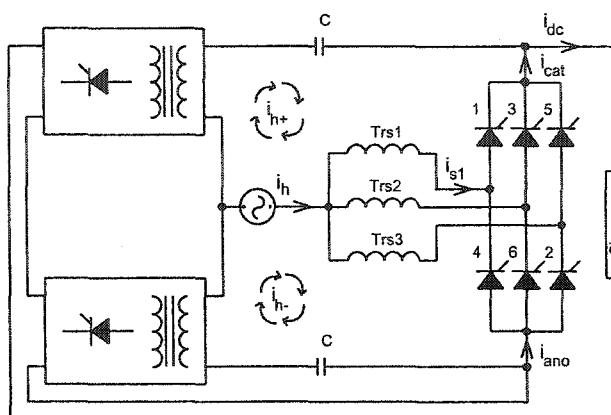


Figure 11 Redresseur triphasé proposé par Arillaga

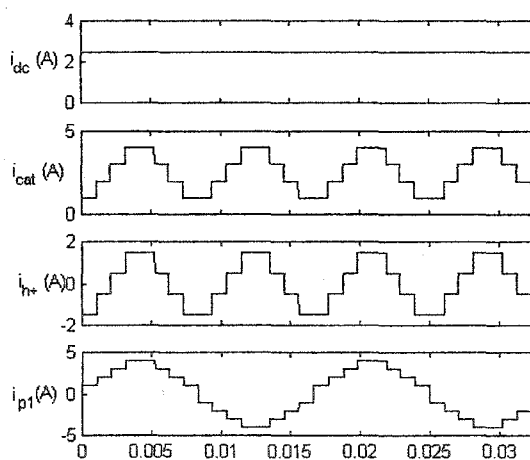


Figure 12 Formes d'ondes expliquant le principe de la méthode proposée par Arillaga

1.3.3.2 Seconde génération

La vague de convertisseurs utilisant des sources qui injectent un courant de forme spécifique pour améliorer le contenu harmonique des courants de ligne a été suivie par

l'utilisation du concept de modulation du courant à haute fréquence. Cette approche a été d'autant plus efficace grâce à l'évolution connue par les semi-conducteurs de puissance et qui a permis aux concepteurs d'envisager une telle issue dès 1987.

1.3.3.2.1 Boon Teck Ooi 1987 [14]

Le convertisseur proposé par Ooi [14] est donné par la figure 13. Il s'agit d'un pont redresseur triphasé à six interrupteurs actifs avec des diodes antiparallèles qui sont connectées au réseau triphasé à travers les inductances L_i ($i=1,2,3$ nombre de phases). Ces inductances L_i assurent d'une part la fonction survolteur avec le condensateur C et les interrupteurs du pont et d'autre part le filtrage côté CA du courant de ligne. Ce montage permet d'obtenir des courants de ligne sinusoïdaux et un bus de tension CC régulé.

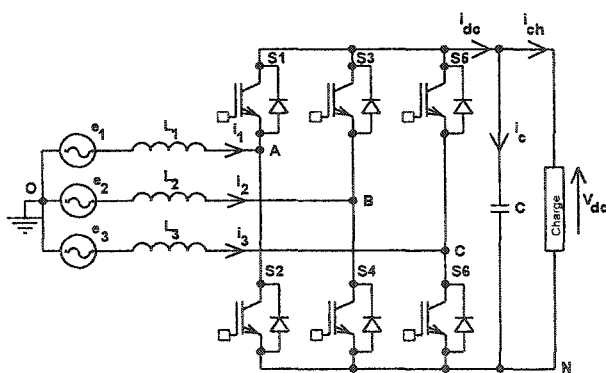


Figure 13 Redresseur triphasé à six interrupteurs actifs

1.3.3.2.2 Dixon 1988 [15]

La figure 14 illustre le principe introduit par Dixon [15]. L'interrupteur S et la diode D constituent le modulateur de tension. La tension aux bornes de S (V_S) passe ainsi de 0 à V_{dc} selon que S est à l'état passant ou bloqué.

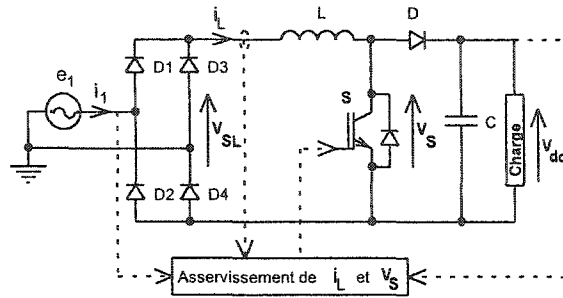


Figure 14 Redresseur monophasé à prélèvement sinusoïdal proposé par Dixon

Lorsque S est conducteur, le courant dans l'inductance L ne peut qu'augmenter, puisque la tension V_{SL} est positive et $V_S = 0$. Nous obtenons alors l'équation suivante :

$$\frac{di}{dt} = \frac{V_{SL}}{L} > 0 \quad (1.1)$$

Lorsque le transistor S est bloqué, le courant dans L diminue, à condition que V_{dc} soit supérieure à V_{SL} , de façon à ce que :

$$\frac{di}{dt} = \frac{V_{SL} - V_{dc}}{L} < 0 \quad (1.2)$$

Cette condition nécessite que la tension V_{dc} soit supérieure à la tension crête de V_{SL} , soit la valeur efficace de la tension alternative, multipliée par deux [8]. Si cette condition est remplie, il est possible à tout instant de faire augmenter ou diminuer le courant dans L. En contrôlant les temps respectifs de conduction et de blocage de l'interrupteur S, il est ainsi possible de forcer l'évolution temporelle du courant dans L.

Concernant le montage triphasé de la figure 15, il utilise le même principe de fonctionnement que celui de la figure 14 et est constitué de trois redresseurs monophasés

connectés à un bus CC commun. La structure triphasée permet d'atteindre un facteur de puissance unitaire. Elle présente néanmoins les inconvénients suivants :

- Les harmoniques triples ne peuvent pas être éliminées complètement;
- Le nombre de composants nécessaires est trois fois celui du montage monophasé;

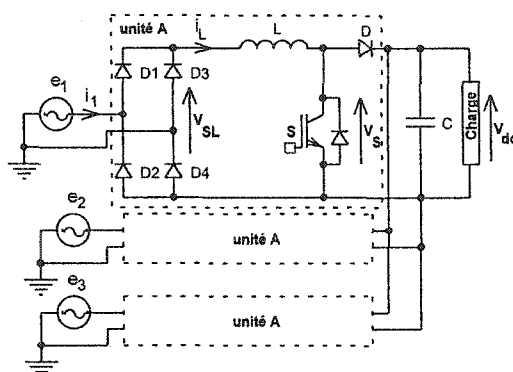


Figure 15 Redresseur triphasé composé de trois modules de redresseurs monophasés

1.3.3.2.3 Prasad 1991 [16]

Prasad dans ces travaux [16] a adopté le même principe expliqué précédemment et l'a utilisé également pour les applications à moyenne et haute puissance en utilisant un redresseur à diodes triphasé en pont. Cette solution aux problèmes de pollution harmonique consiste à utiliser la topologie de la figure 16.

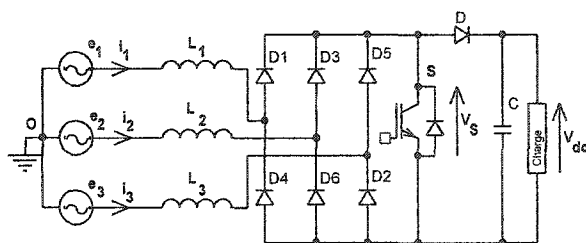


Figure 16 Redresseur triphasé proposé par Prasad

Le convertisseur proposé par Prasad se compose d'inductances élévatrices L_i ($i=1,2,3$), d'un redresseur triphasé à diodes, d'un module actif de correction du facteur de puissance et d'un condensateur de filtrage C . La mise en forme des courants de ligne est obtenue par l'utilisation des composants du boost à savoir, L_i , S et D . S commute à fréquence constante au moment où le rapport cyclique varie selon la variation de la charge et de sorte que les courants de ligne soient discontinus. Quand S conduit les trois phases du redresseur sont court-circuitées à travers L_i et les six diodes, ce qui incite les courants de ligne à croître proportionnellement à leurs tensions de ligne respectives. Lorsque S est bloqué, le courant dans L_i diminue, à condition que la tension $V_{dc}-e_i$ à ses bornes soit négative. Cette topologie présente l'avantage d'utiliser un nombre réduit de semi-conducteurs, mais ses inconvénients résident dans le fait que les interrupteurs sont soumis à des hautes tensions comparativement à la topologie précédente.

1.3.3.2.4 Tou 1993 [17]

Le convertisseur proposé par Tou [17] est présenté dans la figure 17. Il se compose de :

- Un redresseur triphasé à diodes
- Un module actif de correction du facteur de puissance basé sur l'utilisation d'un convertisseur survolteur CC/CC dont l'interrupteur S est commandé à fréquence variable et fonctionne en mode discontinu de courant
- Un condensateur de sortie C
- Un filtre d'entrée constitué des condensateurs C_1, C_2, C_3 connectés à chaque phase.

La tension aux bornes des condensateurs d'entrée ou encore celle à l'entrée du redresseur est présentée dans la figure 18. Durant chaque période de découpage, elle se présente sous forme d'impulsions dont la valeur maximum est proportionnelle au courant d'entrée, assurant ainsi des courants de ligne quasi sinusoïdaux et approximativement proportionnels aux tensions de phase. Les condensateurs de l'étage

d'entrée sont de faibles valeurs afin d'assurer le fonctionnement en mode discontinue de courant au niveau des inductances d'entrée.

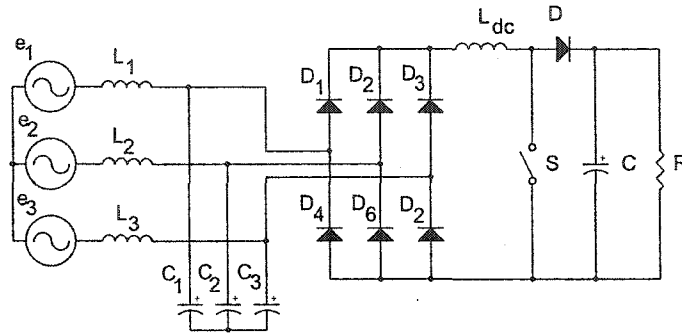


Figure 17 Redresseur triphasé proposé par Tou

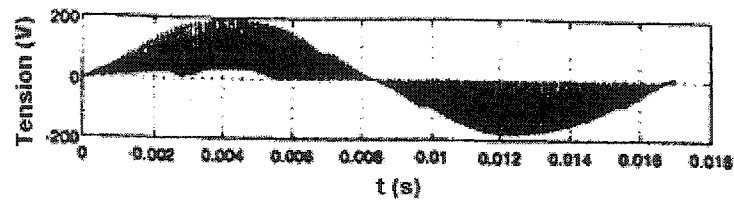


Figure 18 Tension aux bornes de C_1 [17]

Le fonctionnement du module actif consiste à transférer l'énergie des condensateurs C_1 , C_2 et C_3 à l'inductance élévatrice L_{dc} . Ceci se produit lors de la fermeture de l'interrupteur S . Les condensateurs se déchargent par conséquent en entrant en résonance avec L_{dc} . Dès le passage par zéro des tensions aux bornes des condensateurs, toutes les diodes du pont se mettent à conduire. Lors de l'ouverture de S , toute l'énergie emmagasinée au niveau de l'inductance est transférée à la charge à travers la diode D . Ensuite lorsque D ne conduit plus, les condensateurs C_1 , C_2 et C_3 se chargent linéairement par les courants de lignes i_1 , i_2 et i_3 jusqu'à ce que l'interrupteur Q conduise à nouveau. Les courants de lignes i_1 , i_2 et i_3 sont filtrés respectivement à travers les inductances de lignes L_1 , L_2 et L_3 .

1.3.3.2.5 Mohan 1993 [18]

Mohan [18] a proposé une approche semblable à celle de Prasad [16] basée sur le circuit de la figure 19. Cette structure permet d'avoir des courants côté CC modulé ($i_{dc}+i_n$ et $i_{dc}-i_n$), grâce aux deux hacheurs survolteurs (boost). Le courant de modulation $2i_n$ est ensuite injecté au côté CA du redresseur à travers un réseau $L_{ni}-C_{ni}$ ($i=1,2,3$) sur chacune des trois phases de façon égale. Cette approche adoptée par Mohan use du même concept d'injection de courant proposé par Bird [11], Ametani [12] et Arillaga [13]. Néanmoins elle possède les avantages suivants :

- N'utilise pas de source de courant externe;
- Ne nécessite pas l'utilisation de transformateur supplémentaire;
- Impose un courant de ligne non-discontinu ce qui réduit considérablement la taille du filtre d'entrée.

Ce circuit présente néanmoins des désavantages qui se manifestent par :

- L'utilisation d'un grand nombre d'éléments passifs (inductances et condensateurs);
- La sensibilité face aux variations des paramètres du réseau.

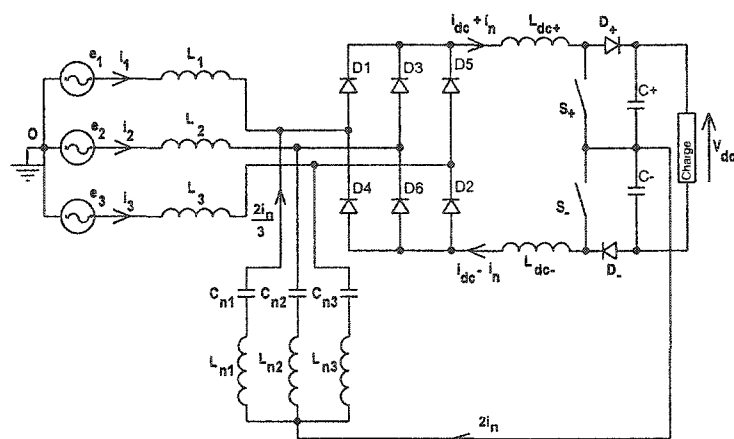


Figure 19 Redresseur proposé par Mohan

1.3.3.2.6 Kim 1994 [19]

Comme continuité aux travaux de Mohan, la topologie proposée par Kim [19] consiste à injecter la troisième harmonique côté CA uniquement en utilisant des composants passifs basés sur l'interconnexion d'un transformateur Δ/Y entre les côtés CA et CC du redresseur à diode, comme le montre la figure 20. Les avantages de cette structure peuvent être énumérés comme suit :

- Le courant de la troisième harmonique est automatiquement généré par le transformateur proposé;
- Le transformateur ne tire pas de courant à 60Hz vu que son secondaire (Δ) est à vide.

Son inconvénient principal est la nécessité d'utiliser un transformateur additionnel.

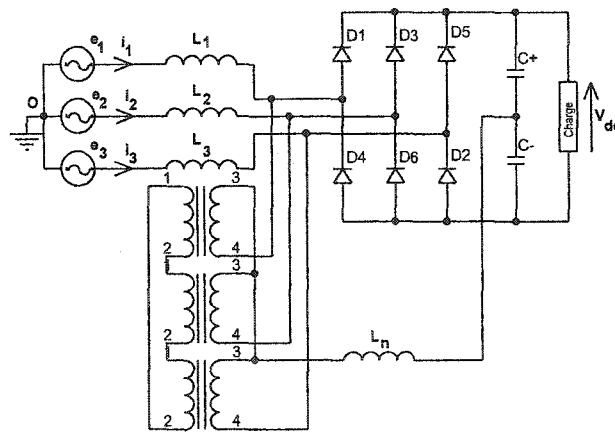


Figure 20 Redresseur proposé par Kim

1.3.3.2.7 Jiang 1994 [20]

Pour les applications haute fréquence, la commutation douce est la solution principale adoptée pour minimiser les pertes par commutation. Parmi ces méthodes, nous citons :

- Le "Zéro Voltage Switching" (ZVS) ou encore la commutation à zéro tension;
- Le "Zéro Current Switching" (ZCS) ou encore la commutation à zéro courant.

Dans ces travaux, Jiang s'est inspiré des travaux de Ooi [14]. Il améliore le fonctionnement du circuit proposé par Ooi en intégrant des circuits auxiliaires résonants assurant le ZVS ou le ZCS. Les deux montages qu'il propose sont les suivants :

1.3.3.2.7.1 Redresseur à IGBT commutant à zéro tension (à l'amorçage)

La figure 21 représente le redresseur survolteur triphasé fonctionnant en ZVS proposé par Jiang [20], où le circuit auxiliaire résonant est constitué d'une inductance L_r , un interrupteur S_r et d'une diode D_r . Ce circuit auxiliaire agit uniquement à l'amorçage des interrupteurs. Avant d'amorcer les interrupteurs du pont redresseur, S_r s'amorce permettant ainsi au courant de circuler à travers L_r et par conséquent entraînant la diminution du courant dans la diode D . Lorsque le courant dans L_r atteint la valeur du courant de ligne, D se bloque et L_r entre en résonance avec les capacités des interrupteurs, entraînant l'annulation de la tension à la sortie du pont ce qui permet aux interrupteurs d'entrer en conduction à zéro tension.

1.3.3.2.7.2 Redresseur à IGBT commutant à zéro courant (au blocage)

Nous présentons dans la figure 22 le même redresseur survolteur triphasé fonctionnant, cette fois ci, en ZCS dont le principe consiste à intervenir au blocage des interrupteurs du pont. L'interrupteur auxiliaire S_r s'amorce entraînant L_r et C_r à entrer en résonance avant que les interrupteurs principaux ne se bloquent. De cette façon, il est possible d'extirper le courant des interrupteurs principaux via la diode D , ce qui leur permet de se bloquer à zéro courant.

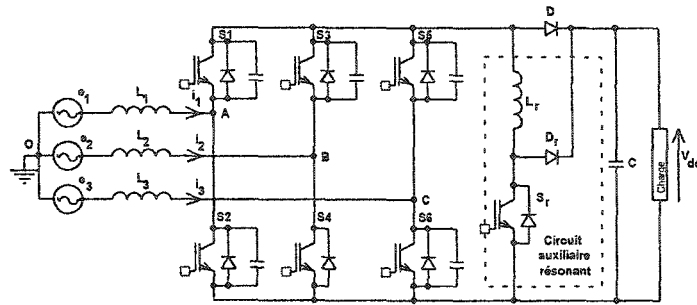


Figure 21 Redresseur proposé par Jiang utilisant le ZVS

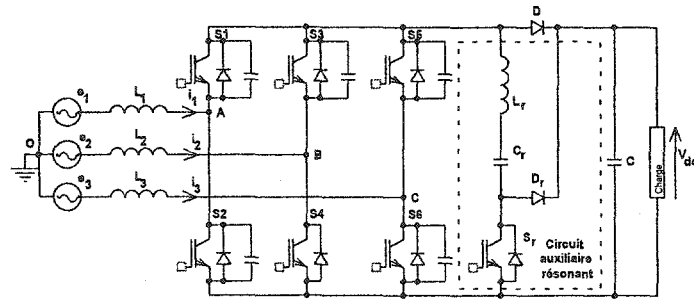


Figure 22 Redresseur proposé par Jiang utilisant le ZCS

1.3.3.2.8 Gataric 1994 [21]

Les deux topologies de circuits représentés dans les figures 23 et 24 sont des variantes du circuit proposé par Prasad [16] qui représente un redresseur survolteur triphasé à interrupteur unique et qui a fait ses preuves du point de vue diminution des distorsions harmoniques. Les travaux de Gataric [21] ont amélioré ce circuit [16] en intégrant des circuits auxiliaires résonants. Le but est d'obtenir des pertes moindres par commutation lors d'un fonctionnement à haute fréquence, tout en gardant un faible taux de distorsion harmonique et un facteur de puissance unitaire. Les figures 23 et 24 représentent les deux topologies de convertisseurs utilisant respectivement le principe du ZCS et celui du ZVS.

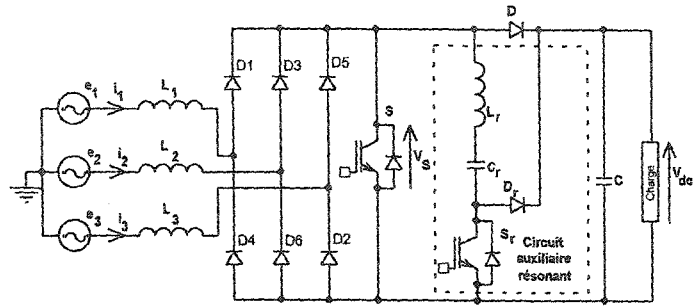


Figure 23 Redresseur proposé par Gataric utilisant un circuit résonant à ZCS

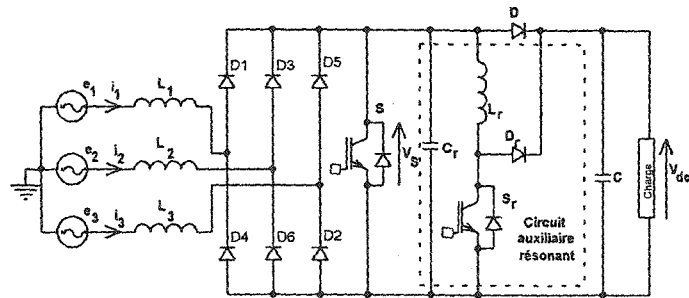


Figure 24 Redresseur proposé par Gataric utilisant un circuit résonant à ZVS

1.3.3.2.9 Rastogi 1995 [22]

Rastogi s'est inspiré également de la topologie de Mohan [18] basée sur l'injection de la troisième harmonique pour la mise en forme des courants de ligne par le biais de deux hacheurs survolteurs commutant à haute fréquence.

La nouveauté apportée par Rastogi consiste à introduire deux circuits résonnants au niveau des deux hacheurs afin de réaliser la commutation à zéro courant (ZCS), comme le montre la figure 25.

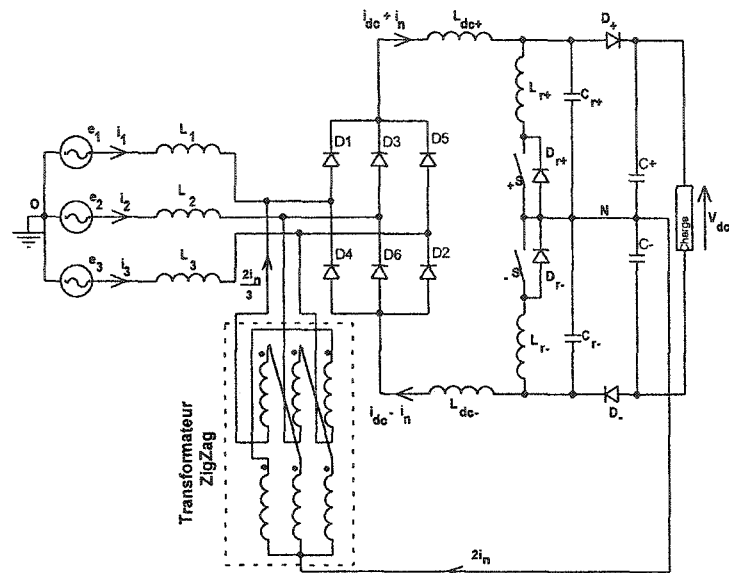


Figure 25 Redresseur triphasé à résonance proposé par Rastogi

1.3.3.2.10 Salmon 1995 [23]

Comme le montre la figure 26, Salmon s'est également inspiré de la topologie de Mohan [18], dont la particularité est que les inductances de filtrage se situent à la sortie du pont redresseur. De cette manière, lors de l'alternance positive c'est l'inductance L_{dc+} qui voit le courant (i_{dc+}), tandis que lors de l'alternance négative c'est l'inductance L_{dc-} qui voit le courant à son tour (i_{dc-}) et les contraintes sur les interrupteurs sont alors moindres [23].

L'avantage apporté par Salmon est l'ajout des interrupteurs bidirectionnels S_a , S_b et S_c dont le rôle consiste à compenser la discontinuité des courants de ligne. L'interrupteur S_a conduit pendant 60 degrés : 30° degrés avant et 30° après le passage par 0 de la tension e_1 , au moment où les interrupteurs du boost garantissent un courant sinusoïdal au niveau de la phase dont la tension est la plus positive ou la plus négative respectivement selon que ce soit S_+ ou S_- qui conduit.

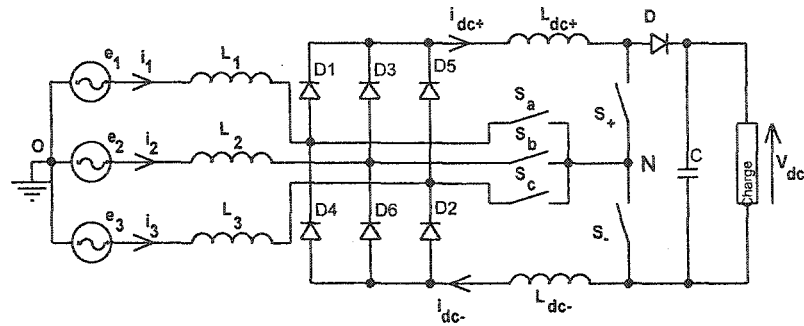


Figure 26 Redresseur triphasé proposé par Salmon

1.3.3.2.11 Daniel 1997 [24]

Le montage proposé par Daniel [24] est inspiré de celui proposé par Salmon. Il est constitué d'un pont à diode et d'interrupteurs bidirectionnels S_a , S_b et S_c (Figure 27) dont le rôle consiste à éviter la discontinuité des courants d'entrée. L'apport de Daniel est que chaque interrupteur ($S_{a,b,c}$) est commandé par un train d'impulsions durant 30° avant et 30° après le passage par 0 de la tension de la phase à laquelle il est connecté. La largeur des impulsions dépend linéairement de la charge, ainsi il est possible d'avoir un bon THD quel que soit le niveau de charge. L'autre avantage de cette topologie est qu'elle ne contient que trois interrupteurs actifs. Cependant, vu que les interrupteurs $S_{a,b,c}$ ne conduisent pas durant tout le cycle, la régulation du bus CC en est affectée.

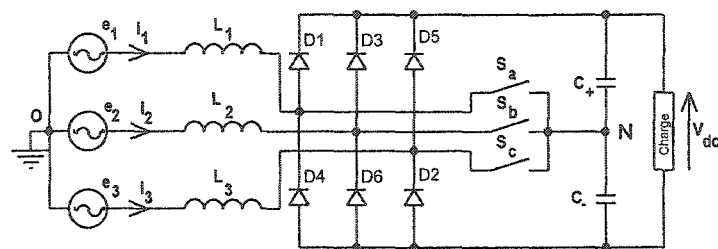


Figure 27 Redresseur triphasé proposé par Daniel

1.3.3.3 Troisième génération

Il est vrai que la structure multiniveaux a vu le jour depuis 1981 grâce à Nabae [25], néanmoins elle a été proposée pour les montages onduleurs. Ce n'est que durant la dernière décennie que cette structure fut étendue aux montages redresseurs. En effet, les redresseurs multiniveaux source de tension sont sans aucun doute la génération la plus récente des redresseurs modernes mis en oeuvre.

Les buts recherchés par ces topologies sont de [26-27] :

- Produire une tension d'entrée avec plusieurs paliers pour imposer un courant le plus proche possible d'une sinusoïde et par conséquent avoir une nette diminution des harmoniques absorbées par la charge ;
- Atteindre de hauts niveaux de tension;
- Diminuer les contraintes en tension sur les interrupteurs.

Néanmoins le nombre de niveaux pouvant être réalisé est limité à cause des :

- Problèmes liés au déséquilibre des tensions aux bornes des condensateurs ;
- Contraintes de packaging car c'est des structures volumineuses.

Afin de remédier au premier problème, plusieurs approches, consistant à caler la tension des condensateurs ou à stabiliser la charge et décharge de ces derniers, ont été mises en oeuvre. Nous élaborons dans la suite sur les topologies les plus répandues.

1.3.3.3.1 Redresseur utilisant le calage des potentiels par des diodes

Un convertisseur à points calé par des diodes à m niveaux consiste en $m-1$ condensateurs et produit m niveaux de tension [26] [28]. La figure 28 présente le cas d'un convertisseur cinq niveaux à points neutres calés par des diodes.

Les avantages principaux de ce type de topologies sont :

- Les contraintes en tension sur chaque interrupteur et sur chaque condensateur sont limitées à $\frac{V_{dc}}{m-1}$;
- Plus m est élevé plus le contenu harmonique des courants de ligne est bas et moins il est nécessaire de rajouter un filtre;

L'inconvénient de cette topologie est :

- Plus m est élevé plus le nombre d'interrupteurs est important;

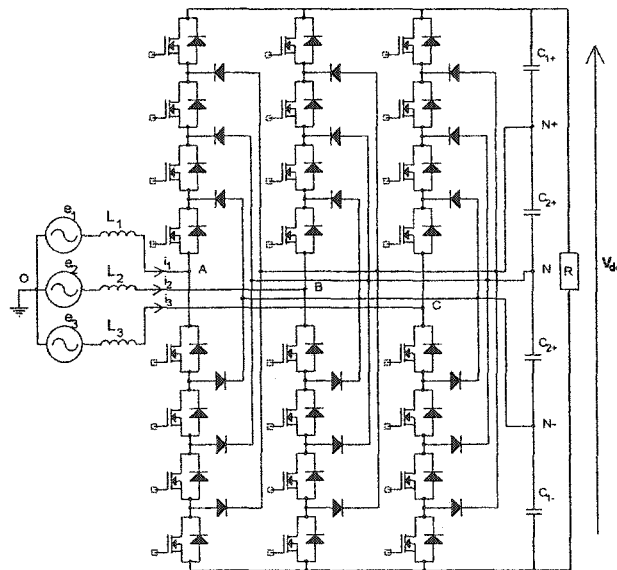


Figure 28 Convertisseur cinq-niveaux à points neutres calés par des diodes

1.3.3.3.2 Redresseur à cellules imbriquées utilisant des condensateurs flottants

Comme pour le convertisseur précédent, le redresseur à cellules imbriquées utilisant des condensateurs flottants à m niveaux consiste en $m-1$ condensateurs au niveau du bus CC et produit m niveaux de tension [23] [29]. Comme le montre la figure 29, ce convertisseur utilise des condensateurs flottants au lieu de diodes pour caler les tensions aux bornes de chaque interrupteur et par conséquent aux bornes des condensateurs de sortie et également pour les équilibrer.

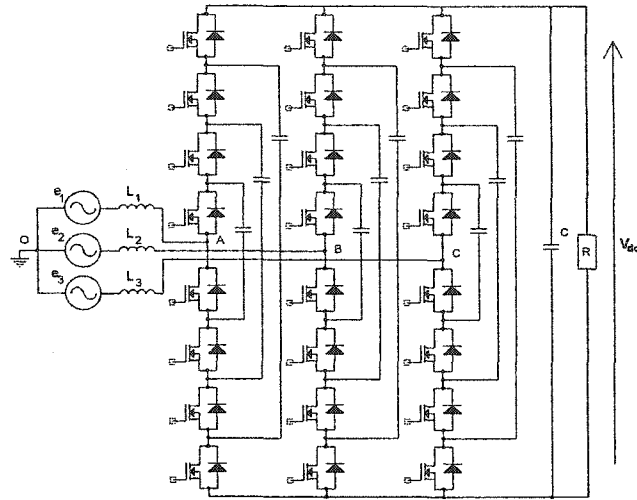


Figure 29 Convertisseur cinq-niveaux à cellules imbriquées

Les avantages de cette topologie sont :

- Les contraintes en tension sur chaque interrupteur sont limitées à $\frac{V_{dc}}{m-1}$;
- Plus m est élevé plus le contenu harmonique des courants de ligne est bas ;
- Moins d'interrupteurs comparés à la structure utilisant des diodes de calage.

L'inconvénient de cette topologie est :

- Plus m est élevé plus le nombre de condensateurs augmente et plus le circuit devient volumineux.

1.3.3.3 Convertisseur utilisant des onduleurs monophasés en cascade

Contrairement aux deux autres montages, ce convertisseur ne nécessite ni diodes de calage ni condensateurs d'équilibrage [23] [27]. Son principe est basé sur la mise en cascade de plusieurs onduleurs monophasés générant chacun trois niveaux de tension. Si k_{CVS} est le nombre de convertisseurs utilisés par phase, le convertisseur est alors à $m = 2k_{CVS} + 1$ niveaux. Dans la figure 30, nous présentons un onduleur à convertisseurs monophasés en cascade où $k_{CVS} = 3$.

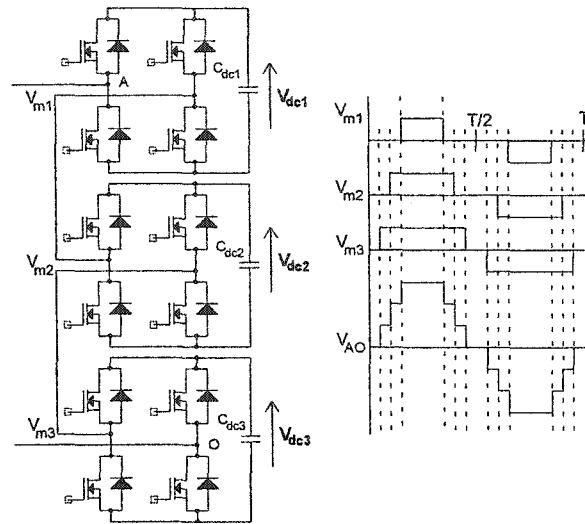


Figure 30 Convertisseur sept-niveaux à onduleurs en cascade

Les avantages de cette topologie sont :

- Comparé aux deux autres structures c'est celui qui nécessite le moins de composants pour obtenir le même nombre de niveaux;
- La possibilité de faire le circuit et le packaging pour chaque module tout seul puisqu'ils sont tous identiques ;
- Plus m est élevé plus le contenu harmonique des courants de ligne est bas.

L'inconvénient de cette topologie est :

- La nécessité d'utiliser des sources CC séparées, ce qui limite parfois les applications.

1.3.3.3.4 Convertisseur trois-niveaux à six interrupteurs actifs

Ce convertisseur est présenté dans la figure 31. Son principe de fonctionnement est identique au convertisseur à point neutre calé par des diodes mis à part qu'il utilise un nombre réduit d'interrupteurs actifs puisqu'il consiste à remplacer les diodes par des interrupteurs actifs et vice versa [30]. Son principal inconvénient est la non-réversibilité du courant.

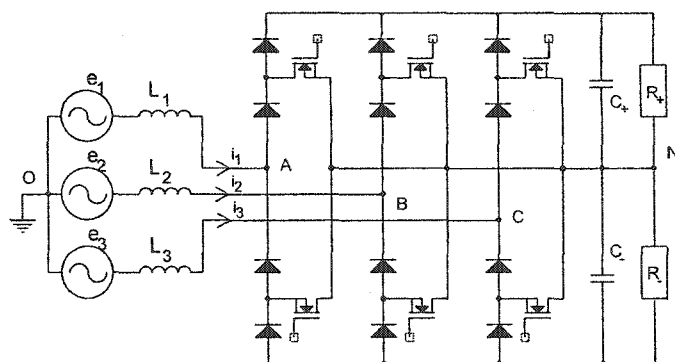


Figure 31 Convertisseur trois-niveaux à six interrupteurs actifs

1.3.3.3.5 Convertisseur “VIENNA”

Ce convertisseur [31-33] appelé convertisseur “Vienna” est exposé dans la figure 32. Il s’apparente également au convertisseur à point neutre calé par des diodes. Il consiste néanmoins à remplacer les interrupteurs internes par un semi-conducteur bidirectionnel et les interrupteurs externes par des diodes. Tout comme le convertisseur précédent, ce dernier ne permet aucune bidirectionnalité du courant.

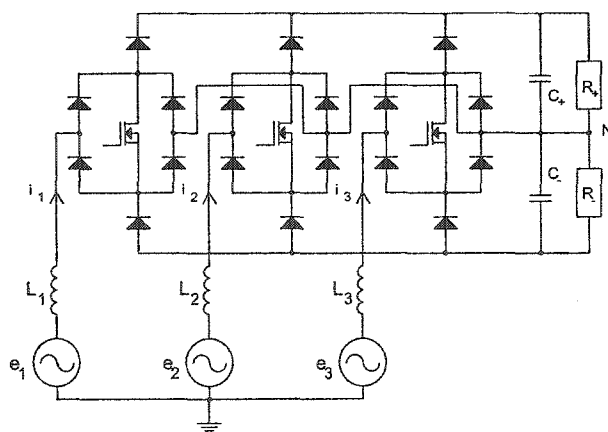


Figure 32 Convertisseur “Vienna”

1.4 Les méthodes de commande des convertisseurs : état de la recherche

Le second volet de la problématique concerne la nécessité d'utiliser une technique de commande au redresseur, qui lui permettrait d'atteindre les performances désirées sur une large plage de fonctionnement. En effet, la majorité des techniques de commande utilisées sur ces systèmes non-linéaires se basent sur l'utilisation de régulateurs linéaires, ce qui a pour effet de diminuer les performances du convertisseur et parfois même rendre le système incontrôlable, si des variations paramétriques surviennent.

Dans ce qui suit, nous effectuons un survol de quelques méthodes de commande utilisées au niveau des convertisseurs statiques dans le but de stabiliser et réguler leurs tensions et courants.

1.4.1 Méthodes de commande linéaires

Ces méthodes sont basées principalement sur l'utilisation de régulateurs de type Proportionnel Intégral PI. La différence subsistant entre ces différentes méthodes réside dans les modèles mathématiques de ces convertisseurs.

Ces travaux ont commencé dès 1988 avec Dixon et Ooi [34-35] dans le but de stabiliser les courants de ligne ainsi que la tension du bus CC d'un redresseur triphasé à six interrupteurs actifs. Cette méthode consiste à corriger indirectement les courants de ligne en contrôlant la composante fondamentale de la tension du convertisseur \tilde{V}_{ph} . Ainsi, l'utilisation de capteurs pour les courants de ligne n'est plus requis. L'auteur régule également le bus CC en utilisant l'erreur entre V_{dc} et sa référence pour imposer l'amplitude du courant de ligne I selon l'équation (1.3).

$$I = K_p (V_{dref} - V_{dc}) \quad (1.3)$$

Le système unifilaire du convertisseur est représenté dans la figure 33 :

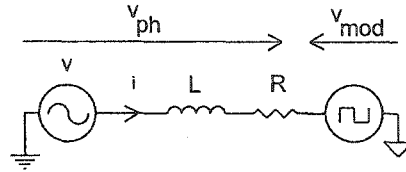


Figure 33 Circuit équivalent unifilaire du redresseur à six interrupteurs actifs

A partir de ce schéma équivalent et ne considérant que la fondamentale, l'équation (1.4) et le diagramme vectoriel de la figure 34 sont déduits :

$$\tilde{V}_{ph} = \tilde{V} - (R + jL\omega)\tilde{I} \quad (1.4)$$

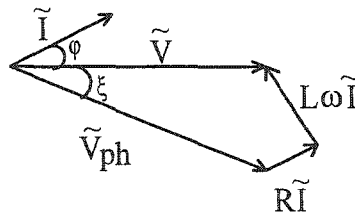


Figure 34 Diagramme vectoriel du circuit équivalent du redresseur triphasé

L'auteur va donc essayer d'imposer une tension v_{mod} (figure 33) aux bornes du convertisseur dont la fondamentale aura un angle ξ variable de sorte que φ soit toujours constant (idéalement $\varphi = 0$). L'auteur utilise une loi de commande linéaire pour imposer la tension v_{mod} en se basant sur le développement en série de Fourier de celle-ci.

Nous donnons également l'exemple des travaux de Wu et Al. [36-37], qui se sont déroulés aussi durant 1988. Ces travaux ont consisté à analyser le fonctionnement d'un redresseur triphasé à six interrupteurs actifs à partir de la détermination du modèle du convertisseur se basant sur l'analyse de Fourier [36]. La fonction de commutation étant

symétrique, peut être décomposée en une série de Fourier comme décrit par l'équation (1.5) et qui contient une grandeur moyenne et une autre représentant la somme des harmoniques du signal aux multiples de la fréquence de ce dernier. Le modèle général obtenu par cette méthode est donné par l'équation (1.6).

$$f(\omega t) = a_0 + \sum_{n=1}^{\infty} a_n \sin(n\omega t) + \sum_{n=1}^{\infty} b_n \cos(n\omega t) \quad (1.5)$$

$$Z\dot{x}(t) = A^* x + Be \quad (1.6)$$

Avec x le vecteur d'état, A^* la matrice d'état du système, Z la matrice d'impédances, B la matrice des constantes et e le vecteur source de tension avec :

$$A^* = A + A_h \quad (1.7)$$

$$x = x_1 + x_h \quad (1.8)$$

Une fois ce modèle général obtenu, il est divisé en un modèle à basse fréquence ($f < f_d$) défini par l'équation (1.9) et un autre modèle à haute fréquence ($f > f_d$) défini par l'équation (1.10) [37].

$$Z\dot{x}_1 = Ax_1 + Be \quad (1.9)$$

$$Z\dot{x}_h = A_h x_1 \quad (1.10)$$

Les méthodes de commande linéaires connues peuvent ensuite être appliquées à ces deux sous systèmes décrivant le comportement en haute et basse fréquence de ce circuit.

La seconde méthode, également développé par Wu [36-37], consiste à passer au référentiel synchrone (d, q) afin de réduire l'ordre du système. Ce dernier demeurant non linéaire après cette transformation, l'auteur propose d'appliquer une linéarisation autour

du point de fonctionnement désiré “CC”. Pour ce faire, il se base sur la modélisation petit-signal du convertisseur en négligeant les termes de second ordre. Le système est alors représenté par un modèle continu CC désignant le régime permanent et un modèle petit signal CA, et ce, en appliquant l’équation (1.11) à toutes les grandeurs du système :

$$\dot{\mathbf{g}} = \mathbf{G} + \tilde{\mathbf{g}} \quad (1.11)$$

Ensuite en effectuant la transformée de Laplace au modèle petit signal obtenu, il est possible de définir toutes les fonctions de transfert désirées entre les variables d’état et les autres grandeurs de commande du système, ce qui permet finalement d’appliquer les lois de commande linéaires connues.

Nous citons, dans le même ordre d’idée les travaux de Kanaan [38-39] fondés sur la modélisation petit signal d’un redresseur à injection triphasé. Le modèle mathématique est établi à partir de la technique de la moyenne dans l’espace d’état [40]. Cette approche consiste à remplacer les interrupteurs du circuit par des sources fictives de courant ou de tension, ayant les mêmes caractéristiques électriques que ces interrupteurs (dépendamment de leur emplacement). Puis, le schéma équivalent à chaque mode de fonctionnement est établi et un modèle élémentaire, fonction des variables d’état et d’une pondération découlant de la période de commutation, lui est associé. Ensuite, le modèle moyen dans l’espace est déduit par le regroupement de ces différentes combinaisons de modèles élémentaires. Une fois le modèle mathématique non-linéaire déduit, l’auteur procède à sa linéarisation autour d’un point statique judicieusement choisi par l’intermédiaire du modèle statique du convertisseur. Le modèle petit signal du système est ensuite déterminé et permet de définir les différentes fonctions de transfert reliant les différentes variables du système. Finalement, Afin de stabiliser ce système, l’auteur utilise des régulateurs linéaires en cascade, utilisant une boucle interne de courant et une autre externe de tension. Dans ce cas, un très faible THD est obtenu au détriment de la complexité du circuit de commande.

De 1990 à 1994, les travaux de Rim [41-42], basés également sur le même type de convertisseur que ses prédécesseurs, se sont quant à eux distingués par une nouvelle modélisation dans le référentiel dq de ce système. Cette transformation aboutit à représenter l'inductance comme un gyrateur couplé de second ordre et les interrupteurs comme un transformateur comme l'illustre la figure 35.

Cette équivalence faite et moyennant certaine simplification, l'auteur aboutit à un modèle en CC lui permettant de déterminer la fonction de transfert du système en CC et à un modèle en petit signal CA permettant de déduire toutes les autres fonctions de transfert entre les variables d'état et les autres grandeurs de commande du système, ce qui permet finalement d'appliquer les lois de commande linéaires connues nécessaires à l'analyse détaillée du convertisseur.

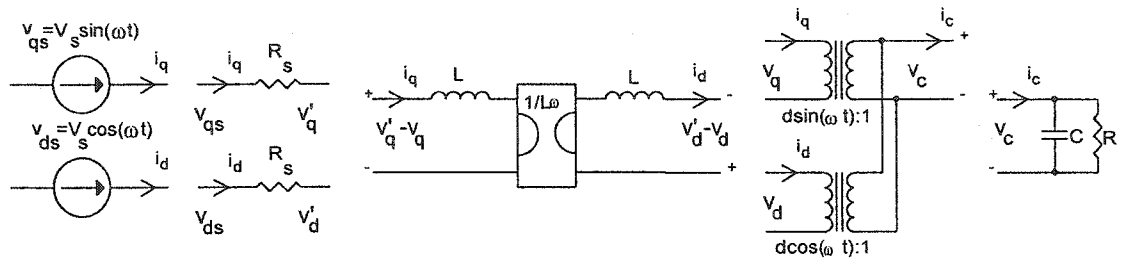


Figure 35 Transformée dq de chaque circuit élémentaire du redresseur triphasé

En 1997, les travaux de Blasko et Kaura [43] ont consisté à réguler le bus CC et stabiliser les courants de ligne d'un redresseur triphasé à six interrupteurs actifs en s'inspirant de la modélisation établie par [37]. Dans un premier temps, l'auteur établit le modèle d'état décrivant le comportement du circuit. Ensuite, la méthode consiste à transformer le modèle d'état triphasé dans le référentiel dq afin de réduire l'ordre du système initial. Ceci permet d'aboutir au modèle d'état représenté par le système d'équations (1.12a) et (1.12b) :

$$L \frac{di_d}{dt} - L\omega i_q + Ri_d = e_d - V_d \quad (1.12a)$$

$$L \frac{di_q}{dt} + L\omega i_d + Ri_q = e_q - V_q \quad (1.12b)$$

Enfin, le modèle d'état final étant parfaitement linéaire, des correcteurs de courant et de tension basés sur l'utilisation de blocs PI appropriés sont appliqués à chacun de ces sous-systèmes couplés.

En 1999, les travaux de Wei [44] et ceux de Lim [45] se sont basés sur la commande d'un redresseur triphasé trois niveaux PNC.

La méthode utilisée par Wei [44] s'est fondée sur l'approche de Blasko [43] étendue à un système redresseur/onduleur triphasé trois niveaux PNC.

Quant à l'algorithme de commande proposé par Lim [45], il repose sur la stabilisation du potentiel au point neutre en liant directement ce dernier au neutre de la source et par conséquent en donnant un chemin au courant de la séquence du zéro. L'auteur s'est inspiré de la modélisation établie dans les travaux de Blasko [43] également, tout en rajoutant une troisième boucle de commande imbriquée courant/tension afin de stabiliser cette séquence du zéro et vu que l'ordre du système n'est plus de 3, mais 5. Les équations du système sont ainsi décrites, comme pour le cas précédent, par les équations (1.13a) et (1.13b) auxquelles nous ajoutons une équation additionnelle (1.13c) exprimant la dynamique de la séquence du zéro :

$$L \frac{di_d}{dt} - L\omega i_q = e_d - V_d \quad (1.13a)$$

$$L \frac{di_q}{dt} + L\omega i_d = e_q - V_q \quad (1.13b)$$

$$L \frac{di_0}{dt} + Ri_0 = e_0 - V_0 \quad (1.13c)$$

Comme pour les méthodes précédentes, le modèle d'état étant parfaitement linéaire, l'application de boucles de commande de courant et de tension linéaires PI en cascade permet de commander le système convenablement.

Toutes ces méthodes décrites précédemment consistent à représenter les convertisseurs étudiés par des équations d'état linéaires. Les techniques de commande sont ensuite basées sur l'utilisation de correcteurs linéaires, qui sont ainsi appliquées à des systèmes fortement non-linéaires, vu leurs structures dotées d'interrupteurs d'une part et du découpage à la fréquence de commutation d'autre part. Par conséquent, les non-linéarités ne sont aucunement considérées dans ces régulateurs utilisés en cascade. Ils donnent des performances assez intéressantes pour le point de fonctionnement autour duquel la linéarisation est effectuée. Néanmoins, la robustesse ne peut être assurée dans le cas de changement du point de fonctionnement ou encore lors de variations des paramètres du système [46-47]. En effet, ces méthodes donnent de moins bonnes performances lorsqu'il s'agit de transitoires importants. Ainsi, la seconde partie de cette recherche bibliographique s'intéresse aux techniques de commande non-linéaires dont l'application à ce type de système a connu une grande expansion durant cette dernière décennie.

Avant d'entamer les techniques de commande non-linéaires, nous désirons énumérer d'autres types de commande qui consistent à agir au niveau du circuit de commande et non à l'ajout d'une loi de commande linéarisante. Nous citons à titre d'exemple les travaux de Wong [48] et Seixas [49]. Ces travaux consistent à imposer les vecteurs tension et courant désirés en agissant au niveau de la modulation vectorielle et/ou les bornes de l'hystérésis du convertisseur triphasé trois-niveaux étudié, et ce par un calcul précis des temps de conduction des interrupteurs. Cependant, ces méthodes, tout comme celles mises en revues précédemment, connaissent des limites, résidant dans le fait qu'elles sont incapables de compenser les grands déséquilibres qui peuvent survenir au niveau des charges de sortie, comme l'a constaté Zhou [50] dans ses résultats.

1.4.2 Méthodes de commande non-linéaires

Les chercheurs se sont penchés sur des techniques de commande non-linéaires qui permettraient d'atteindre de meilleures performances et de compenser les différentes variations pouvant survenir au niveau de la charge ou des autres paramètres du système. Les travaux de Rioual [51], de Jung [52] et de Lee [53] sont des exemples intéressants de l'application de ces techniques de commande non-linéaires.

En effet, ce type de commande a été appliqué pour la première fois par Rioual [51] au niveau d'un redresseur triphasé deux-niveaux. La technique adoptée repose sur une linéarisation par retour d'état au sens exact [46] [54] annulant ainsi les non-linéarités du système et le rendant totalement linéaire en boucle fermée. Cette linéarisation peut s'appliquer au niveau du vecteur d'état "Linéarisation au sens entrée/état" ou au niveau du vecteur d'entrée "Linéarisation au sens entrée/sortie" [46]. Dans ses travaux, Rioual a choisi la seconde méthode.

Il commence tout d'abord par établir les équations d'état, décrivant le système, données par l'équation (1.14) :

$$\frac{d}{dt} \begin{pmatrix} i_d \\ i_q \\ V_{dc} \end{pmatrix} = \begin{pmatrix} -\frac{r}{L} i_d + \omega i_q \\ -\frac{r}{L} i_q + \omega i_d \\ -\frac{3}{2CV_{dc}} [e_d i_d + e_q i_q] - \frac{V_{dc}}{R_{ch} C} \end{pmatrix} + \begin{pmatrix} \frac{1}{L} & 0 \\ 0 & \frac{1}{L} \\ 0 & 0 \end{pmatrix} \begin{pmatrix} u_1 \\ u_2 \end{pmatrix} \quad (1.14)$$

Il choisit ensuite les sorties du système à stabiliser, comme désigné par l'équation (1.15) et dérive chaque sortie autant de fois que nécessaire jusqu'à ce qu'au moins une entrée apparaisse dans son expression. Le vecteur des dérivées des sorties peut alors s'écrire comme l'indique l'équation (1.16) :

$$\begin{bmatrix} y_1 \\ y_2 \end{bmatrix} = \begin{bmatrix} \alpha i_d + \beta i_q \\ V_{dc} \end{bmatrix} \quad (1.15)$$

$$\begin{bmatrix} y_1^{(n)} \\ y_2^{(m)} \end{bmatrix} = B_0 + A_0 \begin{bmatrix} u_1 \\ u_2 \end{bmatrix} \quad (1.16)$$

où A_0 est une matrice non-singulière et B_0 est la matrice des termes non-linéaires.

La loi de commande linéarisante est alors déduite ainsi :

$$\begin{bmatrix} u_1 \\ u_2 \end{bmatrix} = A_0^{-1} \left(-B_0 + \begin{bmatrix} v_1 \\ v_2 \end{bmatrix} \right) \quad (1.17)$$

Ensuite, une loi de commande stabilisante utilisant des correcteurs PI, dont le choix des gains se fait judicieusement, est appliquée pour réguler simultanément la tension du bus CC ainsi que le facteur de puissance. Nous allons développer cette méthode plus en détail dans le chapitre 3.

Jung [52] et Lee [53] ont ensuite exploré cette technique plus en détails et l'ont appliquée puis ont démontré que les performances du système en mode transitoire sont nettement améliorées en comparaison avec les correcteurs conventionnels en cascade.

Durant la même période, une autre méthode de commande non-linéaire appliquée aux convertisseurs de puissance a vu le jour : la commande par mode de glissement. Cette méthode s'est avérée très intéressante, vu la simplicité de son implantation. Elle nécessite la définition d'une surface de glissement bornée dans laquelle la stabilité du système est garantie. Deux configurations se distinguent dans le réglage par mode de glissement [55] à savoir :

- La configuration avec changement de la structure par commutation d'une contre réaction d'état;

- La configuration avec changement de la structure par commutation au niveau de l'organe de commande;

Nous citons à titre d'exemple les travaux de Caceres [56], Sabanovic [57], Silva [58] et Lin [59]. Cette méthode consiste dans un premier temps à établir les équations d'état du système global. Si nous prenons l'exemple des travaux de [56], le système étudié est un onduleur monophasé, dont le modèle d'état est le suivant :

$$\underbrace{\begin{bmatrix} \frac{di_L}{dt} \\ \frac{dV_C}{dt} \end{bmatrix}}_{\dot{\mathbf{x}}} = \underbrace{\begin{bmatrix} -R & -1 \\ L & L \\ 1 & -1 \\ L & L \end{bmatrix}}_A \underbrace{\begin{bmatrix} i_L \\ V_C \end{bmatrix}}_{\mathbf{x}} + \underbrace{\begin{bmatrix} V_C \\ L \\ -i_L \\ C \end{bmatrix}}_B \gamma + \underbrace{\begin{bmatrix} V_{in} \\ L \\ V_{out} \\ R_{out} C \end{bmatrix}}_C \quad (1.18)$$

Avec γ une fonction de commutation définie par l'équation (1.19) :

$$\gamma = \begin{cases} 1 \rightarrow S_1 \text{ ON}; S_2 \text{ OFF} \\ 0 \rightarrow S_1 \text{ OFF}; S_2 \text{ ON} \end{cases} \quad (1.19)$$

La surface de glissement est choisie comme défini dans l'équation (1.20) de sorte à assurer une bonne réponse en transitoire de la tension de sortie.

$$S(i_L, V_C) = K_1(i_L - i_{Lref}) + K_2(V_C - V_{Cref}) \quad (1.20)$$

Ensuite, par une simple application d'un circuit d'hystérésis réalisant l'équation (1.20), il est possible de générer les signaux de commande des interrupteurs de l'onduleur. La suite de la procédure consiste à choisir adéquatement les gains K_1 et K_2 pour les meilleures performances possibles du système en boucle fermée. Il s'agit donc de définir l'erreur et l'équation de l'erreur respectivement par les équations (1.21a), (1.21b) et (1.22) :

$$e = X - X_{\text{ref}} \quad (1.21a)$$

$$\dot{e} = Ae + B\gamma + D \quad (1.21b)$$

$$D = AX_{\text{ref}} + C \quad (1.22)$$

La surface de glissement peut alors s'écrire comme suit :

$$S_g(X) = K_1 e_1 + K_2 e_2 = K^T e \quad (1.23)$$

Avec K_1 et K_2 des gains judicieusement choisis.

Ainsi, afin de faire tendre le système vers la surface de glissement, il est nécessaire et suffisant de réaliser la condition suivante (1.24) :

$$\begin{cases} S_g > 0 \rightarrow \dot{S}_g < 0 \\ S_g < 0 \rightarrow \dot{S}_g > 0 \end{cases} \quad (1.24)$$

A partir des équations (1.23) et (1.24) et en négligeant l'erreur du signal par rapport à sa référence, il est possible d'aboutir au système d'équations (1.25) qui permet un choix judicieux de K_1 et K_2 .

$$\begin{cases} K^T D < 0 & \rightarrow 0 < S_g(X) < \gamma \\ K^T B + K^T D > 0 & \rightarrow -\gamma < S_g(X) < 0 \end{cases} \quad (1.25)$$

Cette technique représente donc plusieurs avantages liés à la simplicité d'implantation et à la robustesse vis-à-vis des variations paramétriques tout particulièrement. Néanmoins elle présente certains désavantages qui résident dans la forte sollicitation du module de commande, le fonctionnement à fréquence variable, l'utilisation de la grandeur à commander et de ses dérivées selon l'ordre du système.

1.4.3 Méthodes de commande non-linéaires adaptatives

Les chercheurs se sont ensuite intéressés aux méthodes de commande adaptatives. Ces travaux ont commencé dès 1989 avec Dash [60]. Ce dernier a utilisé la méthode récurrente des moindres carrés pour la commande d'un compensateur statique à thyristors, méthode qui permet d'estimer les paramètres en temps réel à partir des données obtenues séquentiellement [61]. En effet, se basant sur la fonction de transfert discrète du système en Z dont la forme est donnée par l'équation (1.26), l'auteur a déterminé l'équation récurrente. Cette équation permet de définir convenablement le vecteur de régression et le vecteur des paramètres, comme l'indique les équations (1.27) et (1.28), de sorte que le vecteur sortie y, défini par l'erreur de la tension de sortie à l'instant k, s'écrive comme l'indique l'équation (1.29).

$$\frac{y(z)}{u(z)} = \frac{g_1 z^{-1} + g_2 z^{-2}}{1 + f_1 z^{-1} + f_2 z^{-2}} \quad (1.26)$$

$$\psi^T(k) = [y(k-1), \quad y(k-2), \quad u(k-1), \quad u(k-2)] \quad (1.27)$$

$$\hat{\theta}^T(k) = [f_1 \quad f_2 \quad g_1 \quad g_2]^T \quad (1.28)$$

$$y(k) = \hat{\theta}^T(k) \psi(k) + e(k) \quad (1.29)$$

Ensuite la méthode consiste à introduire la forme quadratique pondérée à minimiser décrite par l'équation (1.30), afin de pouvoir calculer les paramètres estimés selon l'équation (1.31) ainsi que la matrice de corrélation P donnée par l'équation (1.32) :

$$J(\theta) = e^T W e \quad (1.30)$$

Avec W la matrice des pondérations.

$$\hat{\theta}(k) = \hat{\theta}(k-1) + \gamma(k-1)[y(k) - \psi^T(k)\hat{\theta}(k-1)] \quad (1.31)$$

$$P(k) = \frac{1}{\beta(k)} [1 - \gamma(k)\psi^T(k)]P(k-1) \quad (1.32)$$

$$\begin{aligned} \beta(k) &= \beta_0\beta(k-1) + (1-\beta_0) \quad 0 < \beta_0 < 1 \\ \text{où} \quad \gamma(k) &= \frac{K(k)}{[\beta(k) + \psi^T(k)P(k-1)\psi(k)]} \\ K(k) &= P(k-1)\psi(k) \end{aligned}$$

Nous mentionnons également les travaux de Akhrif [62] et de Ramirez [63].

Les travaux de Akhrif [62] portent sur le développement d'une nouvelle technique de commande non-linéaire adaptative. Celle-ci consiste à combiner la linéarisation au sens entrée/sortie avec l'approche du modèle de référence. Cette méthode sera détaillée amplement dans le chapitre 3.

Les travaux de Ramirez [63] ont consisté à utiliser la méthode du "backstepping", dont le principe consiste à trouver une loi de commande en procédant par étape. L'auteur établit les équations d'état du système qui est un hacheur survolteur. Il considère ensuite le modèle moyen de second ordre pour le reste de l'étude et paramétrise ce dernier comme le montre le système d'équations (1.33).

$$\begin{aligned} \dot{X}_1 &= -\theta_1(1-d)X_2 + \theta_4 \\ \dot{X}_2 &= \theta_2(1-d)X_1 - \theta_3X_2 \\ \eta &= X_1 \end{aligned} \quad (1.33)$$

La première étape consiste à définir l'équation de l'erreur liée à la première variable d'état, puis de considérer sa dérivée et l'estimée de la dérivée, comme le montre les équations (1.34) et (1.35).

$$\begin{aligned} e_1 &= X_1 - X_{1\text{ref}} \\ \dot{e}_1 &= -\theta_1(1-d)X_2 + \theta_4 \\ \hat{\dot{e}}_1 &= -\hat{\theta}_1(1-d)X_2 + \hat{\theta}_4 \end{aligned} \quad (1.34)$$

$$\dot{e}_1 = \hat{\dot{e}}_1 + \Delta\theta^T \begin{bmatrix} -(1-d)X_2 \\ 0 \\ 0 \\ 1 \end{bmatrix}; \quad \Delta\theta = \theta - \hat{\theta} \quad (1.35)$$

La seconde étape consiste à stabiliser l'estimée de l'erreur et de remplacer sa valeur dans la dérivée de l'erreur, comme l'indique l'équation (1.36).

$$\begin{aligned} \hat{\dot{e}}_1 &= -c_1 e_1 \quad c_1 > 0 \\ \dot{e}_1 &= -c_1 e_1 + \Delta\theta^T \begin{bmatrix} -(1-d)X_2 \\ 0 \\ 0 \\ 1 \end{bmatrix} \end{aligned} \quad (1.36)$$

La fonction de Lyapunov [46] [61] de l'équation (1.37) est ensuite considérée ainsi que sa dérivée.

$$V_1 = \frac{1}{2} [e_1^2 + \Delta\theta^T \Gamma^{-1} \Delta\theta] \quad (1.37)$$

où Γ est une matrice de gains.

La suite consiste à considérer l'équation de l'erreur de la seconde dynamique en fonction de la première et de sa dérivée estimée (1.38). La troisième étape consiste à dériver la seconde dynamique et de déduire son estimée (1.39). Ensuite, il faut stabiliser cette estimée (1.40) puis remplacer sa valeur dans la dérivée de l'erreur (1.40).

$$e_2 = \hat{e}_2 + c_1 e_1 \quad (1.38)$$

$$\dot{e}_2 = \hat{e}_2 + \Delta\theta^T \begin{bmatrix} -c_1(1-d)X_2 \\ -\hat{\theta}_1(1-d)^2 X_1 \\ \hat{\theta}_1(1-d)^2 X_2 \\ c_1 \end{bmatrix} \quad (1.39)$$

$$\hat{e}_2 = -c_2 e_2 \quad c_2 > 0 \quad (1.40)$$

$$\dot{e}_2 = -c_2 e_2 + \Delta\theta^T \begin{bmatrix} -c_1(1-d)X_2 \\ -\hat{\theta}_1(1-d)^2 X_1 \\ \hat{\theta}_1(1-d)^2 X_2 \\ c_1 \end{bmatrix} \quad (1.41)$$

Ensuite, une fonction de Lyapunov adéquate est considérée ainsi que sa dérivée.

$$V_2 = \frac{1}{2} [e_1^2 + e_2^2 + \Delta\theta^T \Gamma^{-1} \Delta\theta] \quad (1.42)$$

Ceci permet finalement de déduire la loi d'adaptation définie par l'équation (1.43) qui assurerait une stabilité asymptotique à zéro des erreurs.

$$\hat{\theta} = e_1 \Gamma \begin{bmatrix} -(1-d)X_2 \\ 0 \\ 0 \\ 1 \end{bmatrix} + e_2 \Gamma \begin{bmatrix} -c_1(1-d)X_2 \\ -\hat{\theta}_1(1-d)^2 X_1 \\ \hat{\theta}_1(1-d)^2 X_2 \\ c_1 \end{bmatrix} \quad (1.43)$$

Cette méthode, garantit la stabilité du système pour tout point de fonctionnement et a l'avantage de ne pas se retrouver dans une situation de surparamétrisation [64] qui peut engendrer des problèmes de stabilité et/ou de convergence. Néanmoins, son application demeure un obstacle du à sa complexité. En effet, c'est une méthode qui a fait ses preuves pour des systèmes d'ordre deux. Toutefois, lorsque l'ordre du système augmente à quatre ou cinq, elle devient très complexe, puisqu'il faut réécrire à chaque étape la variable d'état et son erreur en fonction des précédentes et de leurs dérivées estimées (dans le cas de la version adaptative), jusqu'à arriver à la dernière dynamique.

1.5 Conclusion et synthèse de la revue bibliographique

Tous les convertisseurs exposés dans ce chapitre permettent d'obtenir de bonnes performances et notamment un taux de distorsion harmonique acceptable. Néanmoins certaines topologies sont plus limitées que d'autres.

En effet, les montages de la première génération utilisent des sources de courant externes, ce qui n'est pas toujours opportun.

Concernant la seconde génération, le redresseur triphasé utilisant trois modules de redresseurs monophasés n'est pas approprié puisqu'il ne permet pas la bidirectionnalité du courant. Le redresseur survolteur triphasé utilisant un interrupteur actif unique présente l'inconvénient d'avoir un courant de ligne discontinu ce qui augmente la taille des filtres d'entrée. Quant aux circuits utilisant des transformateurs additionnels pour injecter la troisième harmonique, nous considérons que c'est une solution assez lourde et

pas toujours pratique. Pour les circuits utilisant les trois interrupteurs auxiliaires et les inductances côté continu, il y a un risque de court-circuit des entrées si un défaut de commande survient et que deux ou trois interrupteurs deviennent passants. Pour celle qui utilise les inductances côté alternatif, le THD n'est pas très bon à faible charge.

Concernant le convertisseur fonctionnant à ZCS ou à ZVS, l'interrupteur du circuit auxiliaire résonant élimine les pertes par commutation. Toutefois, les pertes par conduction sont augmentées avec cette topologie au niveau de cet interrupteur et au niveau de l'inductance du circuit résonant, vu que le courant qui y circule est bien plus élevé en comparaison avec le redresseur survolteur triphasé conventionnel. Ainsi, les pertes par conduction semblent être le facteur principal qui limite les redresseurs utilisant les techniques de la commutation douce point de vue rendement.

D'autre part, ce qui peut nuire en général aux topologies redresseurs survolteurs, c'est que la tension côté CC ne peut nullement être inférieure à la tension d'entrée. Ainsi, on est amené en général à utiliser un hacheur dévolteur (abaisseur) pour ajuster cette tension continue au niveau désiré.

De plus, les interrupteurs utilisés dans les topologies de la deuxième génération subissent des dv/dt très importants, aussi avons-nous opté pour l'utilisation d'une topologie multiniveaux qui permet de diminuer les contraintes en tension sur les interrupteurs, qui présente un moindre taux de distorsion harmonique et permet d'obtenir une tension côté CC moitié.

Pour le redresseur à cellules imbriquées le nombre de condensateurs rend le circuit trop volumineux. Concernant le convertisseur à onduleurs en cascade, il ne peut être utilisé qu'en abaisseur vu que les sources CC doivent demeurer indépendante les unes des autres. Quant aux deux derniers à savoir le Vienna et le convertisseur trois niveaux à six

interrupteurs actifs, ils ne permettent pas d'assurer la bidirectionalité du courant et donc l'extension de ses applications.

Le tableau III est une synthèse de tous les convertisseurs survolés. Ce dernier nous a servi lors du choix de la topologie finale. Ce choix s'est donc arrêté sur le redresseur trois niveaux à point neutre calé par des diodes. Le nombre de diodes n'est pas très élevé puisque le niveau de tension est de trois seulement. De plus, nous maintiendrons, par le biais d'une loi de commande adéquate, le potentiel du point neutre constant quelle que soit la charge. Nous obtiendrons dans ce cas une alimentation CC bipolaire. Ainsi, nous serons en présence d'un montage pouvant fonctionner aussi bien en dévolteur qu'en survolteur et surtout pouvant alimenter deux charge complètement indépendante.

Tableau III

Synthèse des convertisseurs survolés en revue bibliographique

	Première génération	Seconde génération	Troisième génération
THDi	Moyen	Faible	✓ Très faible
dV/dt	Forts	Forts	✓ Moindres
Sources Externes	Oui	Non	✓ Non
Nombre de composants	Élevé pour certaines topologies	Élevé pour certaines topologies	Élevé pour toutes les topologies
Courant bidirectionnel	Non	Certaines topologies	✓ Toutes les topologies
Problème d'équilibrage	Inexistant	Inexistant	Existant
Discontinuité du courant d'entrée	Non	Certaines topologies	✓ Non
Pertes par commutation	Elevées	Elevées	✓ Moindres

Concernant la commande, nous en avons mis en revue, diverses techniques linéaires, non-linéaires et adaptatives. Toutes ces méthodes donnent de très bonnes performances au point de fonctionnement nominal. Néanmoins, les techniques de commande non-

linéaires consistent toutes à modéliser ces systèmes fortement non-linéaires par des équations mathématiques linéaires. Elles démontrent par ailleurs leurs limites lors d'échelons de charge ou de tension, en donnant de piètres performances, sujettes à de longs et forts transitoires.

Concernant les lois de commande non-linéaires, elles ont considéré le comportement non-linéaire de ces systèmes et par le biais d'une loi de commande linéarisante, elles peuvent annuler les non-linéarités du système. Ces méthodes ont fait valoir leur supériorité face aux techniques linéaires, par de bonnes performances durant les transitoires. Néanmoins, il est nécessaire d'insister sur le fait que ces lois de commande déduites sont appliquées via un organe de commande MLI au convertisseur, ce qui peut engendrer quelques erreurs en régime permanent. De plus, cette linéarisation se base sur le fait que le modèle exact du système est connu, ce qui est vrai jusqu'à une certaine limite, limite arbitrée par les incertitudes paramétriques.

Finalement, les techniques de commande adaptatives, combinant des lois de commande linéarisantes avec leur version adaptative, donnent une robustesse irréprochable. De plus, dans les systèmes à convertisseurs statiques, les paramètres sont grossièrement connus ce qui permet, en bornant leur estimées, de limiter la réponse aux transitoires contrairement aux systèmes où les paramètres sont totalement inconnus [65].

Nous avons donc opté dans un premier temps pour l'utilisation d'une loi de commande non-linéaire au sens entrée sortie, vu sa facilité d'application, comparativement à la méthode du "backstepping" ou au réglage par mode de glissement dont la difficulté augmente avec l'ordre du système. Nous envisageons ensuite d'effectuer une série de test afin d'évaluer cette technique de commande et conclure de la nécessité d'une version adaptative à celle-ci.

CHAPITRE 2

FONCTIONNEMENT ET MODÉLISATION DU CONVERTISSEUR

2.1 Introduction

Pour les applications nécessitant une puissance importante, la topologie la plus utilisée est le redresseur trois niveaux à point neutre calé (PNC) par des diodes (Neutral-Point-Clamped ou NPC) présenté dans la figure 36.

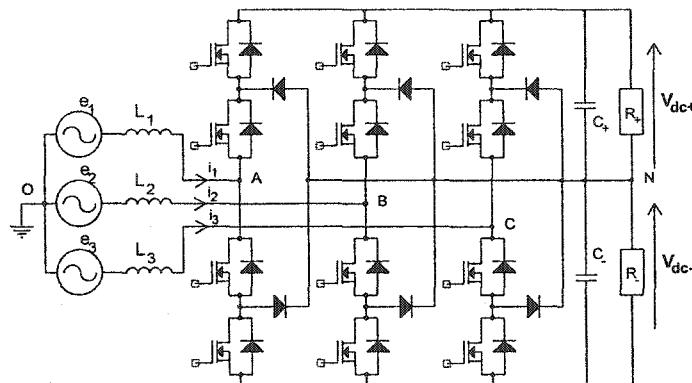


Figure 36 Redresseur triphasé à point neutre calé par des diodes

Son principal avantage est la mise en série de ses interrupteurs de puissance qui permet de réduire considérablement la tension à leurs bornes. Aussi, une faible tension de blocage entraîne l'utilisation de semi-conducteurs avec de meilleures performances (faible résistance à l'état passant, grande vitesse de commutation). En outre, en produisant des tensions de ligne à trois niveaux, ce redresseur réduit le contenu harmonique du courant de ligne afin de répondre aux normes (CEI 61000-3-2/4 [5] et IEEE 519 [6]) et réduit également la taille des composantes réactives. Néanmoins, en raison de la charge et la décharge irrégulières des condensateurs de sorties C_+ et C_- , une

commande additionnelle s'impose réduisant au minimum les fluctuations du potentiel du point neutre et équilibrant les tensions V_{dc+} et V_{dc-} . Ainsi, la tension appliquée aux bornes des interrupteurs ne dépasse en aucun cas la limite imposée par le fabricant.

2.2 Nouvelle topologie proposée

Nous nous sommes inspirés des travaux de Lim [45] pour proposer une nouvelle topologie qui lui est très semblable. En effet, la seule différence consiste à insérer une inductance entre le point neutre de la source et le point milieu capacitif, comme le montre la figure 37, au lieu de les connecter directement comme proposé dans [45].

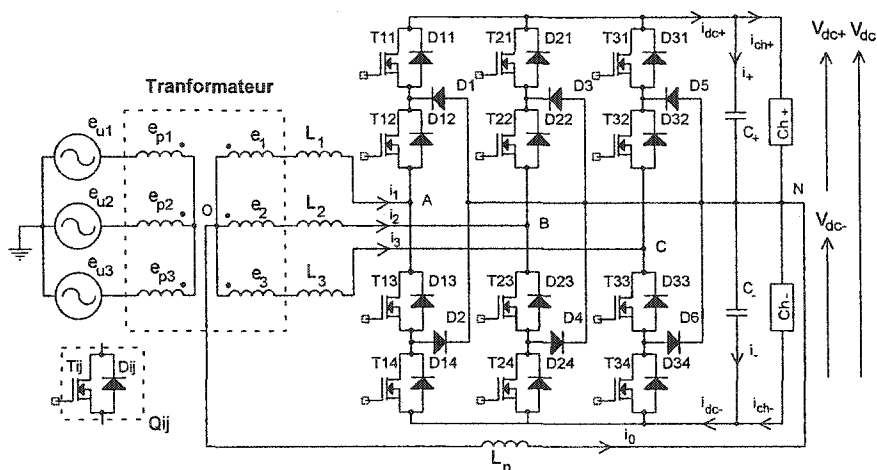


Figure 37 Redresseur triphasé trois niveaux proposé

Nous avons en effet constaté que l'ajout d'une inductance L_n permet d'imposer une tension V_{ON} à 180 Hz, dont la somme avec la tension imposée à la sortie du convertisseur V_{AN} permet d'obtenir, à l'aide d'une loi de commande adéquate, une tension V_{AO} quasi-sinusoïdale. Ainsi, nous espérons améliorer davantage l'allure du courant, son THD ainsi que le facteur de puissance et réduire considérablement la tension aux bornes des inductances de ligne ce qui permet de réduire leurs valeurs et par

conséquent leur volume. L'autre avantage de cette topologie est qu'elle permet de maintenir les deux tensions de sortie régulées même si elles alimentent à leur tour des charges déséquilibrées. Il nous est alors possible d'utiliser ce montage comme survolteur en utilisant tout le bus CC ou en dévolteur en utilisant uniquement la mi-tension.

2.3 Principe et séquences de fonctionnement du redresseur proposé

Nous élaborons dans un premier temps le principe de fonctionnement du convertisseur. Nous donnons ensuite une description de la technique de modulation utilisée ainsi que les séquences de fonctionnement durant un cycle de 60° . Enfin, nous clorons ce paragraphe par le développement mathématique nécessaire à la modélisation du convertisseur en vue d'implanter la ou les commandes désirées.

2.3.1 Rôle du point neutre

Le principe consiste à connecter le point neutre de la source triphasée "O" au point milieu capacitif du bus CC "N". Si V_{dc+} et V_{dc-} ne sont pas identiques, un courant homopolaire i_0 de valeur moyenne non-nulle circule dans la branche du neutre. Dépendamment de son signe ce courant contribuera à la charge et à la décharge des condensateurs de sortie (C_+ et C_-) pour permettre l'équilibrage, en tout temps, des deux demi-tensions V_{dc+} et V_{dc-} .

2.3.2 Synthèse de la MLI sinusoïdale

Pour la commande de ce redresseur, nous utilisons la technique de modulation de largeur d'impulsion MLI à trois niveaux permettant de générer un signal à fréquence fixe, à rapport cyclique variable et procurant la dissymétrie nécessaire pour la commande des

interrupteurs internes (Q_{i2}, Q_{i3}) et externes (Q_{i1}, Q_{i4}). Cette MLI nécessite deux porteuses triangulaires qui sont T_{C+} et T_{C-} afin d'assurer, au niveau du redresseur, les trois niveaux de tensions désirés ($-V_{dc}/2, 0V, +V_{dc}/2$).

Son principe s'explique par la figure 38. En considérant la phase A, lorsque la modulante u_a (qui est la référence de la tension V_{AO} à l'entrée du redresseur par rapport au point neutre de la source) est comparée avec T_{C+} . T11 et T13 sont commandés, modulés et complémentaires, tandis que T12 est commandé en continu et T14 est bloqué. Par contre, lorsque u_a est comparée avec T_{C-} , T12 et T14 sont commandés, modulés et complémentaires, tandis que T13 est commandé en continu et T11 est bloqué. C'est ainsi que nous assurons la dissymétrie spécifique aux convertisseurs multiniveaux. Il est également à noter que si un interrupteur est commandé, il n'est pas pour autant fermé. L'explication des séquences de fonctionnement dans le paragraphe qui suit permet de mieux percevoir cette caractéristique.

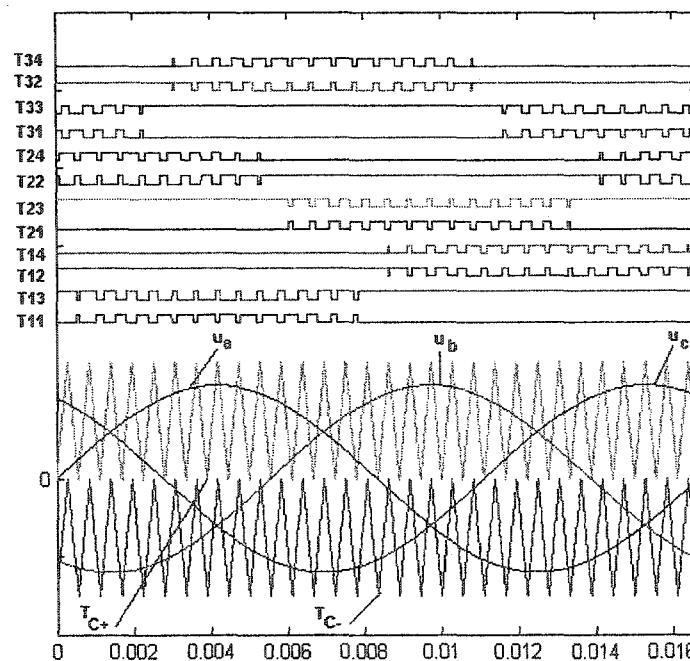


Figure 38 Principe de la MLI à trois niveaux

2.3.3 Séquences de fonctionnement

Nous développons dans ce paragraphe les séquences de fonctionnement du convertisseur en régime permanent. Pour ce faire, nous considérons le schéma équivalent simplifié du redresseur trois niveaux, donné par la figure 39. A partir de ce schéma simplifié nous définissons le niveau de la sortie en utilisant le concept des vecteurs spatiaux [66-71].

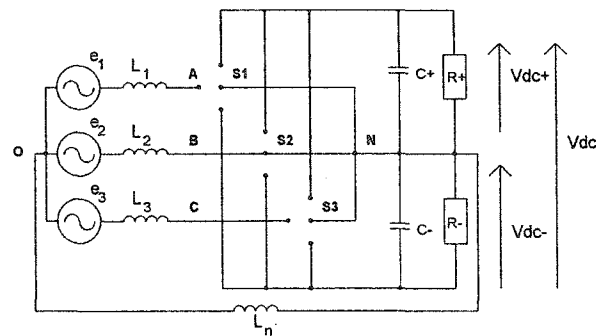


Figure 39 Schéma équivalent simplifié du redresseur triphasé trois niveaux

“Si” représente le groupe d’interrupteurs du bras “i”.

Ainsi, en considérant le bras 1, S1 peut avoir trois états à savoir :

$$S1 = \begin{cases} 1 & \text{D11 et D12 sont passants si } i_1 > 0 \text{ ou T11 et T12 sont passants si } i_1 < 0 \\ 0 & \text{D2 et T13 sont passants si } i_1 > 0 \text{ ou D1 et T12 sont passants si } i_1 < 0 \\ -1 & \text{T13 et T14 sont passants si } i_1 > 0 \text{ ou D13 et D14 sont passants si } i_1 < 0 \end{cases}$$

La figure 40 représente dans l’espace les différents vecteurs dans le cas d’un convertisseur trois niveaux. Considérons V_{dc} la tension de sortie, les tensions V_{AN} , V_{BN} et V_{CN} commutent entre $V_{dc}/2$, 0 et $-V_{dc}/2$.

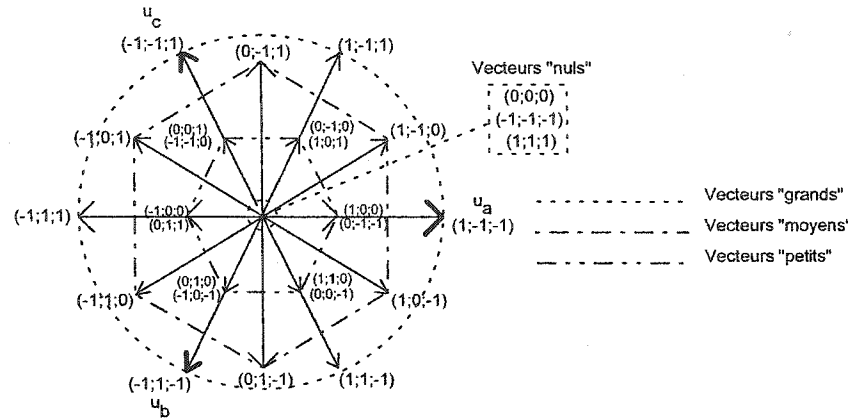


Figure 40 Vecteurs "tension" du convertisseur trois-niveaux dans l'espace vectoriel

Chacun de ces vecteurs est issu de la combinaison des trois vecteurs unitaires (u_a , u_b , u_c). La valeur de cette combinaison permet de préciser à quels potentiels sont connectés les points A, B, C. Ainsi :

- > 1 indique que "A" et/ou "B" et/ou "C" sont connectés à $V_{dc}/2$,
- > 0 signifie que "A" et/ou "B" et/ou "C" sont connectés à 0
- > -1 spécifie que "A" et/ou "B" et/ou "C" sont connectés à $-V_{dc}/2$.

Pour simplifier cette étude et décrire explicitement le fonctionnement du convertisseur, nous considérons le cas où le facteur de puissance est unitaire et que les courants de ligne sont en phase avec les tensions de ligne. Le schéma de la figure 41 montre l'ordre d'apparition et d'exécution des différentes combinaisons décrites précédemment dans le digramme vectoriel de la figure 40.

Si nous considérons la séquence de fonctionnement durant laquelle $0 < \omega t < 60^\circ$ où i_2 est le courant qui possède la plus grande valeur absolue, les courants sont régulés utilisant le vecteur "grand" (1,-1,-1), les vecteurs "moyens" (0,-1,1) et (1,-1,0), ainsi que les vecteurs "petits" (1,0,1) et (0,-1,0). Les séquences correspondant à ses différentes combinaisons sont présentées dans la figure 41.

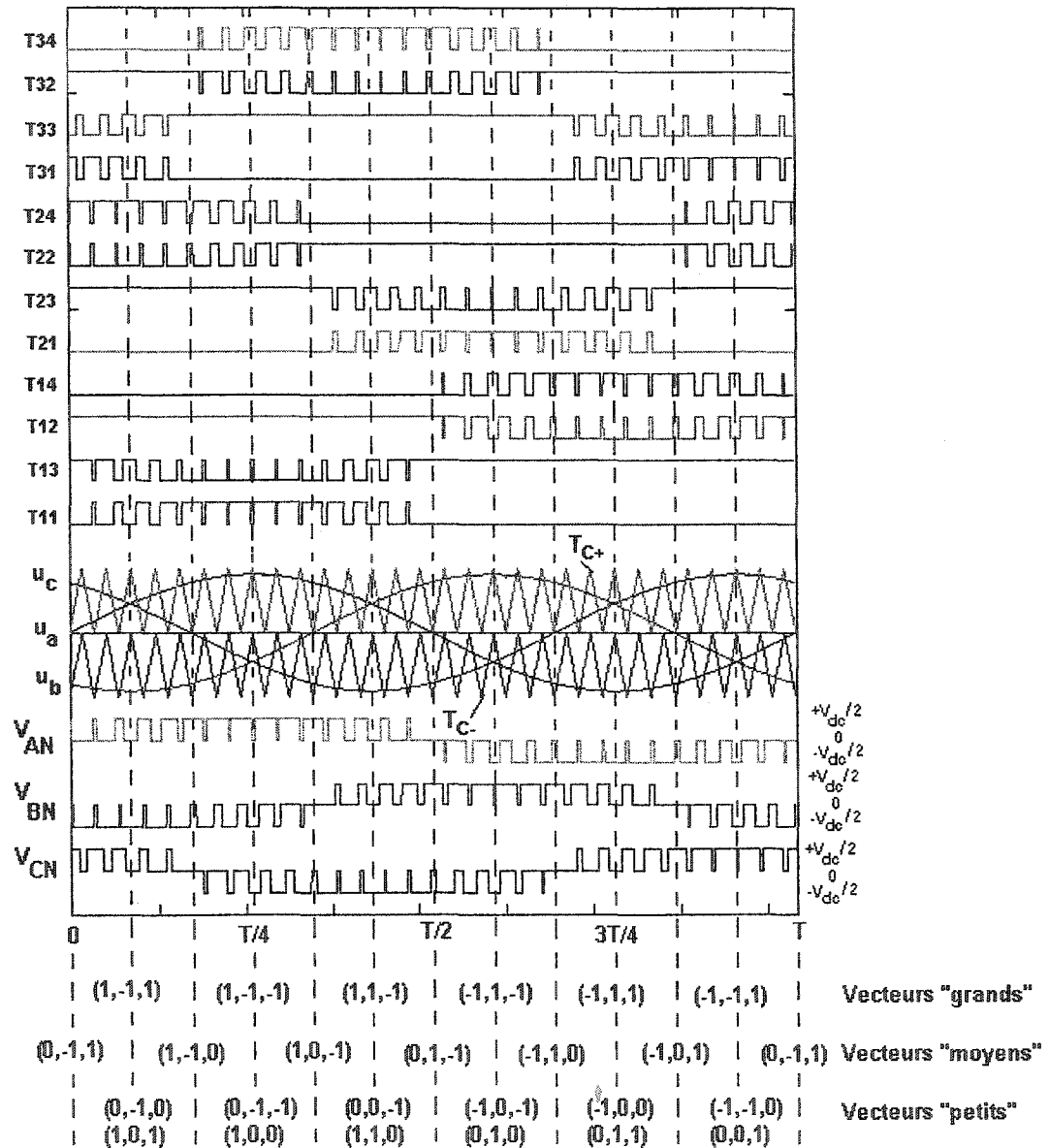


Figure 41 Succession des différentes combinaisons du vecteur "tension" du convertisseur dans l'espace temporel durant l'intervalle $0 < \omega t < 360^\circ$

Nous nous contentons, pour déterminer l'emplacement du vecteur "tension" dans l'espace temporel, de l'intervalle $0 < \omega t < 60^\circ$. Pour le reste du cycle $60 < \omega t < 360^\circ$, il suffit de suivre le même raisonnement. A partir de la figure 42 illustrant les séquences de fonctionnement, nous retrouvons l'enchaînement suivant : (0,0,1), (0,-1,1), (0,-1,0),

(0,-1,1), (1,0,1), (0,-1,1), (0,-1,0), (0,-1,1), (1,-1,1), (1,0,1), (1,-1,1), (0,-1,1), (0,-1,0),
 (1,-1,0), (1,-1,1), (1,0,1), (1,-1,1), (1,-1,0), (0,-1,0), (1,-1,0), (0,-1,0), (1,-1,0), (1,0,1),
 (1,-1,1), (1,-1,0), (0,-1,0), (1,-1,0), (1,0,0).

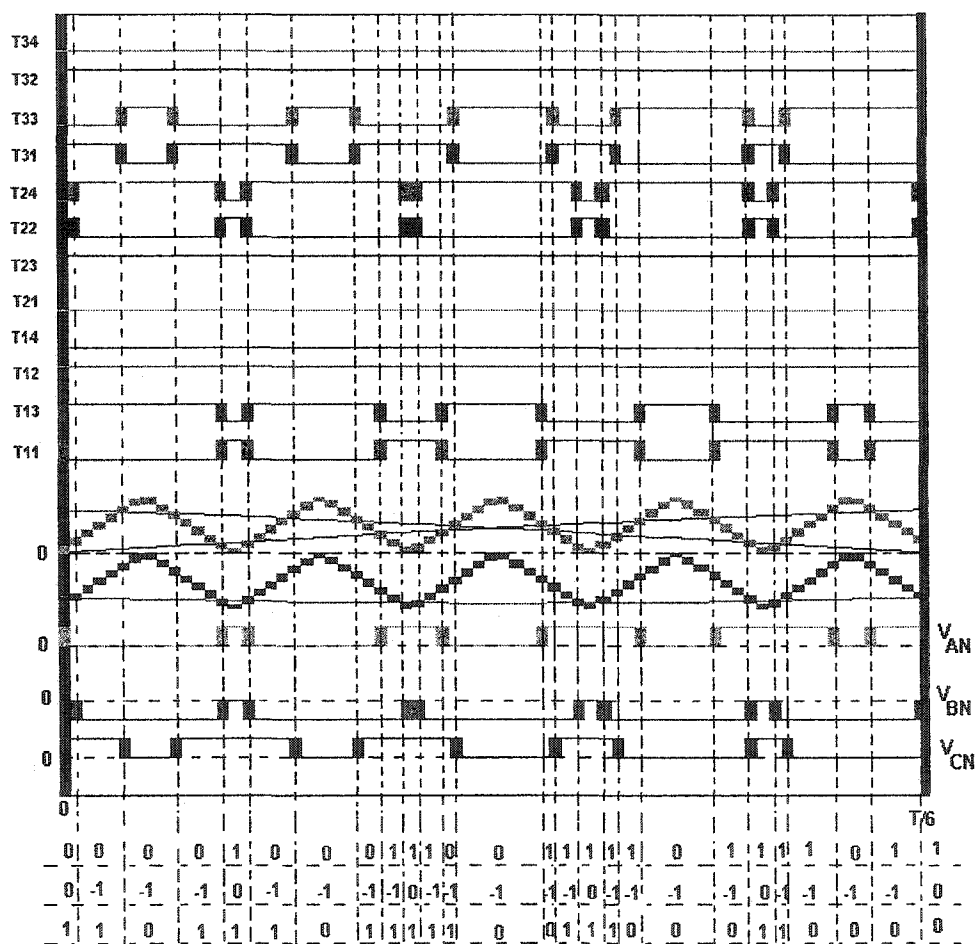


Figure 42 Succession des différentes combinaisons du vecteur "tension" du convertisseur dans l'espace temporel durant l'intervalle $0 < \omega t < 60^\circ$

Ainsi, nous pouvons établir les schémas de conduction du convertisseur durant cette séquence $0 < \omega t < 60^\circ$ présentés dans la figure 43.

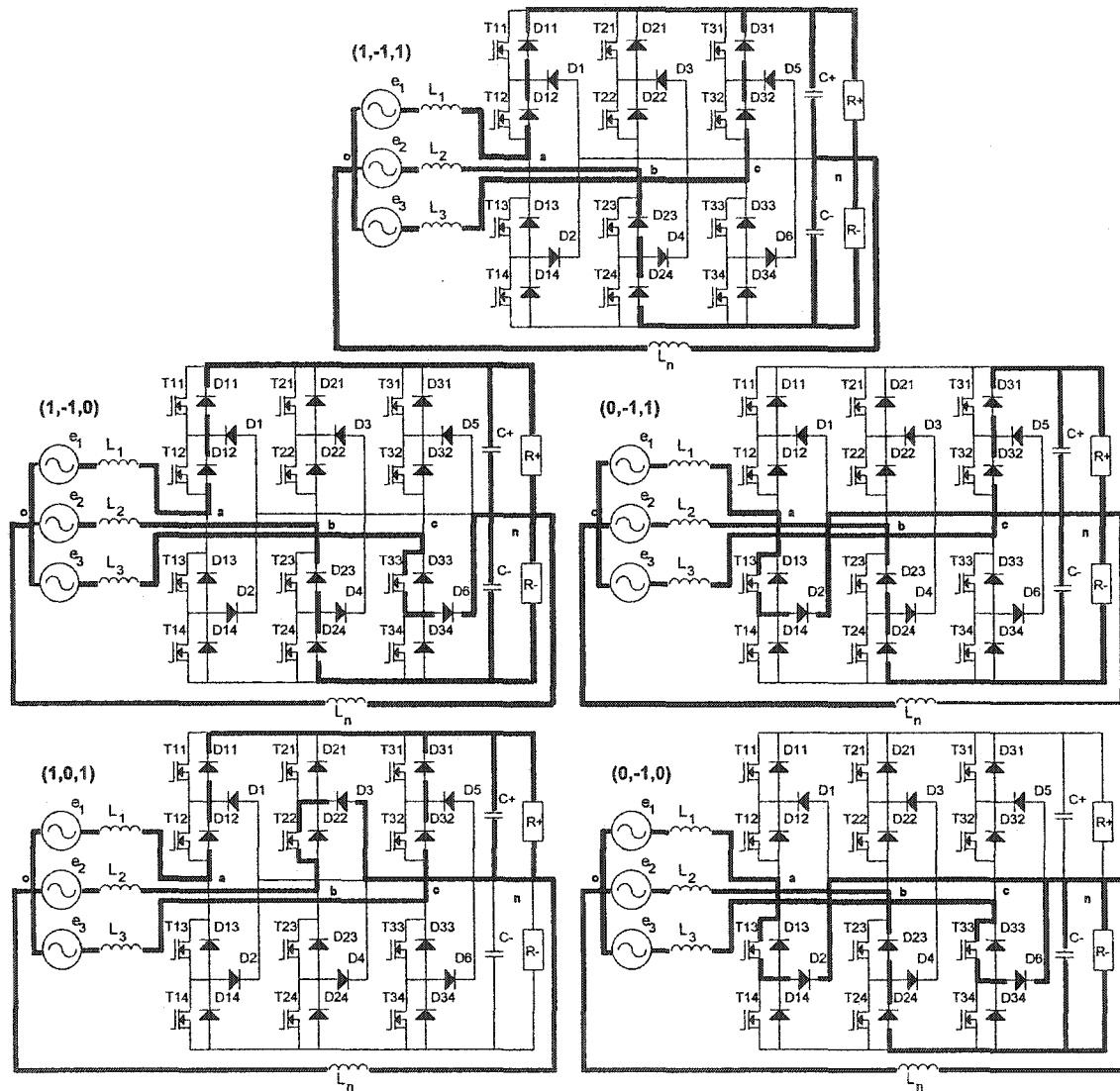


Figure 43 Schémas de conduction durant la séquence $0 < \omega t < 60^\circ$

Ces schémas nous permettent alors de déterminer les conductions possibles durant la séquence $0 < \omega t < 60^\circ$. Ainsi, si nous considérons la combinaison $(0,-1,1)$, i_1 et i_3 étant positifs et i_2 étant négatif, les seules conductions possibles sont :

- Bras1 : T13 et D2 conduisent calant le point A à 0V
- Bras2 : D23 et D24 conduisent calant le point B à $-V_{dc}/2$
- Bras3 : D31 et D32 conduisent calant le point C à $V_{dc}/2$

Ces schémas nous permettent ainsi d'aboutir aux circuits équivalents de la figure 44 :

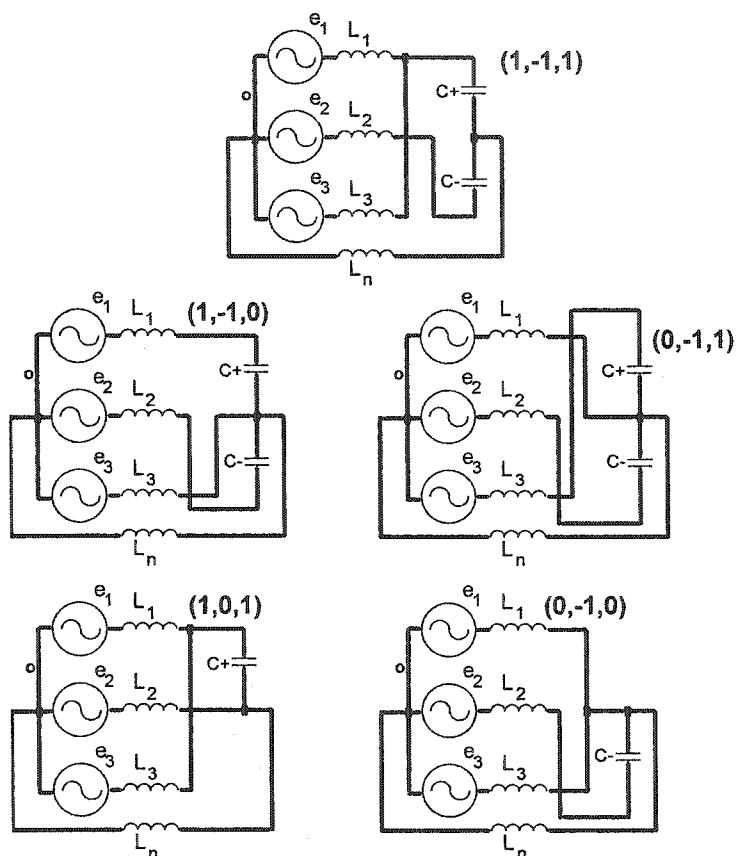


Figure 44 Schémas équivalents durant la séquence $0 < \omega t < 60^\circ$

A partir de la représentation de la figure 44, nous observons clairement le comportement survolteur du convertisseur. En effet, les schémas correspondant aux combinaisons vectorielles $(0,-1,1)$ et $(1,-1,0)$, représentent les séquences durant lesquelles les courants emmagasinés dans les inductances élévatrices L_1 , L_2 , L_3 se déchargent dans les condensateurs de sortie. Quant aux autres schémas correspondant aux vecteurs $(1,-1,1)$, $(1,0,1)$ et $(0,-1,0)$, ils représentent les durées durant lesquelles le courant est emmagasiné dans les inductances d'entrée (deux phases court-circuitées à la fois). Ainsi, vu la symétrie du fonctionnement, il suffit pour discerner les autres séquences d'adopter un raisonnement identique.

Pour résumer toutes les séquences de fonctionnement du convertisseur durant une période basse fréquence de façon à déterminer le potentiel aux points A, B et C dépendamment de la combinaison vectorielle (u_a, u_b, u_c), nous dressons le tableau IV :

Tableau IV

Potentiel aux points A, B et C selon l'état des interrupteurs

S1	S2	S3	V_{AN}	V_{BN}	V_{CN}
0	0	1	0	0	$V_{dc}/2$
0	1	0	0	$V_{dc}/2$	0
0	1	1	0	$V_{dc}/2$	$V_{dc}/2$
0	0	-1	0	0	$-V_{dc}/2$
0	-1	0	0	$-V_{dc}/2$	0
0	-1	-1	0	$-V_{dc}/2$	$-V_{dc}/2$
0	1	-1	0	$V_{dc}/2$	$-V_{dc}/2$
0	-1	1	0	$-V_{dc}/2$	$V_{dc}/2$
1	0	0	$V_{dc}/2$	0	0
1	1	0	$V_{dc}/2$	$V_{dc}/2$	0
1	0	1	$V_{dc}/2$	0	$V_{dc}/2$
1	-1	0	$V_{dc}/2$	$-V_{dc}/2$	0
1	0	-1	$V_{dc}/2$	0	$-V_{dc}/2$
1	1	-1	$V_{dc}/2$	$V_{dc}/2$	$-V_{dc}/2$
1	-1	1	$V_{dc}/2$	$-V_{dc}/2$	$V_{dc}/2$
1	-1	-1	$V_{dc}/2$	$-V_{dc}/2$	$-V_{dc}/2$
-1	0	0	$-V_{dc}/2$	0	0
-1	1	0	$-V_{dc}/2$	$V_{dc}/2$	0
-1	0	1	$-V_{dc}/2$	0	$V_{dc}/2$
-1	-1	0	$-V_{dc}/2$	$-V_{dc}/2$	0
-1	0	-1	$-V_{dc}/2$	0	$-V_{dc}/2$
-1	1	-1	$-V_{dc}/2$	$V_{dc}/2$	$-V_{dc}/2$
-1	-1	1	$-V_{dc}/2$	$-V_{dc}/2$	$V_{dc}/2$
-1	1	1	$-V_{dc}/2$	$V_{dc}/2$	$V_{dc}/2$

Notons l'inexistence des combinaisons $(0,0,0)$, $(1,1,1)$ et $(-1,-1,-1)$ dans le cas de la commande MLI trois-niveaux contrairement à la commande vectorielle qui est une commande pré-calculée à chaque période de découpage. En effet, les durées de conduction pour la MLI ne sont déterminées que par la comparaison avec les deux modulantes à haute fréquence et comme nous le constatons dans la figure 41, les durées des combinaisons complémentaires sont égales, vu la symétrie par rapport à l'axe $T/12$. Ainsi, la MLI n'a nullement besoin de l'existence des combinaisons nulles pour un rééquilibrage éventuel, contrairement à la commande vectorielle où l'existence de ces combinaisons se justifie afin justement d'assurer cette symétrie naturelle de la MLI.

2.4 Méthodes de modélisation des convertisseurs de puissance

Il est fondamental de faire un survol des différentes méthodes permettant de modéliser les convertisseurs. Le choix de la méthode la plus adéquate contribuera à implanter, au sein du convertisseur statique sur lequel l'étude porte, la loi de commande désirée. En effet, le modèle développé doit décrire le plus fidèlement possible le comportement du convertisseur pour obtenir, par le biais d'une commande adéquate, les meilleures performances possibles. Néanmoins, la particularité des convertisseurs de puissance est qu'ils utilisent des interrupteurs qui sont des composants non-linéaires pouvant être passant ou bloqué. Aussi, la technique de modélisation doit-elle prendre en considération ces non-linéarités.

Plusieurs méthodes peuvent être utilisées dépendamment des objectifs visés. Ces méthodes consistent à transformer ces systèmes linéaires par région en système invariants, puis à linéariser le modèle obtenu soit autour d'un point de fonctionnement ou encore sur toute la plage d'opération [72], comme nous l'avons mentionné dans le chapitre 1.

Parmi ces méthodes nous citerons les plus utilisées :

- Modèle équivalent moyen. Cette modélisation consiste tout d'abord à établir les modèles d'état élémentaires issus des différentes séquences de conduction du convertisseur. Ensuite, il s'agit d'attribuer à chaque modèle élémentaire la pondération correspondante qui est fonction de sa durée d'apparition et de les combiner afin d'obtenir un circuit équivalent unique, et ce, dans la mesure où la période de découpage est petite devant les constantes de temps du système [72]. Cette méthode s'avère inapplicable pour notre application, vu le nombre important des séquences de conduction et par conséquent des modèles d'état élémentaires.
- Méthode des générateurs équivalents moyens. Cette technique consiste à remplacer le convertisseur par un générateur équivalent dont le courant (ou la tension) est la valeur moyenne du courant (ou de la tension) calculée sur une période de découpage [72]. Cette méthode s'avère extrêmement laborieuse pour les topologies complexes telle la topologie du redresseur triphasé trois-niveaux PNC.
- Modélisation par bond-graph. Cette méthode repose sur la représentation d'un interrupteur par une association de deux composantes bond graph : une caractérisant la perte de puissance dans l'interrupteur lorsqu'il conduit et une autre désignant la logique de commutation de l'interrupteur (passant ou bloqué), sous forme d'un booléen m , prenant la valeur un ou zéro [73]. Cette méthode présente l'avantage d'aboutir à un modèle unique, mais la mise en équation du système, une fois le bond-graph établi, peut s'avérer difficile en présence de convertisseurs complexes.
- Méthode dite "à topologie constante". Elle consiste à représenter l'interrupteur comme une impédance à valeur binaire, nulle quand il est passant et infinie quand il est bloqué. Cependant, elle cause des problèmes numériques dus à l'introduction de très petites constantes de temps [73].
- Méthode dite "à topologie variable". Elle consiste à considérer l'interrupteur comme étant parfait et défini par deux états (passant ou bloqué). Elle conduit à 2^n modèles différents si le système est composé de n interrupteurs. Cette technique règle le problème de rigidité de la méthode précédente mais demeure inutilisable pour

l'implantation de la commande (2^n équations possibles) [73]. Ces deux méthodes à topologie constante ou variable sont plus orientées pour la modélisation des convertisseurs en vue d'effectuer l'étude sur le convertisseur seul et pouvoir le simuler et non sur l'ensemble convertisseur/source/charge permettant d'implanter une commande adéquate.

- Méthode dite "à topologie restreinte". Comme la méthode précédente, cette modélisation consiste à considérer les interrupteurs comme étant parfaits, mais ne retient que les commutations réellement possibles [73]. C'est cette dernière méthode que nous utiliserons pour modéliser notre système. L'ensemble source/convertisseur/charge est modélisé par un schéma équivalent faisant apparaître les variables d'état du système et décrivant leurs équations par l'introduction d'une fonction de commutation.

2.5 Modélisation du convertisseur

Dans un premier temps, il est nécessaire de modéliser le convertisseur dans le référentiel (a,b,c). Ensuite, pour des raisons de simplicité, nous appliquons la transformation abc/dq0 à ce modèle. Dans notre cas, le passage entre ces deux référentiels permet non seulement la simplification du circuit de commande, mais également la réduction des équations d'état du système. En effet, les trois courants de ligne et le courant dans la branche du neutre sont réduits à trois courants au total.

2.5.1 Modélisation du redresseur dans le référentiel (abc)

Nous développons dans ce paragraphe, la modélisation du convertisseur de la figure 37 sur lequel porte notre étude. Cette modélisation consiste à déduire un système d'équations d'état d'ordre cinq (les trois courants de ligne et les deux tensions de sortie).

Pour ce faire nous appliquons dans un premier temps les lois de Kirchhoff en tension [74], ce qui nous permet d'aboutir au système d'équations suivant :

$$\begin{aligned} V_{AO} &= e_1 - L \frac{di_1}{dt} \\ V_{BO} &= e_2 - L \frac{di_2}{dt} \\ V_{CO} &= e_3 - L \frac{di_3}{dt} \end{aligned} \quad (2.1)$$

$L = L_1 = L_2 = L_3 = L_n$ sont les inductances d'entrée du convertisseur et (e_1, e_2, e_3) et (i_1, i_2, i_3) sont respectivement les tensions et courants de ligne.

L'application de la loi de Kirchhoff en tension permet également d'établir le système d'équations suivant :

$$\begin{aligned} V_{AO} &= V_{AN} - V_{ON} \\ V_{BO} &= V_{BN} - V_{ON} \\ V_{CO} &= V_{CN} - V_{ON} \end{aligned} \quad (2.2)$$

En considérant que le système triphasé est équilibré nous pouvons écrire que :

$$V_{AO} + V_{BO} + V_{CO} = L \frac{di_0}{dt} = V_{ON} \quad (2.3)$$

Ce qui nous permet de déduire l'équation (2.4)

$$V_{ON} = \frac{1}{4}(V_{AN} + V_{BN} + V_{CN}) \quad (2.4)$$

En remplaçant (2.4) en (2.2), nous parvenons à l'équation (2.5) :

$$\begin{aligned}
V_{AO} &= V_{AN} - \frac{1}{4}(V_{AN} + V_{BN} + V_{CN}) \\
V_{BO} &= V_{BN} - \frac{1}{4}(V_{AN} + V_{BN} + V_{CN}) \\
V_{CO} &= V_{CN} - \frac{1}{4}(V_{AN} + V_{BN} + V_{CN})
\end{aligned} \tag{2.5}$$

Si nous introduisons une fonction de commutation des interrupteurs d_k où $k=(1,...,3)$ pouvant être égale à $(1/2, 0, -1/2)$, l'équation précédente peut être reformulée comme indiqué dans l'équation (2.6) :

$$\begin{aligned}
V_{AO} &= V_{dc} \left(d_1 - \frac{1}{4} \sum_{n=1}^3 d_n \right) \\
V_{BO} &= V_{dc} \left(d_2 - \frac{1}{4} \sum_{n=1}^3 d_n \right) \\
V_{CO} &= V_{dc} \left(d_3 - \frac{1}{4} \sum_{n=1}^3 d_n \right)
\end{aligned} \tag{2.6}$$

En remplaçant (2.6) dans (2.1), nous obtenons les équations qui régissent ce convertisseur dans le référentiel (abc) :

$$\begin{aligned}
e_1 - L \frac{di_1}{dt} &= V_{dc} \left(d_1 - \frac{1}{4} \sum_{n=1}^3 d_n \right) \\
e_2 - L \frac{di_2}{dt} &= V_{dc} \left(d_2 - \frac{1}{4} \sum_{n=1}^3 d_n \right) \\
e_3 - L \frac{di_3}{dt} &= V_{dc} \left(d_3 - \frac{1}{4} \sum_{n=1}^3 d_n \right)
\end{aligned} \tag{2.7}$$

Il est nécessaire pour continuer ce développement de déterminer le but de la commande qui sera implantée. En effet, désirant imposer un facteur de puissance unitaire et réduire le taux de distorsion harmonique en courant THDi au minimum, il est nécessaire d'imposer des tensions de phase V_{AO} , V_{BO} et V_{CO} quasi-sinusoïdales et en phase avec

leurs courants respectifs i_1 , i_2 et i_3 . Pour ce faire, la technique de commande utilisée doit imposer la référence de la tension à l'entrée du redresseur par rapport au point neutre de la source, ce qui se traduit par l'équation suivante :

$$\begin{aligned} V_{AO} &= u_a \\ V_{BO} &= u_b \\ V_{CO} &= u_c \end{aligned} \quad (2.8)$$

Ceci nous permet d'aboutir à l'équation (2.9) :

$$\begin{aligned} e_1 - L \frac{di_1}{dt} &= u_a \\ e_2 - L \frac{di_2}{dt} &= u_b \\ e_3 - L \frac{di_3}{dt} &= u_c \end{aligned} \quad (2.9)$$

Ce sont les mêmes équations qui régissent le redresseur triphasé à deux niveaux. L'unique différence réside dans la fonction de commutation $d_{k=(1,2,3)}$ qui ne possède que deux états (0,1) dans le cas du convertisseur deux niveaux à six interrupteurs actifs.

2.5.2 Modélisation du redresseur dans le référentiel synchrone (dq0)

Pour ce faire, nous appliquons la transformation abc/dq0 [43] [45] [75] au système d'équations (2.9). Les détails de cette transformation sont développés en Annexe I.

$$K_t = \frac{2}{3} \begin{bmatrix} \cos\theta & \sin\theta & 0 \\ -\sin\theta & \cos\theta & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \\ -3/2 & -3/2 & -3/2 \end{bmatrix} \quad (2.10)$$

Où : θ est la phase du vecteur source de tension.

Les calculs permettant le passage du référentiel (abc) au référentiel (dq0) sont développés dans l'annexe I. Ainsi, nous aboutissons aux équations régissant le convertisseur dans le référentiel synchrone (dq0) et qui sont donnés par l'équation (2.11).

$$\begin{aligned}\frac{di_d}{dt} &= \frac{e_d}{L} + \omega i_q - \frac{V_d}{L} \\ \frac{di_q}{dt} &= \frac{e_q}{L} - \omega i_d - \frac{V_q}{L} \\ \frac{di_0}{dt} &= \frac{e_0}{L} - \frac{V_0}{L}\end{aligned}\tag{2.11}$$

où : (e_d, e_q, e_0) , (i_d, i_q, i_0) et (V_d, V_q, V_0) sont respectivement les composantes actives, réactives et homopolaires des tensions de source, des courants de ligne et des tensions à la sortie du redresseur dans le référentiel synchrone (dq0). ω est la vitesse angulaire du vecteur source de tension.

Néanmoins, notre système est d'ordre cinq, puisqu'il contient cinq variables d'états qui sont les courants dans les inductances de ligne et les tensions aux bornes des condensateurs de sortie C_+ et C_- , alors que l'équation (2.11) ne décrit que trois dynamiques ou états du système, il est donc impératif d'identifier les deux autres dynamiques restantes. Pour ce faire deux équations additionnelles sont nécessaires pour la modélisation exacte du convertisseur. Celles-ci proviennent de l'identification des tensions aux bornes des condensateurs de sortie.

Tout d'abord, en négligeant l'ondulation des tensions (2.12), nous pouvons conclure à l'équation de la puissance instantanée active côté CC (2.13).

$$\Delta V_{dc+} \ll V_{dc+} \text{ et } \Delta V_{dc-} \ll V_{dc-} \quad (2.12)$$

$$P_{out} = V_{dc+} i_{dc+} + V_{dc-} i_{dc-} \quad (2.13)$$

Ensuite, en appliquant les lois de Kirchhoff en courant [74], nous aboutissons aux équations suivantes (2.14) et (2.15) :

$$\begin{aligned} i_{dc+} &= i_{ch+} + i_{C+} \\ i_{dc-} &= i_{ch-} + i_{C-} \end{aligned} \quad (2.14)$$

$$i_0 + i_{ch+} + i_{C+} = i_{ch-} + i_{C-} \quad (2.15)$$

Où : i_{ch+} et i_{ch-} sont les courants dans les charges $R+$ et $R-$, i_0 est le courant dans la branche du neutre et i_{C+} et i_{C-} sont les courant dans les condensateurs de sortie définis par (2.16).

$$\begin{aligned} i_{c+} &= C \frac{dV_{dc+}}{dt} \\ i_{c-} &= C \frac{dV_{dc-}}{dt} \end{aligned} \quad (2.16)$$

En utilisant la conservation de la puissance instantanée active entre le côté CA et CC (2.17), les deux dernières équations d'état sont ainsi identifiées (2.18) et (2.19). Le détail de ce développement est donné en Annexe II.

$$\frac{3}{2} e_d i_d = V_{dc+} (i_{ch+} + i_{C+}) + V_{dc-} (i_{ch-} + i_{C-}) \quad (2.17)$$

$$\frac{dV_{dc+}}{dt} = \frac{\left(\frac{3}{2}e_d i_d - i_0 V_{dc-}\right)}{C(V_{dc+} + V_{dc-})} - \frac{ich_+}{C} \quad (2.18)$$

$$\frac{dV_{dc-}}{dt} = \frac{\left(\frac{3}{2}e_d i_d + i_0 V_{dc+}\right)}{C(V_{dc+} + V_{dc-})} - \frac{ich_-}{C} \quad (2.19)$$

Dans ces deux dernières équations apparaissent des termes non-linéaires identiques. Ainsi, en considérant la somme et la différence des équations (2.18) et (2.19), nous pouvons aboutir au modèle d'état final du convertisseur indiqué dans le système d'équations (2.20) et dont les non-linéarités ont été réduites.

$$\begin{aligned} \frac{di_d}{dt} &= \frac{e_d}{L} + \omega i_q - \frac{V_d}{L} \\ \frac{di_q}{dt} &= \frac{e_q}{L} - \omega i_d - \frac{V_q}{L} \\ \frac{di_0}{dt} &= \frac{e_0}{L} - \frac{V_0}{L} \\ \frac{d(V_{dc+} - V_{dc-})}{dt} &= -\frac{i_0}{C} - \frac{(ich_+ - ich_-)}{C} \\ \frac{d(V_{dc+} + V_{dc-})}{dt} &= \frac{[3e_d i_d + i_0 (V_{dc+} - V_{dc-})]}{C(V_{dc+} + V_{dc-})} - \frac{ich_+ + ich_-}{C} \end{aligned} \quad (2.20)$$

Une fois ce modèle complété, nous pouvons à présent procéder à l'implantation des lois de commande désirées. L'application la plus simple étant une loi de commande linéaire telle que développée par [45], nous traitons dans le prochain paragraphe de l'application de celle-ci sur notre convertisseur.

2.6 La technique de commande linéaire

Ce paragraphe consiste à appliquer la commande linéaire proposée par [45]. Cette méthode de commande est basée sur l'utilisation de régulateurs proportionnel et intégral [76-77]. Le but de cette loi de commande est de maintenir constant le potentiel du point milieu capacitif et également d'assurer un fonctionnement du convertisseur à facteur de puissance unitaire.

L'analyse des performances du convertisseur est effectuée en terme des courants harmoniques injectés au réseau et du facteur de puissance du convertisseur. Ces performances sont également évaluées dans le cas de variation des divers paramètres du système à savoir : la diminution d'une tension de phase, les échelons de charges...

2.6.1 Application de la technique de commande linéaire

Utilisant le modèle du convertisseur dans le référentiel ($dq0$) donné par l'équation (2.11) permet la réduction de l'ordre du système et la simplicité de l'implantation des boucles de régulation vu que celles-ci manipulent des composantes continues au lieu de composantes alternatives. De plus, ce changement de référentiel permet, dans le cas d'un système triphasé à point neutre lié, de réduire le nombre d'équations d'état de quatre, du à l'existence du courant homopolaire, à trois. Cette méthode fait donc appel aux lois de commande linéaires [76-79] qui consistent à élaborer un régulateur rendant le système commandé asymptotiquement stable au point d'équilibre. Le bouclage d'état linéaire se fait par une loi de commande du type :

$$u = -Ke \quad (2.21)$$

où e est l'erreur définie comme suit :

$$e = X_{\text{ref}} - X \quad (2.22)$$

avec K ($m \times n$) la matrice de gains de contre réaction, m étant l'ordre du vecteur u et n l'ordre du vecteur X .

Cette matrice de gains, choisie judicieusement, permet la stabilisation du système en boucle fermée au point d'équilibre. Son choix se fait de sorte que la matrice $A - BK$ soit asymptotiquement stable, ce qui revient à ce que les valeurs propres de cette matrice soient à parties réelles strictement négatives.

Le système d'équations linéaires (2.11) montre que nous pouvons réguler ce système en le décomposant en trois sous systèmes différents :

- Le sous-système contrôlant la composante active qui consiste à réguler le courant i_d et la tension de sortie V_{dc} par deux boucles en cascade.
- Le sous-système contrôlant la composante réactive qui consiste à réguler le courant i_q .
- Le sous-système contrôlant la composante homopolaire qui consiste à réguler le courant i_0 et la tension $V_{dc+} - V_{dc-}$ également par deux boucles en cascade.

L'application d'un régulateur linéaire de type Proportionnel-Intégral PI à chaque sous-système se fait respectivement par les lois de commande proposées dans l'équation (2.23).

$$\begin{aligned} u_{11} &= -(i_{d_ref} - i_d)(K_{p11} + K_{i11}/s) \\ u_{21} &= -(i_{q_ref} - i_q)(K_{p21} + K_{i21}/s) \\ u_{31} &= -(i_{0_ref} - i_0)(K_{p31} + K_{i31}/s) \end{aligned} \quad (2.23)$$

Ceci permet d'aboutir en boucle fermée au système suivant :

$$\begin{aligned} u_1 &= e_d + \omega L i_q + u_{11} \\ u_2 &= -\omega L i_d + u_{21} \\ u_3 &= u_{31} \end{aligned} \quad (2.24)$$

L'équation (2.11) met en évidence uniquement les variables rapides qui sont les courants mis en jeu dans le système. Ceux-ci constitueront les boucles internes de chacun des trois sous-systèmes en chaîne fermée.

La méthode développée en [45] consiste également à ajuster les boucles externes de tensions afin d'assurer, à l'aide des boucles imbriquées tension/courant, un facteur de puissance unitaire, de maintenir constante la tension du bus CC et d'assurer l'équilibrage des tensions aux bornes des condensateurs C_+ et C_- . Ceci permet d'adopter les régulateurs linéaires de l'équation (2.25) :

$$\begin{aligned} i_{d_ref} &= (V_{dc_ref} - V_{dc}) (K_{p12} + K_{i12}/s) \\ i_{q_ref} &= 0 \\ i_{0_ref} &= (V_{dc+} - V_{dc-}) (K_{p32} + K_{i32}/s) \end{aligned} \quad (2.25)$$

où K_{pjh} et K_{ijh} sont respectivement les gains proportionnels et intégrales des régulateurs ($j=1,2,3$ le nombre du sous-système et $h=1,2$ l'ordre de chaque sous système). Le schéma bloc de la commande linéaire est montré à la figure 45.

Il est à noter que les entrées du modulateur sinusoïdal à trois niveaux sont les tensions de références sinusoïdales u_a , u_b , u_c reconstituées à partir des trois tensions (u_1, u_2, u_3) utilisant la transformée inverse dq0/abc donnée par l'équation (2.10), comme le montre l'équation (2.26) :

$$\begin{bmatrix} u_a \\ u_b \\ u_c \end{bmatrix} = K_t^{-1} \begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} \quad (2.26)$$

Les tensions u_a , u_b , u_c sont ensuite comparées aux deux porteuses haute-fréquence, afin de générer adéquatement les signaux de commande des interrupteurs. Nous avons simulé le convertisseur avec cette technique de commande linéaire par le biais de l'outil de simulation Power System Blockset (PSB) et Simulink sous l'environnement Matlab. Le bloc diagramme de la figure 45 montre le système bouclé qui a été simulé considérant le vecteur d'état : $X^t = [X_1, X_2, X_3, X_4, X_5] = [i_d, i_q, i_0, V_{dc+}-V_{dc-}, V_{dc+}+V_{dc-}]$. Les blocs PI_i ($i=1, \dots, 5$) représentent les régulateurs linéaires de type PI.

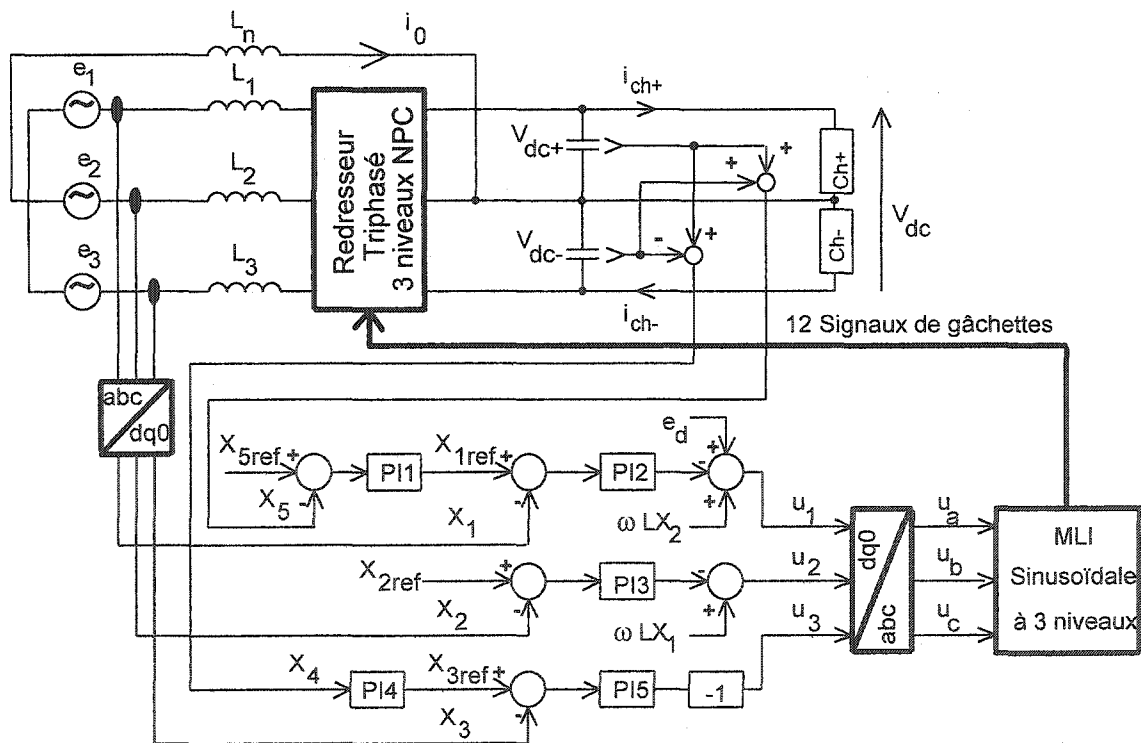


Figure 45 Bloc diagramme du convertisseur utilisant la loi de commande linéaire

2.6.2 Résultats de la simulation

Les paramètres du système simulé sont les suivants :

- La tension d'entrée efficace $e_{1,2,3} = 220 \text{ V}_{\text{rms}}$;
- L'inductance de ligne $L = 3\text{mH}$;
- Les condensateurs de sortie $C_+ = C_- = 8800\mu\text{F}$;
- La tension de sortie totale $V_{\text{dc}} = 700\text{V}$;
- La fréquence de commutation $f_d = 3 \text{ kHz}$;
- La puissance nominale $P_n = P_{\text{ch}+} + P_{\text{ch}-} = 25 \text{ kW}$;

2.6.2.1 Charges équilibrées

Cette simulation est effectuée pour la puissance nominale $P=25 \text{ kW}$. La figure 46 illustre les courants de ligne i_1 , i_2 et i_3 . Le spectre harmonique de i_1 donné par la figure 47 contient un zoom de ce même spectre excluant le fondamental. L'amplitude du fondamental est de 100% et celles des harmoniques sont toutes inférieures à 1.2%. Le THDi est de 1.27% ce qui constitue un faible taux comparativement aux normes [5] [6]. Les composantes active i_d et réactive i_q du courant de ligne sont tracées dans la figure 48. La composante directe atteint le courant de ligne crête, tandis que la composante en quadrature est de valeur moyenne nulle, ce qui signifie qu'il n'y a aucun échange d'énergie réactive entre le redresseur et la source d'alimentation et par conséquent un fonctionnement à facteur de puissance unitaire est garanti.

Le courant homopolaire représenté dans la figure 49 est de valeur moyenne nulle indiquant que les charges connectées à C_+ et C_- sont équilibrées. Ce courant contient la fréquence de modulation 3kHz ainsi que la troisième harmonique 180Hz. La figure 50 montre les tensions $V_{\text{dc}+}$ et $V_{\text{dc}-}$ aux bornes de C_+ et C_- . Elles sont égales et valent 350V.

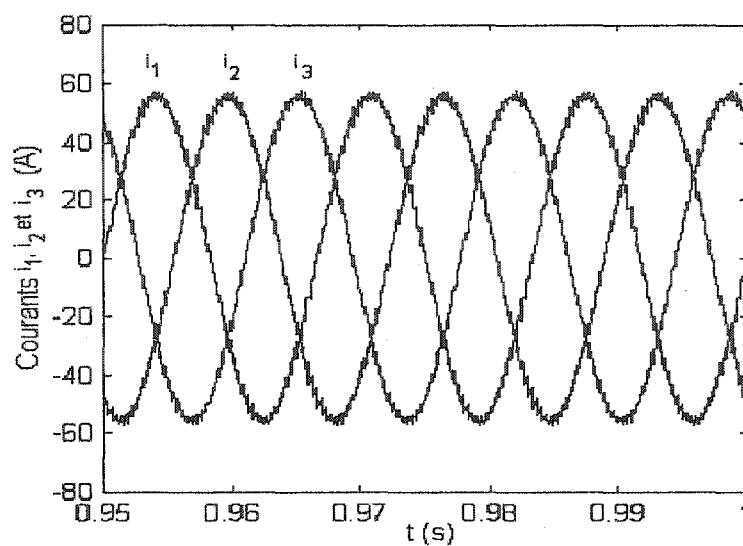


Figure 46 Courants de ligne i_1 , i_2 et i_3

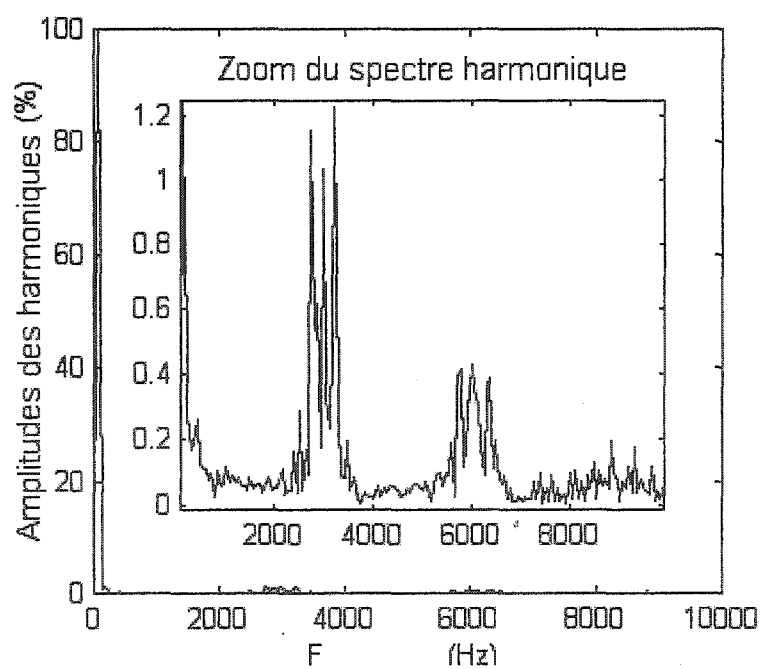


Figure 47 Spectre harmonique du courant de ligne i_1

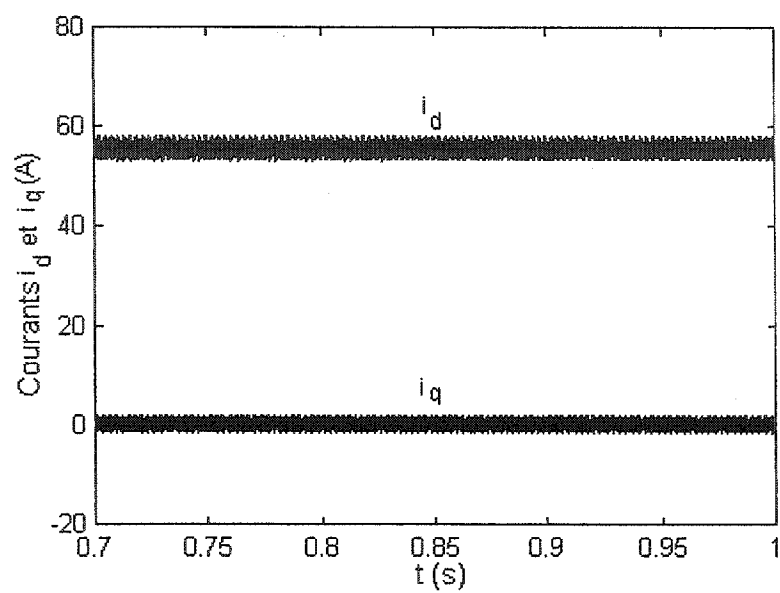


Figure 48 Composantes i_d et i_q du courant de ligne

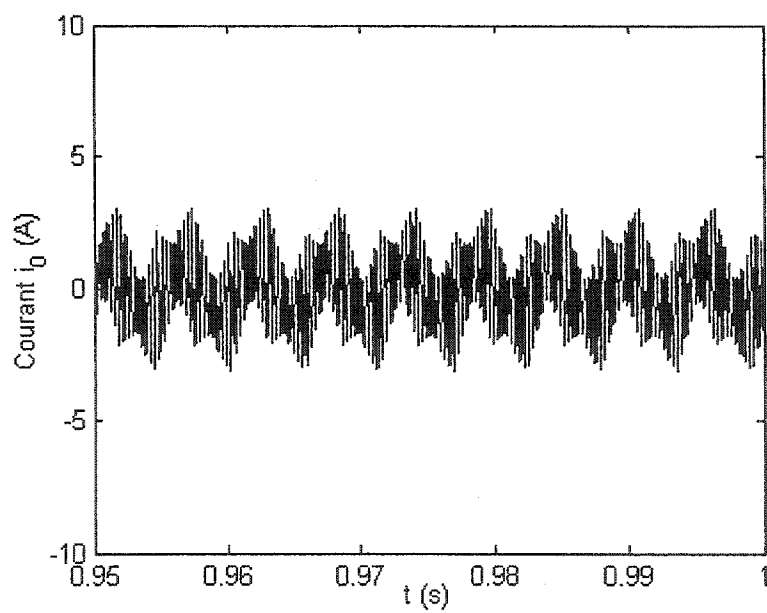


Figure 49 Courant homopolaire circulant dans la branche du neutre i_0

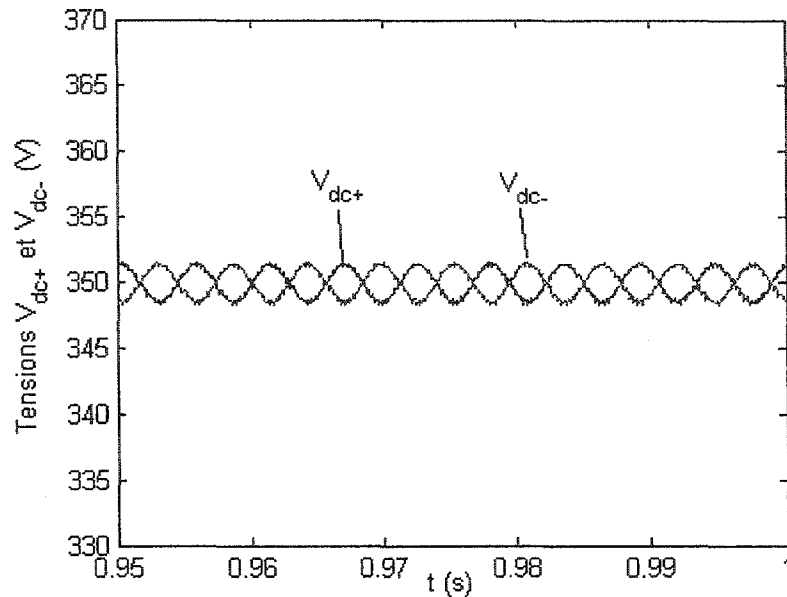


Figure 50 Tensions V_{dc+} et V_{dc-} aux bornes des condensateurs C_+ et C_- .

2.6.2.2 Charges déséquilibrées

Afin de tester l'efficacité des boucles de régulation, nous avons déséquilibré les charges du bus CC à $t = 0.25s$. En effet, durant l'intervalle $[0 \ 0.25]$, les charges connectées à V_{dc+} et V_{dc-} sont égales et consomment 20% de la puissance nominale. A $t = 0.25s$ ces charges absorbent respectivement 39% et 117% de la puissance nominale.

La figure 51 montre la réponse des boucles de commande lors de ce déséquilibre. Le régime permanent est atteint après 850ms et les deux tensions V_{dc+} et V_{dc-} sont tout à fait égales, ce qui met en évidence l'efficacité des boucles de régulation. La figure 52 montre que la valeur moyenne du courant dans la branche du neutre est non nulle durant le déséquilibre.

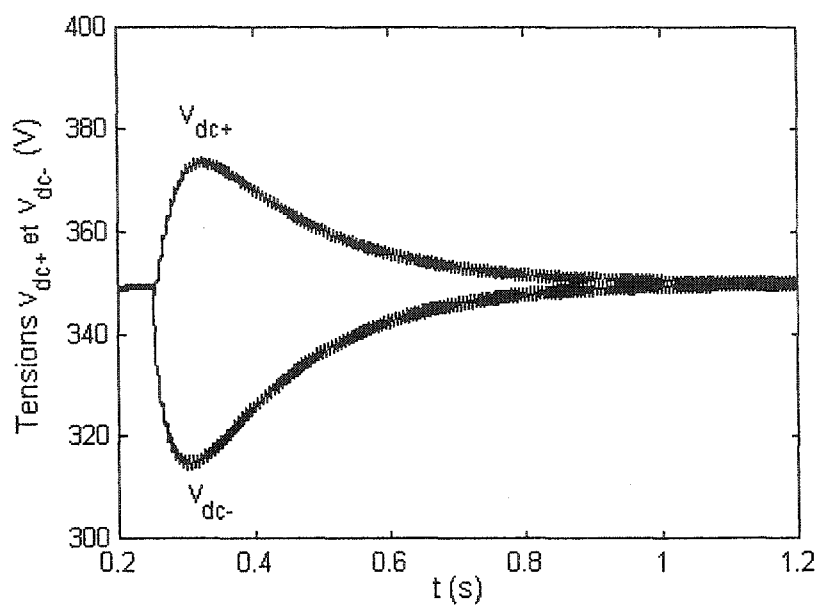


Figure 51 Tensions V_{dc+} et V_{dc-} aux bornes de C_+ et C_- .

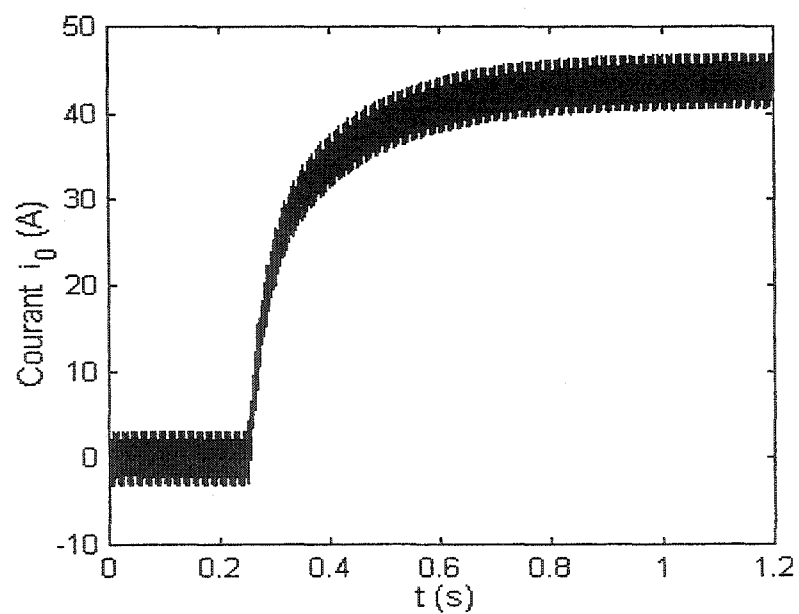


Figure 52 Courant homopolaire i_0 circulant dans la branche du neutre

2.7 Conclusion

Dans ce chapitre nous avons proposé une nouvelle variante de la topologie de redresseur PNC en s'inspirant des travaux de Lim [45]. Nous avons ensuite détaillé la technique de modulation utilisée à savoir la MLI à trois niveaux et avons expliqué le principe de fonctionnement du convertisseur ainsi que ses séquences de conduction.

Nous avons développé, par la suite, les équations mathématiques permettant de modéliser le convertisseur et de prendre en considération toute la dynamique du système "source/convertisseur/charge".

Finalement, nous avons appliqué la technique de commande linéaire proposée par [45] qui permet d'équilibrer les tensions aux bornes des condensateurs de sortie et assurer un facteur de puissance unitaire et une régulation adéquate des courants de ligne du redresseur trois-niveaux. La modulation de largeur d'impulsions est exécutée à une fréquence de 3kHz. Les résultats obtenus par la simulation de ce circuit à l'aide du PSB, soit en fonctionnement équilibré ou déséquilibré de la charge en sortie, ont permis d'obtenir d'assez bons résultats. Le THD des courants de ligne est faible comparé aux normes applicables. Quant au facteur de puissance il est très bon au point de fonctionnement nominal, mais se dégrade légèrement lors du déséquilibre.

La linéarisation utilisée autour d'un point de fonctionnement peut se justifier du fait que les périodes de découpage sont faibles devant les constantes de temps des filtres présents dans les convertisseurs [72]. Ainsi, les régulateurs PI ont donné des résultats assez acceptables. Néanmoins, notre système présente des temps de réponse et des dépassements assez considérables, lorsque le point de fonctionnement diffère de celui du point d'équilibre, qui est le point de fonctionnement à puissance nominale. D'autres parts, nous constatons, d'après la figure 45, que la variable d'état X_2 intervient dans le premier sous système et que X_1 intervient dans le second. Par conséquent, cette

technique de commande n'a pas permis le découplage des boucles de commande, ce qui a eu pour effet de rendre l'ajustement des gains des correcteurs PI difficile.

Pour toutes ces raisons, nous nous sommes proposés d'appliquer une technique de commande non-linéaire qui permet, non seulement de linéariser au sens exact notre système, mais également de le découpler. Ainsi, il serait possible de se rapprocher d'un fonctionnement optimal du système en boucle fermée. Ceci fait l'objet du chapitre suivant.

CHAPITRE 3

COMMANDE NON-LINÉAIRE DU REDRESSEUR TRIPHASÉ

3.1 Introduction

Avant d'entamer le développement de la technique de commande non-linéaire, il est indispensable de définir les non-linéarités et les systèmes non-linéaires. Les non-linéarités les plus fréquentes se retrouvent dans les systèmes essentiellement et accidentellement non-linéaires [80]. Les systèmes essentiellement non-linéaires ont un fonctionnement non-linéaire dans son principe. C'est le cas des systèmes comportant un élément fonctionnant par tout-ou-rien. Les systèmes accidentellement non-linéaires sont des systèmes linéaires dans leur conception générale, mais qui ne le sont pas parfaitement. C'est le cas des systèmes subissant des frottements ou comprenant des butées et autres limitations pouvant créer des saturations [80].

La notion de non-linéaire a été associée la première fois à la mécanique et fut fondée par le mathématicien français Henri Poincaré en 1881. Ensuite il y a eu l'apparition de la théorie de la stabilité avec le mathématicien russe Lyapunov en 1892. Cette dernière permet d'analyser la stabilité d'un système non-linéaire autour d'un point d'équilibre. Vers les années 50, les chercheurs s'inspirèrent des méthodes d'étude et de synthèse des systèmes linéaires continus et échantillonnées pour élaborer des techniques applicables aux systèmes non-linéaires. Jusqu'à lors, les techniques de commande linéaires avaient fait leurs preuves dans plusieurs applications industrielles. Cependant, le souci constant d'améliorer les performances des systèmes commandés a conduit à des modélisations de plus en plus précises. Inévitablement, ceci a poussé les chercheurs dans divers domaines à s'intéresser au développement et l'application des techniques de commande non-linéaires pour plusieurs raisons liées principalement aux limites de la commande linéaire

[46]. En effet, lors de la conception de ce type de correcteurs, il est toujours nécessaire de considérer que les paramètres du système sont bien connus et constants. Cependant, plusieurs problèmes de commande peuvent être associés aux incertitudes de ces paramètres. Ainsi, concevoir des correcteurs linéaires se basant sur les valeurs de paramètres inexacts conduit à la dégradation des performances et éventuellement l'instabilité du système [46-47]. Par conséquent, la commande linéaire ne permet pas nécessairement d'atteindre les performances optimales du système.

D'autre part, établir le modèle mathématique d'un système physique implique toujours des approximations qui sont indispensables pour que l'analyse ne soit pas trop complexe et considère toujours que le système est linéarisable. Néanmoins, il y a des non-linéarités associés notamment aux systèmes essentiellement non-linéaires dont la nature discontinue ne permet pas l'approximation linéaire.

Dans ce chapitre, se basant sur le modèle d'état du système et considérant toutes les limites citées de la commande linéaire, nous nous sommes proposés d'appliquer une technique de commande non-linéaire afin d'obtenir un fonctionnement plus adéquat du système en boucle fermée. Cette méthode basée sur la technique de linéarisation au sens Entrée/Sortie multivariable [46] [52] [53] [54] [81] permettra une linéarisation exacte et découplera les équations non-linéaires du convertisseur. Une fois le système linéarisé, nous appliquons une méthode de commande linéaire [82] pour stabiliser le système en boucle fermée et atteindre les performances désirées.

3.2 Théorie de la linéarisation au sens Entrée/Sortie

L'idée principale de cette approche est de transformer mathématiquement le système non-linéaire en un système partiellement ou complètement linéaire afin de pouvoir employer les techniques de commande linéaires.

Nous considérons un système non-linéaire multivariable carré (nombre d'entrées = nombre de sorties = p) pouvant s'écrire sous la forme suivante :

$$\begin{cases} \dot{x} = f(x) + g_1(x)u_1 + \dots + g_p(x)u_p \\ y_1 = h_1(x) \\ y_2 = h_2(x) \\ \vdots \\ y_p = h_p(x) \end{cases} \quad (3.1)$$

x est le vecteur d'état, u_i ($i=1, \dots, p$) sont les entrées de la loi de commande, y_j ($j=1, \dots, p$) sont les sorties, f , g_i et h_i sont des fonctions non-linéaires.

Cette méthode de commande consiste à dériver chaque sortie autant de fois que nécessaire pour obtenir au moins une entrée dans son expression. Pour obtenir les dérivées des sorties, cette technique est basée sur l'utilisation des dérivées de Lie, ce qui permet d'aboutir aux équations (3.3) et (3.4), où L_f et h sont les dérivées de Lie définies par l'équation (3.2) :

$$L_f h = \frac{\partial h}{\partial x} f \quad (3.2)$$

$$\dot{y}_j = \frac{\partial h_j}{\partial x} \left[f(x) + \sum_{i=1}^p g_i(x)u_i \right] \quad (3.3)$$

$$\dot{y}_j = L_f h_j(x) + \sum_{i=1}^p L_{g_i} h_j(x)u_i \quad (3.4)$$

En considérant r_j le plus petit nombre entier pour lequel au moins une entrée apparaît dans l'expression de $y_j^{(r_j)}$, il est possible d'écrire :

$$y_j^{(r_j)} = L_f^{(r_j)} h_j(x) + \sum_{i=1}^p L_{g_i} L_f^{r_j-1} h_j u_i \quad (3.5)$$

où :

$$L_{g_i} \left(L_f^{(r_j-1)} h_j \right) \neq 0 \quad \forall x \quad (3.6)$$

r_j étant le degré relatif du système.

Ainsi, en effectuant cette même procédure à chaque sortie y_i , nous retrouvons l'équation suivante :

$$\begin{bmatrix} y_1^{(r_1)} \\ \vdots \\ y_p^{(r_p)} \end{bmatrix} = \begin{bmatrix} L_f^{(r_1)} h_1 \\ \vdots \\ L_f^{(r_p)} h_p \end{bmatrix} + A(x) \begin{bmatrix} u_1 \\ \vdots \\ u_p \end{bmatrix} \quad (3.7)$$

La matrice de découplage $A(x)$ du système d'ordre $p \times p$ est définie dans l'équation (3.8) :

$$A(x) = \begin{bmatrix} L_{g_1} \left(L_f^{(r_1-1)} h_1 \right) & \dots & L_{g_p} \left(L_f^{(r_1-1)} h_1 \right) \\ \vdots & & \vdots \\ L_{g_1} \left(L_f^{(r_p-1)} h_p \right) & \dots & L_{g_p} \left(L_f^{(r_p-1)} h_p \right) \end{bmatrix} \quad (3.8)$$

Si $A(x)$ est réversible, la loi de commande linéarisant et découplant le système est la suivante :

$$\begin{bmatrix} u_1 \\ \vdots \\ u_p \end{bmatrix} = -A^{-1}(x) \begin{bmatrix} L_f^{(r_1)} h_1 \\ \vdots \\ L_f^{(r_p)} h_p \end{bmatrix} + A^{-1}(x) \begin{bmatrix} v_1 \\ \vdots \\ v_p \end{bmatrix} \quad (3.9)$$

En remplaçant l'équation (3.9) dans l'équation (3.7), nous aboutissons à l'équation (3.10). Celle-ci montre que le système en boucle fermée est bien linéarisé et découplé comme prévu :

$$\begin{bmatrix} y_1^{(r_1)} \\ \vdots \\ y_p^{(r_p)} \end{bmatrix} = \begin{bmatrix} v_1 \\ \vdots \\ v_p \end{bmatrix} \quad (3.10)$$

Le scalaire $r = r_1 + \dots + r_p$ est le degré relatif total du système.

Les entrées de la loi de commande stabilisante v_i sont ensuite calculées à partir de l'équation dynamique de l'erreur. Pour un système de premier ordre v_i , est de la forme décrite par l'équation (3.11), où le gain k_i assure la stabilité du système en chaîne fermée :

$$v_i = k_i (X_i^{\text{ref}} - X_i) \quad (3.11)$$

3.3 Application de la linéarisation Entrée/Sortie au redresseur PNC

Le principe de fonctionnement ainsi que la modélisation du redresseur triphasé trois niveaux à point neutre calé ont été développés dans le chapitre 2. Le modèle mathématique exposé dans l'équation (2.20) peut également être réécrit sous la forme suivante :

$$\dot{X}(t) = F(X) + Gu + d \quad (3.12)$$

Avec :

$$X = \begin{bmatrix} i_d \\ i_q \\ i_0 \\ V_{dc+} - V_{dc-} \\ V_{dc+} + V_{dc-} \end{bmatrix}; u = \begin{bmatrix} V_d \\ V_q \\ V_o \end{bmatrix}; G = -\frac{1}{L} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix}; d = -\frac{1}{C} \begin{bmatrix} 0 \\ 0 \\ 0 \\ ich_+ - ich_- \\ ich_+ + ich_- \end{bmatrix}; F(X) = \begin{bmatrix} \frac{e_d}{L} + \omega X_2 \\ \frac{e_q}{L} - \omega X_1 \\ \frac{e_0}{L} \\ -\frac{X_3}{C} \\ \frac{3 e_d X_1 + X_4 X_3}{CX_5} \end{bmatrix} \quad (3.13)$$

X étant le vecteur d'état, u , les entrées de la commande, G , la matrice d'entrée, d , un vecteur additionnel et $F(X)$ le vecteur d'état non linéaire du système.

Se basant sur les équations d'état du système, ainsi que sur la théorie de la méthode de linéarisation au sens Entrée/Sortie [46] [54], nous entreprenons l'application de celle-ci.

La première étape consiste à définir les différents signaux à l'entrée et la sortie du système. Ce dernier étant d'ordre 5, nous devons nous assurer de contrôler les cinq variables d'état du système à savoir les trois courants de ligne et les deux demi-tensions aux bornes des condensateurs de sortie C_+ et C_- . Néanmoins, en contrôlant la différence de ces deux demi-tensions $V_{dc+} - V_{dc-}$, nous contrôlons automatiquement la composante homopolaire du système qui est i_0 et en contrôlant leur somme $V_{dc+} + V_{dc-}$, nous contrôlons automatiquement la composante directe i_d , il reste donc à contrôler également i_q . Ceci nous amène à choisir comme sorties à commander celles décrites dans l'équation (3.14) et comme entrées de la commande, celles énoncées dans l'équation (3.15) :

$$\begin{aligned} y_1 &= X_2 = i_q \\ y_2 &= X_4 = V_{dc+} - V_{dc-} \\ y_3 &= X_5 = V_{dc+} + V_{dc-} = V_{dc} \end{aligned} \quad (3.14)$$

$$\begin{aligned} u_1 &= V_d \\ u_2 &= V_q \\ u_3 &= V_0 \end{aligned} \quad (3.15)$$

Ensuite, il est nécessaire d'établir une relation directe entre les sorties à commander y_i ($i=1,2,3$) et les entrées u_i ($i=1,2,3$) de la commande. Ceci est obtenu en dérivant chaque sortie autant de fois que nécessaire pour obtenir au moins une entrée dans son expression. Ainsi, nous aboutissons à l'équation (3.16) où les termes non-linéaires de la matrice $F(X)$ sont formulés dans le système d'équations (3.17) :

$$\begin{bmatrix} \dot{y}_1 \\ \ddot{y}_2 \\ \ddot{y}_3 \end{bmatrix} = \underbrace{\begin{bmatrix} f_1(X) \\ f_2(X) \\ f_3(X) \end{bmatrix}}_{F(X)} + \underbrace{\begin{bmatrix} 0 & -\frac{1}{L} & 0 \\ 0 & 0 & \frac{1}{LC} \\ -\frac{3e_d}{LCX_5} & 0 & -\frac{1}{LCX_5} \end{bmatrix}}_{A(X)} \begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} \quad (3.16)$$

$$\begin{aligned} f_1(X) &= \frac{e_q}{L} - \omega X_1 \\ f_2(X) &= -\frac{e_0}{LC} \\ f_3(X) &= \frac{3e_d^2}{LCX_5} + \frac{3e_d\omega X_2}{CX_5} - \frac{9e_d^2 X_1^2}{C^2 X_5^3} - \frac{6e_d X_1 X_3 X_4}{C^2 X_5^3} + \frac{3e_d X_1}{C^2 X_5^2} (ich_+ + ich_-) \\ &\quad - \frac{X_3^2}{C^2 X_5} - \frac{X_3^2 X_4^2}{C^2 X_5^3} + \frac{X_3 X_4}{C^2 X_5^2} (ich_+ + ich_-) - \frac{X_3}{C^2 X_5} (ich_+ - ich_-) + \frac{X_4 e_0}{LCX_5} \end{aligned} \quad (3.17)$$

Comme $A(x)$ est une matrice non-singulière, nous déduisons les entrées de la loi de commande linéarisante comme indiqué dans l'équation (3.18) :

$$\begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} = -A^{-1}(X) \cdot \begin{bmatrix} f_1(X) \\ f_2(X) \\ f_3(X) \end{bmatrix} + A^{-1}(X) \cdot \begin{bmatrix} v_1 \\ v_2 \\ v_3 \end{bmatrix} \quad (3.18)$$

En substituant (3.17) dans (3.18), nous obtenons en chaîne fermée le système multivariable, linéaire et découplé qui suit :

$$\begin{bmatrix} \dot{y}_1 \\ \ddot{y}_2 \\ \ddot{y}_3 \end{bmatrix} = \begin{bmatrix} v_1 \\ v_2 \\ v_3 \end{bmatrix} \quad (3.19)$$

Nous pouvons constater d'ores et déjà que les degrés relatifs associés à y_1 , y_2 et y_3 valent respectivement deux, deux et un. Ceci signifie que le degré relatif total du système (qui est la somme des degrés relatifs associés à chaque sortie) vaut $r = 5$. Or, notre système est d'ordre $n = 5$, ce qui signifie l'inexistence de la dynamique interne. Par conséquent, la linéarisation au sens Entrée/Sortie appliquée à notre système est équivalente à une linéarisation au sens Entrée/État.

Une fois le modèle du système linéarisé, nous entreprendrons la conception de la loi de commande stabilisante se basant sur les techniques linéaires utilisant des correcteurs de type P.

Soit y_i^{ref} la référence constante de la sortie y_i . Nous pouvons déduire que :

$$\dot{y}_i^{\text{ref}} = \ddot{y}_i^{\text{ref}} = 0 \quad (3.20)$$

L'erreur étant définie par l'équation (3.21), nous pouvons déterminer la dynamique en boucle fermée selon le système d'équations (3.22) :

$$e_i = y_i - y_i^{\text{ref}} \quad (3.21)$$

$$\begin{cases} \dot{e}_1 + k_{11} e_1 = 0 \\ \ddot{e}_2 + k_{22} \dot{e}_2 + k_{21} e_2 = 0 \\ \ddot{e}_3 + k_{32} \dot{e}_3 + k_{31} e_3 = 0 \end{cases} \quad (3.22)$$

De plus, afin que chacune des trois sorties du système atteigne sa référence correspondante, les lois de commande de l'équation (3.23) sont choisies :

$$\begin{cases} v_1 = k_{11}(X_2^{\text{ref}} - X_2) \\ v_2 = k_{22}\left(\frac{X_3 + ich_+ - ich_-}{C}\right) + k_{21}(X_4^{\text{ref}} - X_4) \\ v_3 = -k_{32}\left(\frac{3e_d X_1 + X_3 X_4}{CX_5} - \frac{ich_+ + ich_-}{C}\right) + k_{31}(X_5^{\text{ref}} - X_5) \end{cases} \quad (3.23)$$

k_{ij} sont des constantes positives permettant d'imposer la dynamique désirée.

Le schéma bloc de la commande non-linéaire appliquée au redresseur triphasé PNC est représenté dans la figure 53.

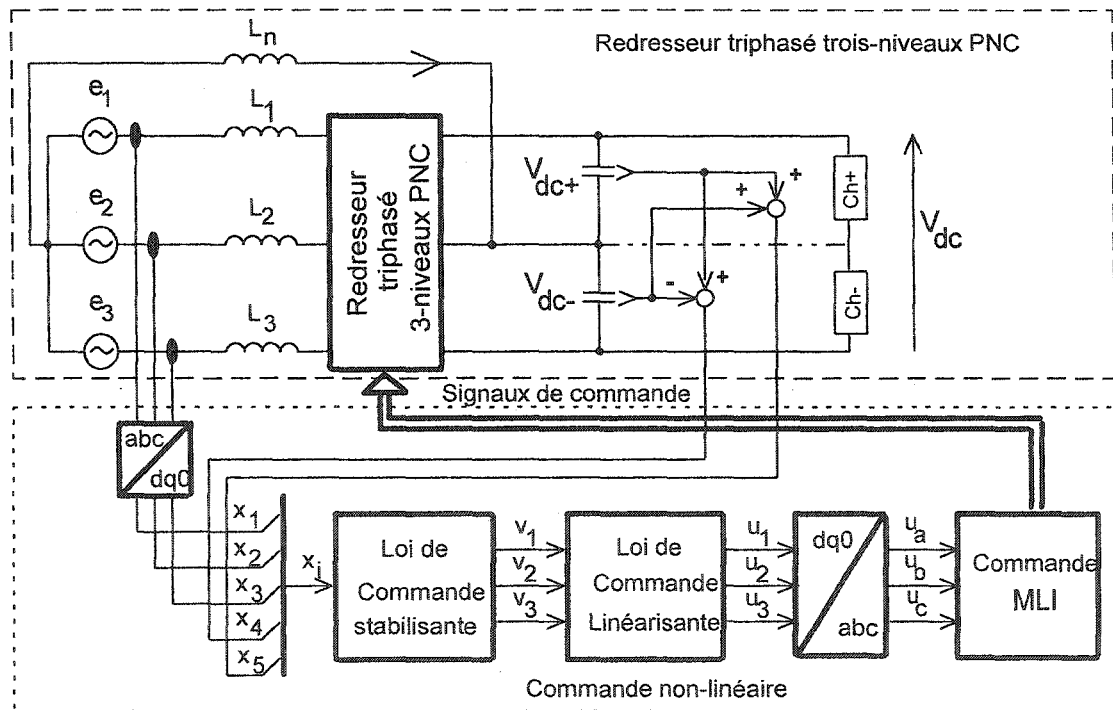


Figure 53 Schéma bloc de la commande non-linéaire appliquée au redresseur étudié

3.4 Résultats de la simulation

Les performances de la technique de commande appliquée à notre système sont évaluées par les résultats de simulation obtenus [83-86] utilisant le logiciel PSB (Power System Blockset). La simulation est réalisée pour les mêmes paramètres du circuit que ceux de la technique linéaire du second chapitre, à savoir :

- La tension d'entrée efficace $e_{1,2,3} = 220 \text{ V}_{\text{rms}}$;
- L'inductance de ligne $L = 3\text{mH}$;
- Les condensateurs de sortie $C_+ = C_- = 8800\mu\text{F}$;
- La tension de sortie totale $V_{\text{dc}} = 700\text{V}$;
- La fréquence de commutation $f_d = 3 \text{ kHz}$;
- La puissance nominale $P_n = 25 \text{ kW}$.

Lors de la simulation, nous avons eu recours à une méthode empirique qui consiste à observer la réponse temporelle du processus et à augmenter progressivement le gain proportionnel jusqu'à l'obtention des sorties désirées. Ensuite, une fois le gain proportionnel choisi, nous calculons les pôles imposés en utilisant les équations de l'erreur définies dans l'équation (3.22) afin de vérifier si la stabilité du système est assurée.

Les valeurs des gains retrouvés par cette méthode et utilisés lors de la simulation sont données par l'équation (3.24) :

$$\begin{aligned}
 k_{11} &= 100; \\
 k_{21} &= 25; \\
 k_{22} &= 20; \\
 k_{31} &= 25; \\
 k_{32} &= 20;
 \end{aligned}
 \tag{3.24}$$

Le système d'équations (3.22) est donc équivalent au système d'équations (3.25) suivant :

$$\begin{aligned} S + k_{11} &= 0 \\ S^2 + k_{22} S + k_{21} &= 0 \\ S^2 + k_{32} S + k_{31} &= 0 \end{aligned} \quad (3.25)$$

Les solutions de ces équations sont données par le système d'équations (3.26) :

$$\begin{aligned} S_{11} &= -k_{11} \\ S_{21,22} &= \frac{-k_{22} \pm \sqrt{(k_{22}^2 - 4k_{21})}}{2} \\ S_{31,32} &= \frac{-k_{32} \pm \sqrt{(k_{32}^2 - 4k_{31})}}{2} \end{aligned} \quad (3.26)$$

Les pôles imposés sont les suivants :

$$\begin{aligned} S_{11} &= -100 \\ S_{21} &= -1.34 \\ S_{22} &= -18.66 \\ S_{31} &= -1.34 \\ S_{32} &= -18.66 \end{aligned} \quad (3.27)$$

Ces pôles ont tous des valeurs réelles négatives ce qui prouve la stabilité du système. De plus, ils se situent tous sur l'axe des réels ce qui indique que nous sommes en présence d'un système amorti où S_{21} et S_{31} représentent les pôles dominants.

3.4.1 Fonctionnement à puissance nominale en régime permanent

La figure 54 montre que le courant de ligne i_1 et la tension de ligne e_1 sont en phase. Le spectre harmonique de ce courant est présenté dans la figure 55. Celui-ci contient un agrandissement des amplitudes des différentes composantes harmoniques excluant le fondamental à 100%. Les amplitudes de ces harmoniques sont toutes inférieures à 3.5% de la valeur du fondamental. Quant au THD calculé, il est de 4.5%.

Comme prévu, la figure 56 indique que le courant de la composante active i_d atteint la valeur maximale du courant de ligne 53.7A, quant à la composante réactive i_q elle est de valeur moyenne nulle confirmant qu'aucune puissance réactive n'est échangée entre le redresseur et la source et par conséquent le facteur de puissance est unitaire (aucun déphasage entre i_1 et e_1).

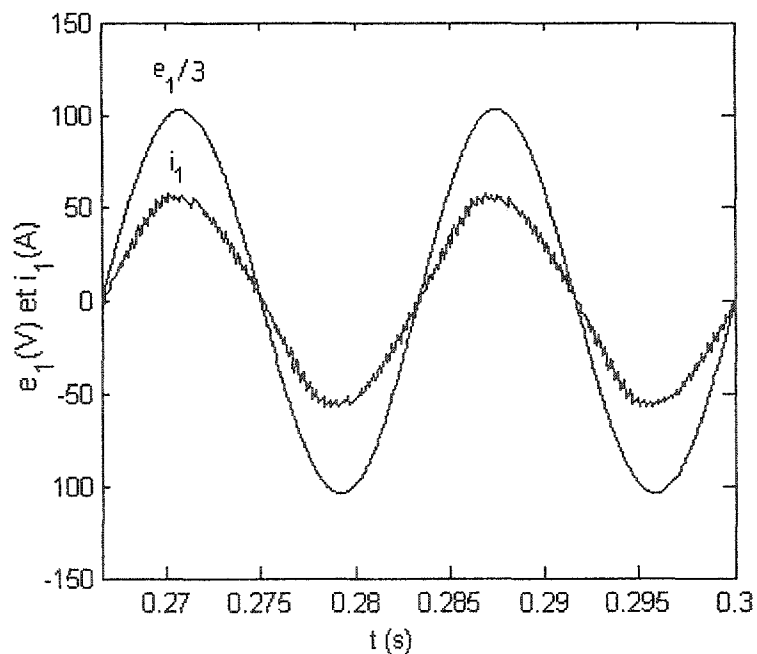


Figure 54 Courant de ligne i_1 et tension de ligne e_1

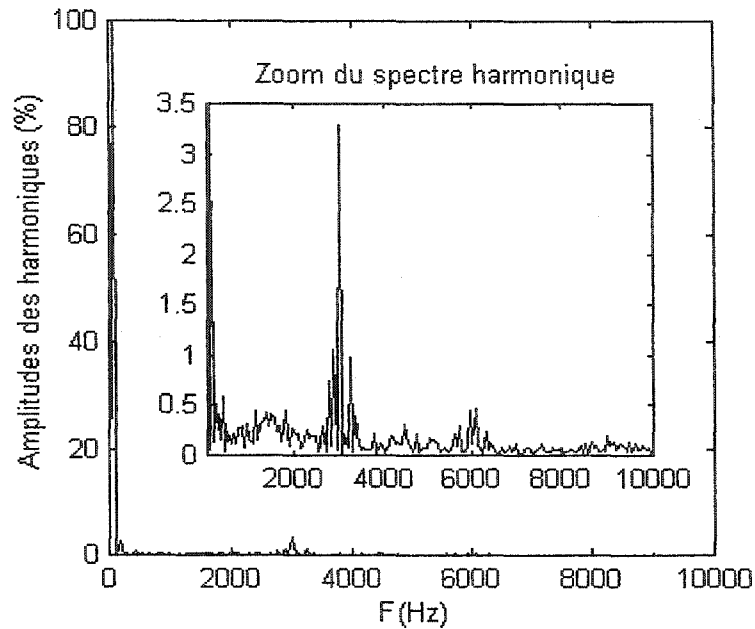


Figure 55 Spectre harmonique de i_1

Le courant dans la branche du neutre i_0 est donné par la figure 57. Il est de valeur moyenne nulle indiquant que les charges connectées à C_+ et C_- sont bien équilibrées. Il contient la fréquence de découpage à 3 kHz et le 180 Hz puisqu'il représente la troisième harmonique.

Les tensions aux bornes de C_+ et C_- respectivement V_{dc+} et V_{dc-} sont représentées dans la figure 58. Elles atteignent la valeur de référence désirée (350V). Il est à signaler que l'ensemble de ces courbes représente le fonctionnement en régime permanent du système.

La figure 59 désigne la tension de sortie du redresseur pour la phase A. Cette tension référencée au point milieu capacitif contient, comme prévu, trois niveaux de tensions, à savoir 350V, 0V et -350V.

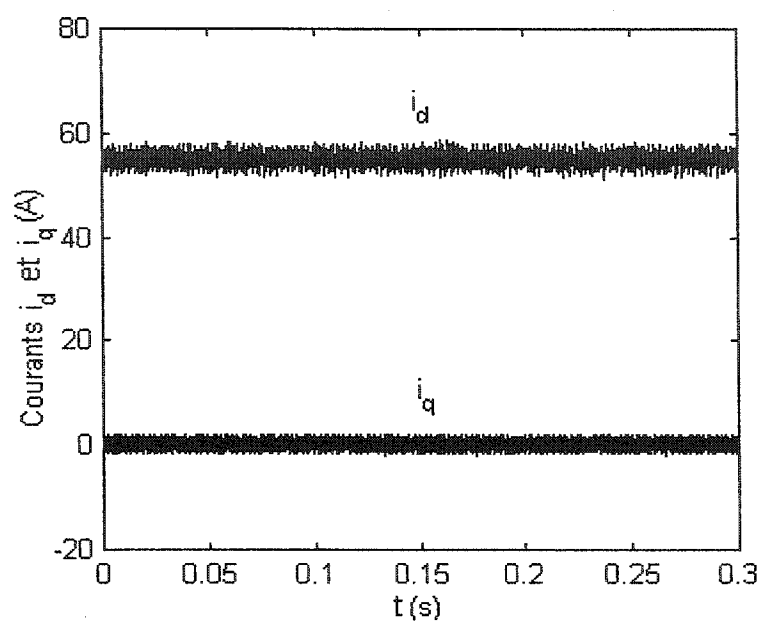


Figure 56 Composantes i_d , i_q du courant de ligne

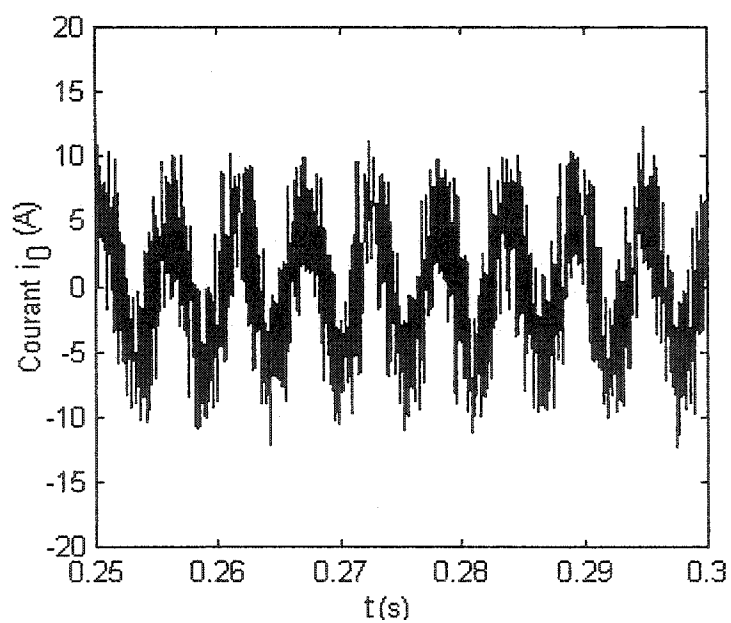


Figure 57 Courant dans la branche du neutre i_0

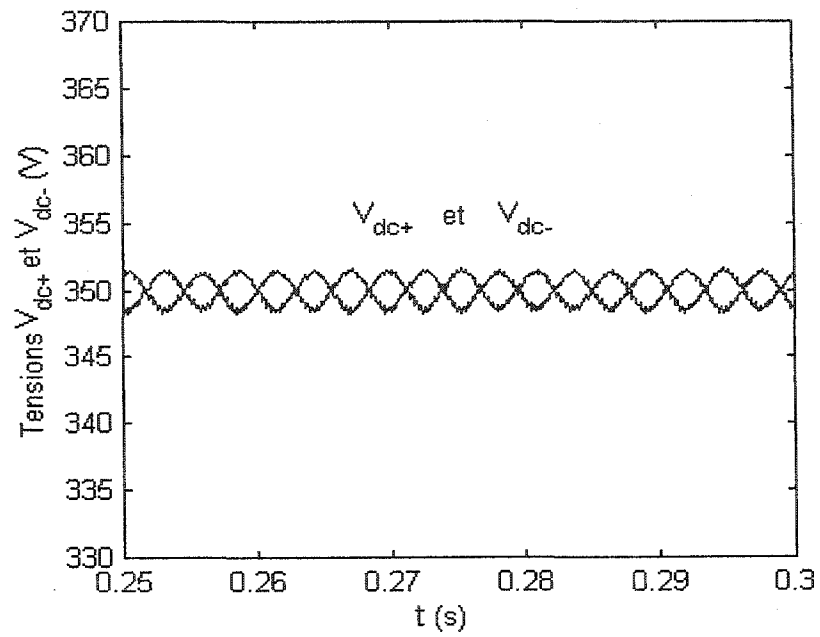


Figure 58 Tensions de sortie V_{dc+} et V_{dc-}

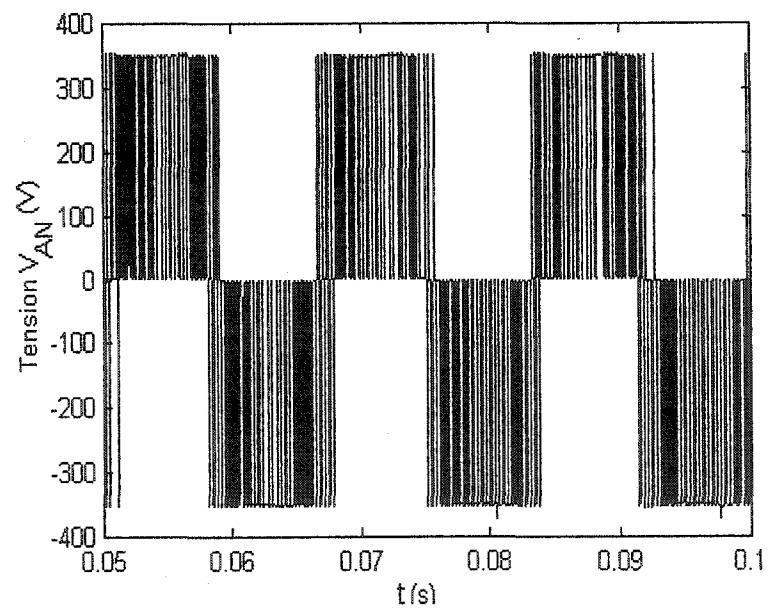


Figure 59 Tension d'entrée du redresseur référencée au point milieu capacitif V_{AN}

3.4.2 Fonctionnement sous diverses variations paramétriques et perturbations de la source

Afin de tester les performances des correcteurs en boucle fermée, il est indispensable d'observer le comportement du système sous diverses variations paramétriques et perturbations de la source [85-86]. L'ajout d'un gain intégral dans l'équation de l'erreur, comme le montre l'équation (3.28), est recommandé pour augmenter les performances de la loi de commande [87].

$$\begin{cases} \dot{e}_1 + k_{11} e_1 + k_{i11} \int e_1 dt = 0 \\ \ddot{e}_2 + k_{22} \dot{e}_2 + k_{21} e_2 + k_{i21} \int e_2 dt = 0 \\ \ddot{e}_3 + k_{32} \dot{e}_1 + k_{31} e_1 + k_{i31} \int e_3 dt = 0 \end{cases} \quad (3.28)$$

3.4.2.1 Diminution de l'inductance élévatrice

Ce test montre le comportement du système lors d'une variation de l'inductance élévatrice de la phase 1. Nous faisons varier L_1 de 3mH à 1mH, ce qui correspond à une diminution de 66%. La figure 60 met en évidence l'augmentation du Δi du courant de la phase 1 durant ce fonctionnement. Nous constatons que le système demeure équilibré et les tensions de sortie V_{dc+} et V_{dc-} demeurent bien régulées à leurs valeurs désirées (350V) comme le montre la figure 61. Ce test est justifié par le fait que la valeur de l'inductance peut effectivement varier avec la température et que le bobinage peut être court-circuité partiellement ou totalement, ce qui entraînerait une diminution de sa valeur.

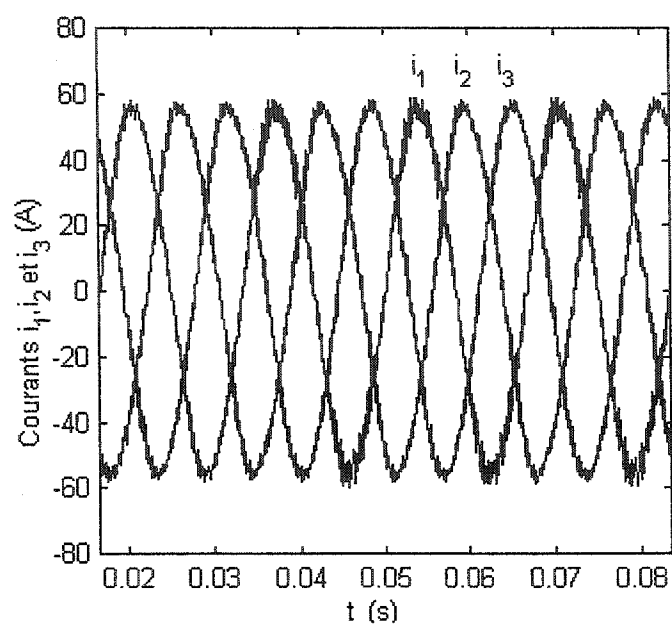


Figure 60 Courants i_1 , i_2 et i_3 lors de la diminution de l'inductance L_1

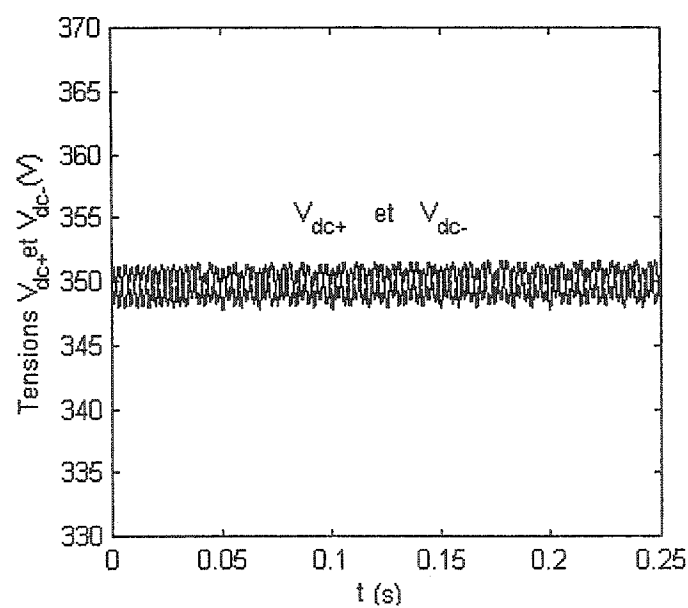


Figure 61 V_{dc+} et V_{dc-} lors de la diminution de l'inductance L_1

3.4.2.2 Variation de la fréquence du réseau

Afin de montrer l'effet de la variation de la fréquence du réseau, nous ajoutons, à partir de $t = 2/60s$, et ce, durant quatre cycles un signal sinusoïdal à la fréquence nominale du réseau 60 Hz comme le montre l'équation (3.29) :

$$e_1 = 220\sqrt{2} \sin((2\pi 60 + (8 \sin(2\pi 20t)))t) \quad (3.29)$$

La figure 62 montre le courant de ligne de la phase 1 ainsi qu'un signal sinusoïdal de même amplitude, mais de fréquence fixe (60Hz). Ces deux signaux sont superposés avant et après la perturbation. Les tensions de sortie, données par la figure 63, montrent qu'elles sont équilibrées, égales au niveau de tension désiré (350V) et présentent un faible ΔV_{dc} (2%).

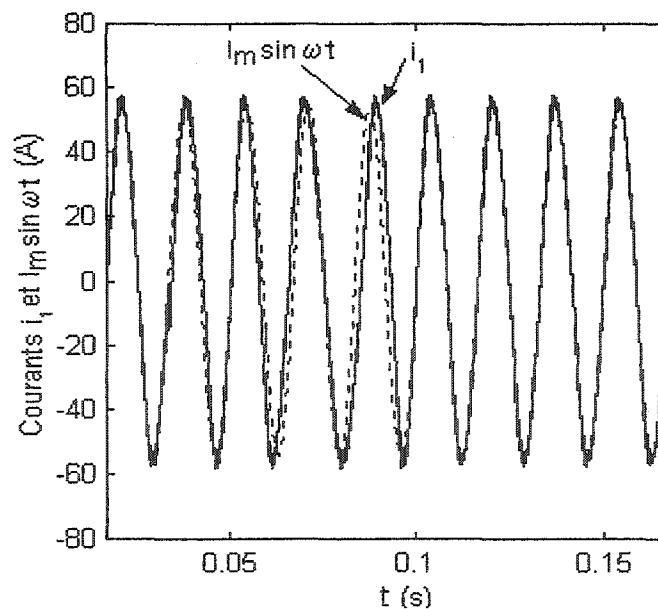


Figure 62 i_1 et $I_m \sin \omega t$ lors de la variation de la fréquence du réseau

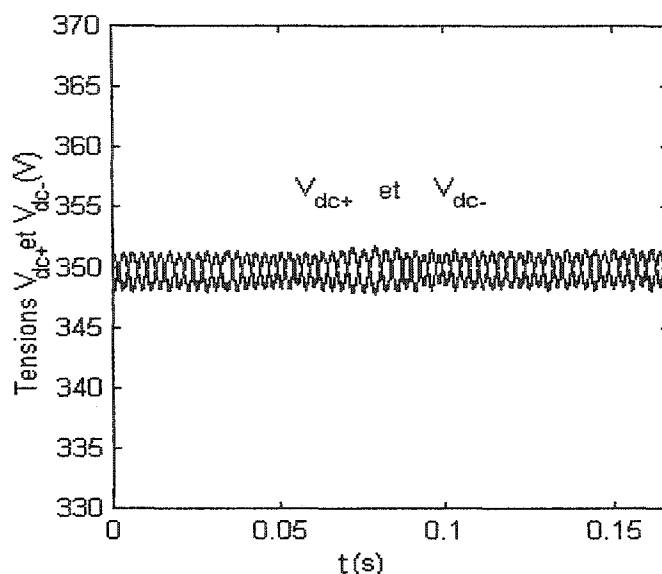


Figure 63 V_{dc+} et V_{dc-} lors de la variation de la fréquence du réseau

3.4.2.3 Diminution de l'amplitude de la source de tension

Afin d'accomplir ce test, nous avons diminué la tension de la phase 1 e_1 de 40% de sa valeur nominale durant quatre cycles à partir de $t = 2/60s$. Les tensions de sortie V_{dc+} et V_{dc-} sont présentées dans la figure 64, d'après laquelle nous pouvons constater l'apparition d'un faible déséquilibre entre ces deux tensions.

Afin de garantir la conservation de puissance entre l'étage d'entrée et celui de sortie, le courant de la ligne i_1 sollicité par cette perturbation voit son amplitude augmenter comme le montre la figure 65. Cependant cette augmentation est de 12.5% plus importante que celle prévue (85A au lieu de 75.6A), de plus, les courants i_2 et i_3 sont assez déformés. Ce test montre donc la limite de ces correcteurs à compenser ce genre de perturbation.

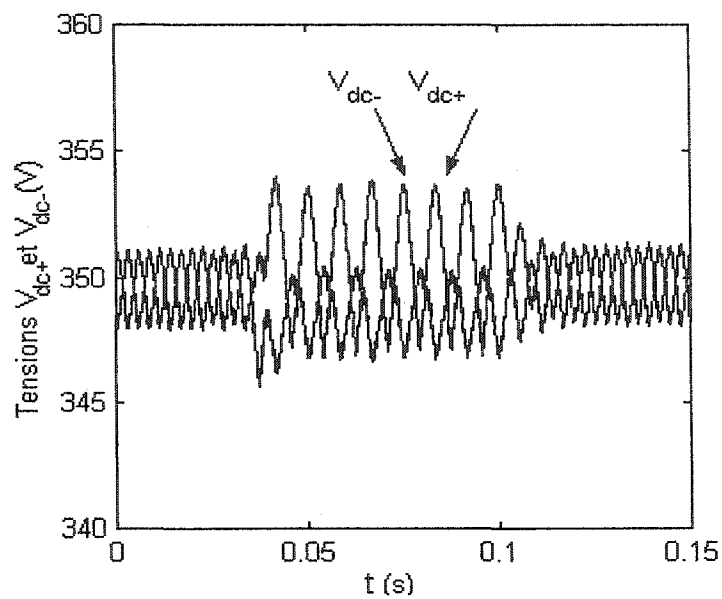


Figure 64 V_{dc+} et V_{dc-} lors de la diminution de e_1

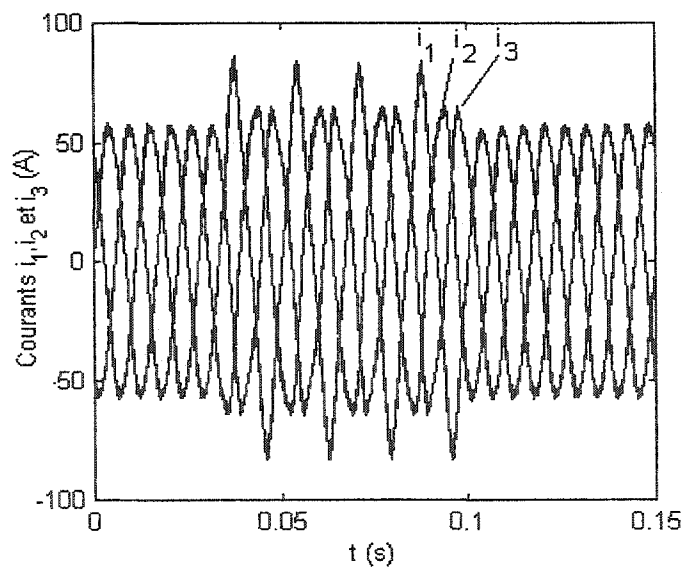


Figure 65 i_1, i_2 et i_3 lors de la diminution de e_1

Nous avons pris une série de mesures que nous donnons dans le tableau V. Ce dernier montre le taux de distorsion harmonique (THDi) de chacun des courants de ligne i_1 , i_2 et i_3 , ainsi que leur amplitude lors de la diminution de l'amplitude de la tension de phase e_1 . Il est clair, d'après les valeurs de ce tableau que le THDi est très important en comparaison aux normes [5-6]. Nous constatons également que les amplitudes des courants de ligne ne sont pas égales ce qui témoigne de l'incapacité de la boucle de commande à maintenir le système équilibré côté CA lors de cette perturbation.

Tableau V

Commande non-linéaire : THDi et amplitudes de i_1 , i_2 et i_3 lors de la diminution de e_1

	i_1	i_2	i_3
THDi (%)	11.52	7.71	11.13
Amplitude (%)	132.1	118.5	110

3.4.2.4 Délestage d'une charge de sortie

Ces résultats mettent en évidence les performances de cette commande lors d'une perte d'une charge à la sortie. À $t=2/60s$, la charge du bus CC+ est maintenue à sa valeur nominale, tandis que le bus CC- ne voit plus de charge (circuit ouvert). La figure 66 montre que durant le premier régime permanent, le courant dans la branche du neutre i_0 est de valeur moyenne nulle. Celle-ci devient négative durant la perturbation confirmant que les charges en sortie sont déséquilibrées. Ce courant contribue comme prévu au rééquilibrage des tensions de sortie V_{dc+} et V_{dc-} à leurs valeurs désirées de 350V comme illustré dans la figure 67. Il est à noter que le temps de réponse est très rapide (400 ms), considérant l'importance du déséquilibre de la charge (100% sur le bus CC-).

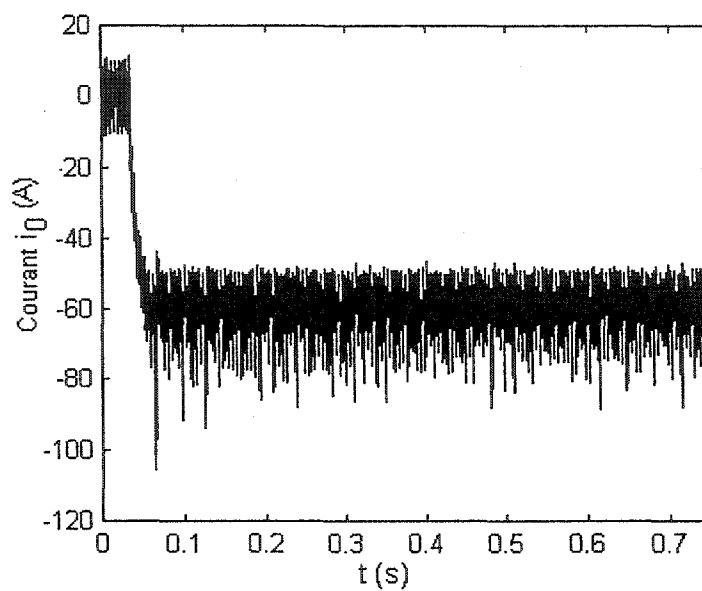


Figure 66 i_0 lors de la perte d'une charge en sortie

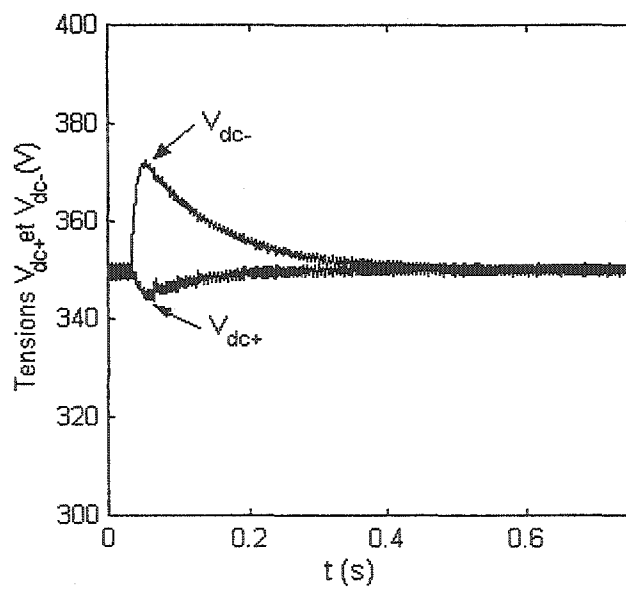


Figure 67 V_{dc+} et V_{dc-} lors de la perte d'une charge en sortie

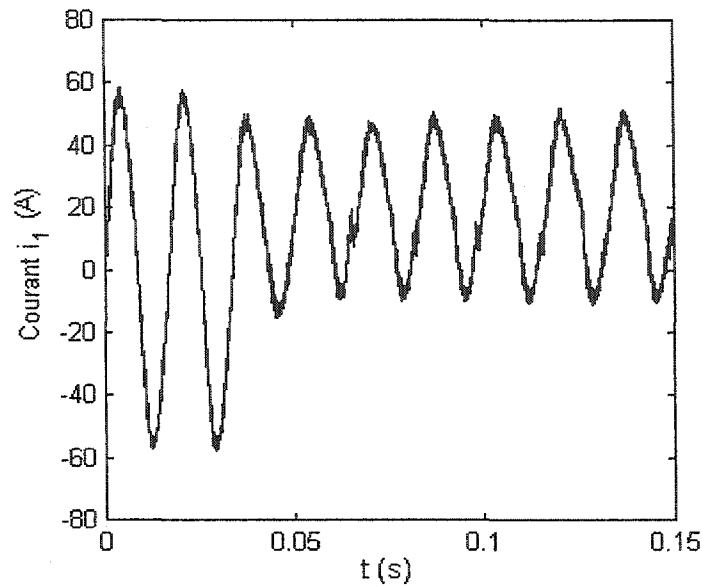


Figure 68 i_1 lors de la perte d'une charge en sortie

Néanmoins nous remarquons d'après la figure 66 que la composante CA du courant dans la branche du neutre i_0 est déséquilibrée. Ceci engendre l'augmentation de la composante de la troisième harmonique des courants de ligne ce qui pour conséquence directe, l'augmentation de façon significative du THDi qui atteint 13.7%.

3.5 Conclusion

Dans ce chapitre, nous avons appliqué une nouvelle technique de commande non-linéaire au redresseur survolteur triphasé trois-niveaux PNC. Nous avons tout d'abord appliqué la linéarisation au sens entrée/sortie du modèle non-linéaire du convertisseur. Ensuite, une fois le système linéarisé et découplé, nous avons pu procéder à sa stabilisation en utilisant un correcteur de type PI. Cette technique de commande nous a ainsi permis d'atteindre l'objectif fixé en régime permanent et au point de fonctionnement nominal, qui se manifeste par un facteur de puissance unitaire et des tensions de sortie équilibrées et régulées. D'assez bonnes performances sont également

rapportées lors de variations des paramètres du système ou de perturbation du réseau ou de la source. Néanmoins, nous avons observé certaines limites des correcteurs sous ces conditions de fonctionnement notamment pour le test de délestage de la charge et celui de la diminution de l'amplitude de la tension de phase e_1 . C'est dans cette perspective que nous nous sommes proposés d'établir la version adaptative de cette commande afin de palier aux faiblesses de cette première version. La version adaptative a donc pour but d'améliorer les performances du système sous ces conditions de test, et ce, en prenant en considération toutes les variations paramétriques.

CHAPITRE 4

COMMANDE NON-LINEAIRE ADAPTATIVE DU REDRESSEUR TRIPHASÉ

4.1 Introduction

La commande adaptative est un ensemble de techniques utilisées pour l'ajustement en temps réel des régulateurs afin d'assurer de bonnes performances quand les paramètres du système à commander sont inconnus ou variables dans le temps [88]. Quelques tâches typiques accomplies par la commande adaptative sont indiquées ci-dessous :

- Ajustement automatique des régulateurs;
- Détermination automatique des paramètres optimaux des régulateurs dans les divers points de fonctionnement du système;
- Maintien des performances du système quand les caractéristiques du système changent.

L'utilisation des systèmes intégrant les techniques de commande adaptatives connaît de nos jours un essor incontestable grâce à l'évolution des microprocesseurs. Ces techniques ont été utilisées avec succès dans un grand nombre d'applications. Nous donnons, dans le paragraphe qui suit, un aperçu sur les différentes approches de la technique de commande adaptative.

4.2 Les différentes approches des techniques de commande adaptatives

Le progrès rapide de la micro-électronique a permis une réalisation simple et peu coûteuse des régulateurs adaptatifs. Il existe principalement trois approches à la technique de commande adaptative :

- Technique de commande adaptative à gains préprogrammés;
- Technique de commande adaptative avec identification ou régulateur auto-ajustable (self tuning regulator);
- Technique de commande adaptative à modèle de référence.

La différence entre ces différentes méthodes réside dans la manière par laquelle les paramètres du régulateur sont ajustés en cas de changements de la dynamique du système.

En effet, si nous considérons la commande adaptative à gains préprogrammés, elle consiste à varier les gains du régulateur en fonction d'un certain programme spécifié à l'avance et aucune rétroaction n'existe pour compenser une programmation incorrecte [88-89].

Concernant la commande adaptative avec régulateur auto-ajustable, elle utilise l'estimation paramétrique du système à commander à partir desquels les gains du correcteur sont calculés [88-89]. L'estimation des paramètres peut se faire par la méthode récurrente des moindres carrés ou de l'une de ses variantes. Quant au calcul des paramètres du régulateur, il peut se faire par la méthode d'imposition des pôles ou de minimisation d'un critère quadratique [61]. Cette méthode est caractérisée par la lenteur de la convergence des paramètres servant à la conception de la loi de commande [89-90].

Finalement, concernant la commande adaptative à modèle de référence, elle est conçue de sorte que l'erreur entre le modèle et le processus agit directement sur la commande, ce qui permet de recalculer les paramètres des régulateurs en temps réel en fonction de cette erreur [88-89]. Le modèle de référence doit refléter les performances dynamiques désirées tels que le temps de réponse et le dépassement. La loi d'adaptation permet, quant à elle, d'ajuster les paramètres du régulateur de sorte que l'erreur entre la sortie

désirée et la sortie réelle s'annule complètement. Nous optons finalement pour l'application de la technique de commande à modèle de référence, vu qu'elle est relativement simple à implanter et que l'adaptation des paramètres se fait avec une très grande rapidité [89-90].

4.3 Théorie de la technique de commande non-linéaire adaptative appliquée à un système multivariable

L'algorithme que nous comptons utiliser pour l'application de la technique de commande non-linéaire adaptative emploie la linéarisation au sens entrée/sortie et l'approche du modèle de référence [62].

Avant de développer cette commande, nous donnons un aperçu de sa théorie appliquée à un système multivariable. Cette méthode ne requiert aucunement la connaissance des paramètres du système, comme l'exige la technique de commande adaptative appliquée aux systèmes non-linéaires développée par Slotine [46]. Un avantage additionnel se manifeste par le fait que cette méthode n'utilise pas la sur-paramétrisation qui peut engendrer des problèmes de stabilité et/ou de convergence [64]. Ainsi, cet algorithme garantit la stabilité et la robustesse des systèmes non-linéaires en présence d'incertitudes paramétriques.

Considérons le système multivariable paramétrisé de l'équation (4.1).

$$\begin{aligned}
 \dot{x} &= f(x, \theta) + g_1(x, \theta)u_1 + \dots + g_p(x, \theta)u_p \\
 y_1 &= h_1(x, \theta) \\
 y_2 &= h_2(x, \theta) \\
 &\vdots \\
 y_p &= h_p(x, \theta)
 \end{aligned} \tag{4.1}$$

Où $x \in \mathbb{R}^n$ est le vecteur d'état, $u_i \in \mathbb{R}^m$ sont les entrées de la loi de commande, $\theta \in \mathbb{R}^q$ est le vecteur des paramètres inconnus ou variables, y_i sont les sorties et f , g_i et h_i sont des fonctions non-linéaires.

Supposons que les fonctions non-linéaires sont de la forme suivante :

$$\begin{aligned} f(x, \theta) &= f_0(x) + \sum_{i=1}^m f_i(x) \theta_i \\ g_i(x, \theta) &= g_{i0}(x) + \sum_{j=1}^m g_{ij}(x) \theta_j \end{aligned} \quad (4.2)$$

Sous cette condition, le modèle mathématique du système peut être réécrit sous forme d'un système linéairement contrôlable comme décrit par l'équation (4.3), utilisant la transformation des coordonnées $\hat{z} = \hat{T}(x, \theta)$ donnée par (4.5) et une transformation de l'entrée u donnée par l'équation (4.6) avec v une loi de commande auxiliaire utilisée pour stabiliser le système et u la loi de commande permettant de linéariser le système.

$$\dot{\hat{z}} = A \hat{z} + b v \quad (4.3)$$

Avec A et b les matrices définies dans (4.4) :

$$A = \begin{bmatrix} 0 & 1 & 0 & \dots & \dots & 0 \\ 0 & 0 & 1 & 0 & \dots & 0 \\ & & & \ddots & & \\ 0 & 0 & 0 & \dots & \dots & 1 \\ 0 & 0 & \dots & \dots & \dots & 0 \end{bmatrix} \text{ et } b = \begin{bmatrix} 0 \\ \vdots \\ \vdots \\ 0 \\ 1 \end{bmatrix} \quad (4.4)$$

$$\hat{z}_i^j(x, \theta) = L_f^{i-1} \hat{T}_j(x, \theta) \quad (4.5)$$

$$\hat{u} = \alpha(x, \theta) + \beta^{-1}(x, \theta) \hat{v} \quad (4.6)$$

Avec :

$$\alpha(x, \theta) = \beta^{-1}(x, \theta) \begin{bmatrix} L_f^1 \hat{T}_1(x, \theta) & \dots & L_f^m \hat{T}_1(x, \theta) \end{bmatrix}^T \quad (4.7)$$

$$\beta(x, \theta) = \begin{bmatrix} L_{g1} L_f^{k_1-1} \hat{T}_1 & \dots & L_{gm} L_f^{k_1-1} \hat{T}_1 \\ \vdots & & \vdots \\ L_{g1} L_f^{k_m-1} \hat{T}_1 & \dots & L_{gm} L_f^{k_m-1} \hat{T}_1 \end{bmatrix} \quad (4.8)$$

En appliquant le changement de coordonnées de l'équation (4.5) et en utilisant la loi de commande \hat{u} de l'équation (4.6), les nouvelles variables d'état du système sont données par l'équation (4.9). Ces variables d'état peuvent finalement être écrites sous la forme canonique donnée par l'équation (4.10) :

$$\dot{\hat{z}} = \frac{\partial \hat{T}}{\partial x} \left(f(x, \theta) + \sum_{i=1}^m g_i(x, \theta) \hat{u}_i \right) + \frac{\partial \hat{T}}{\partial \hat{\theta}} \dot{\hat{\theta}} \quad (4.9)$$

$$\dot{\hat{z}} = A \hat{z} + B \hat{v} + w^1(x, \hat{\theta}, \hat{v}) \Delta \theta + w^2(x, \hat{\theta}) \dot{\hat{\theta}} \quad (4.10)$$

Avec $w^1 = [w_1^1, \dots, w_m^1]^T$ et chaque matrice $w_i^1(x, \hat{\theta}, \hat{v})$ $i=1, \dots, m$ est donnée par l'équation (4.11) et $w^2(x, \hat{\theta})$ est donnée par l'équation (4.12) :

$$w_i^1(x, \hat{\theta}, \hat{v}) = \begin{bmatrix} L_{f_1} \hat{T}_1 & \dots & L_{f_q} \hat{T}_1 \\ L_{f_1} L_{f_i} \hat{T}_1 & \dots & L_{f_q} L_{f_i} \hat{T}_1 \\ \vdots & & \vdots \\ L_{f_1} L_{f_i}^{k_i-2} \hat{T}_1 & \dots & L_{f_q} L_{f_i}^{k_i-2} \hat{T}_1 \\ L_{f_1} L_{f_i}^{k_i-1} \hat{T}_1 + L_{g_1} L_{f_i}^{k_i-1} \hat{T}_1 \hat{u} & \dots & L_{f_q} L_{f_i}^{k_i-1} \hat{T}_1 + L_{g_q} L_{f_i}^{k_i-1} \hat{T}_1 \hat{u} \end{bmatrix} \quad (4.11)$$

$$w^2(x, \hat{\theta}) = \frac{\partial T(x, \hat{\theta})}{\partial \hat{\theta}} \quad (4.12)$$

Le modèle de référence est alors défini par l'équation (4.13) :

$$\dot{z}_m = A_m z_m + b_m r \quad (4.13)$$

Il est composé de m sous-systèmes indépendants et asymptotiquement stables de dimension k_i , comme le montre l'équation (4.14) :

$$\dot{z}_m^i = A_m^i z_m^i + b_m^i r_i \quad (4.14)$$

Avec, $z_m^i \in \mathbb{R}^{k_i}$ et A_m^i et b_m^i les matrices définies dans (4.15) :

$$A_m^i = \begin{bmatrix} 0 & 1 & \dots & 0 \\ 0 & 0 & & 0 \\ \vdots & & \ddots & \\ -k_o^i & \dots & \dots & -k_{k_i}^i - 1 \end{bmatrix} \quad b_m^i = b = \begin{bmatrix} 0 \\ 0 \\ \vdots \\ 0 \\ 1 \end{bmatrix} \quad (4.15)$$

La loi de commande $\hat{v} = [\hat{v}_1, \dots, \hat{v}_m]^T$ est alors conçue de sorte que :

$$\hat{v}_i = -\sum_{j=1}^{k_i} k_{j-1}^i \hat{z}_j^i + r_i \quad (4.16)$$

Considérons ensuite “ \hat{e} ” comme étant l'erreur définie par l'équation (4.17) et dont la dérivée satisfait l'équation (4.18) :

$$\hat{e} = \hat{z} - z_m \quad (4.17)$$

$$\dot{\hat{e}} = A_m \hat{e} + w^1 \Delta\theta + w^2 \dot{\hat{\theta}} \quad (4.18)$$

Comme mentionné dans [62], l'existence du terme non-linéaire $w^2(x, \hat{\theta})\dot{\hat{\theta}}$ préconise l'utilisation du concept de l'erreur augmentée, dans le but de mettre l'équation (4.10) dans une forme familière. Nous considérons ainsi "η" comme étant l'erreur augmentée définie par (4.19). La dérivée de "ε" satisfait l'équation (4.20) et celle de "η" satisfait l'équation (4.21).

$$\hat{\eta} = \hat{e} - \hat{\varepsilon} \quad (4.19)$$

$$\dot{\hat{\varepsilon}} = A_m \hat{\varepsilon} + w^2 \dot{\hat{\theta}} \quad (4.20)$$

$$\dot{\hat{\eta}} = A_m \hat{\eta} + w^1 \Delta\theta \quad (4.21)$$

Considérons ensuite une fonction candidate de Lyapunov donnée par l'équation (4.22).

$$V = \eta^T P \eta + \Delta\theta^T \Gamma^{-1} \Delta\theta \quad (4.22)$$

$\Gamma > 0$ est la matrice d'adaptation des gains et $P = P^T > 0$ est la matrice solution de l'équation de Lyapunov donnée par l'équation (4.23).

$$A_m^T P + P A_m = -I \quad (4.23)$$

Il est donc indispensable que la loi d'adaptation des paramètres garantisse que la dérivée de la fonction candidate de Lyapunov, donnée par l'équation (4.24), soit négative.

$$\dot{V} = -\eta^T \eta + 2\eta^T P W^1 \Delta \theta + 2\Delta \dot{\theta}^T \Gamma^{-1} \Delta \theta \quad (4.24)$$

Ce qui justifie l'équation (4.25) et par conséquent justifie le choix de la loi d'adaptation des paramètres donnée par l'équation (4.26) :

$$0 = 2\eta^T P W^1 \Delta \theta + 2\Delta \dot{\theta}^T \Gamma^{-1} \Delta \theta \quad (4.25)$$

$$\dot{\hat{\theta}} = -\Delta \dot{\hat{\theta}} = \Gamma \sum_{i=1}^m w_i^{1T} (x, \hat{\theta}, \hat{u}) P_i^T \eta_i \quad (4.26)$$

4.4 Application de la technique de commande non-linéaire adaptative au système multivariable étudié

La contribution de ce travail consiste à concevoir une technique de commande non-linéaire associée à un modèle de référence (MRAC) basé sur le concept développé par Akhrif [62]. Cette technique de commande permet au système d'atteindre les performances désirées et de réduire l'influence des incertitudes et des perturbations que peuvent subir les différents paramètres et/ou les variables du système. Ainsi, les correcteurs sont conçus de sorte que le système en boucle fermée ait la dynamique désirée.

Comme nous l'avons exposé dans le rappel théorique de cette méthode [62], la conception de cette technique de commande découle de plusieurs étapes. En effet, les équations d'état sont tout d'abord paramétrisées puis la transformation des coordonnées est effectuée. La loi de commande non-linéaire est ensuite conçue et la représentation des équations d'état non-linéaires en boucle fermée est déduite. Enfin le modèle de référence est choisi et la loi de commande stabilisante et la loi d'adaptation des paramètres sont conçues.

Nous développons dans ce paragraphe chacune de ces étapes conduisant à l'application de la technique de commande non-linéaire adaptative avec modèle de référence à notre système.

4.4.1 Paramétrisation des équations d'état

Avant d'entamer cette première étape, nous allons effectuer un autre changement de variable décrit par l'équation (4.28) au niveau de l'équation (4.27), ce qui permet d'aboutir à l'équation (4.29) dont les non-linéarités ont été réduites.

$$\frac{d(V_{dc+} + V_{dc-})}{dt} = \frac{[3 e_d i_d + i_0 (V_{dc+} - V_{dc-})]}{C(V_{dc+} + V_{dc-})} - \frac{ich_+ + ich_-}{C} \quad (4.27)$$

$$x_5 = \frac{1}{2} X_5^2 \quad (4.28)$$

$$\frac{d\left(\frac{(V_{dc+} + V_{dc-})^2}{2}\right)}{dt} = \frac{[3 e_d i_d + i_0 (V_{dc+} - V_{dc-})]}{C} - \frac{i_{ch+} + i_{ch-}}{C} \sqrt{2 \frac{(V_{dc+} + V_{dc-})^2}{2}} \quad (4.29)$$

Nous pouvons à présent paramétrer les équations d'état du système, tel que présenté dans le système d'équations (4.30) :

$$\begin{cases} \dot{x}_1 = \theta_1 + \theta_2 x_2 - \theta_3 u_1 \\ \dot{x}_2 = \theta_4 - \theta_2 x_1 - \theta_3 u_2 \\ \dot{x}_3 = \theta_5 - \theta_3 u_3 \\ \dot{x}_4 = -\theta_6 x_3 - \theta_7 \\ \dot{x}_5 = \theta_8 x_1 + \theta_6 x_3 x_4 - \theta_9 \sqrt{x_5} \end{cases} \quad (4.30)$$

Où x est le nouveau vecteur d'état, θ est le vecteur des paramètres et u_i ($i=1,\dots,3$) sont les entrées de la loi de commande données par l'équation (4.31).

$$x = \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \end{bmatrix} = \begin{bmatrix} i_d \\ i_q \\ i_0 \\ V_{dc+} - V_{dc-} \\ \frac{1}{2}(V_{dc+} + V_{dc-})^2 \end{bmatrix}; \quad \theta = \begin{bmatrix} \theta_1 \\ \theta_2 \\ \theta_3 \\ \theta_4 \\ \theta_5 \\ \theta_6 \\ \theta_7 \\ \theta_8 \\ \theta_9 \end{bmatrix} = \begin{bmatrix} \frac{e_d}{L} \\ \omega \\ \frac{1}{L} \\ \frac{e_q}{L} \\ \frac{e_0}{L} \\ \frac{1}{C} \\ \frac{i_{ch+} - i_{ch-}}{C} \\ \frac{3e_d}{C} \\ \sqrt{2} \frac{i_{ch+} + i_{ch-}}{C} \end{bmatrix}; \quad u = \begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} = \begin{bmatrix} V_d \\ V_q \\ V_0 \end{bmatrix} \quad (4.31)$$

Ensuite, les signaux de sortie à contrôler sont choisis de la même façon que pour la technique non-linéaire développée au chapitre précédent. Ces derniers sont donnés par l'équation (4.32).

$$\begin{aligned} y_1 &= x_2 = i_q \\ y_2 &= x_4 = V_{dc+} - V_{dc-} \\ y_3 &= x_5 = \frac{(V_{dc+} + V_{dc-})^2}{2} \end{aligned} \quad (4.32)$$

4.4.2 Transformation des coordonnées

La méthode suivie requiert que le modèle d'état du système soit mis sous une forme canonique. Pour ce faire, nous appliquons un changement de coordonnées permettant d'aboutir aux nouvelles coordonnées données par le système d'équations (4.33) :

$$\begin{cases} \hat{z}_1 = x_2 \\ \hat{z}_2 = x_4 \\ \hat{z}_3 = -\hat{\theta}_6 x_3 - \hat{\theta}_7 \\ \hat{z}_4 = x_5 \\ \hat{z}_5 = \hat{\theta}_8 x_1 + \hat{\theta}_6 x_3 x_4 - \hat{\theta}_9 \sqrt{x_5} \end{cases} \quad (4.33)$$

Considérons l'erreur d'estimation définie par l'équation (4.34) :

$$\Delta\theta_j = \theta_j - \hat{\theta}_j \quad (j=1, \dots, 9) \quad (4.34)$$

En considérant l'équation (4.34) de l'erreur d'estimation et en la combinant avec les nouvelles coordonnées de l'équation (4.33), les nouvelles équations d'état peuvent être établies selon le système d'équations (4.35) :

$$\begin{aligned} \dot{\hat{z}}_1 = & -\frac{\hat{\theta}_2}{\hat{\theta}_8} \left[\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4} \right] - \hat{\theta}_3 u_2 + \hat{\theta}_4 \\ & - \frac{1}{\hat{\theta}_8} \left[\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4} \right] \Delta\theta_2 - u_2 \Delta\theta_3 + \Delta\theta_4 \end{aligned} \quad (4.35a)$$

$$\dot{\hat{z}}_2 = \hat{z}_3 + \frac{\Delta\theta_6}{\hat{\theta}_6} (\hat{z}_3 + \hat{\theta}_7) - \Delta\theta_7 \quad (4.35b)$$

$$\dot{\hat{z}}_3 = \frac{\hat{\theta}_6}{\hat{\theta}_6} (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_3 \hat{\theta}_6 u_3 - \hat{\theta}_5 \hat{\theta}_6 + \hat{\theta}_6 \Delta\hat{\theta}_3 u_3 - \hat{\theta}_6 \Delta\theta_5 - \hat{\theta}_7 \quad (4.35c)$$

$$\dot{\hat{z}}_4 = \hat{z}_5 - \frac{\Delta\theta_6}{\hat{\theta}_6} \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \frac{\Delta\theta_8}{\hat{\theta}_8} [\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4}] - \Delta\theta_9 \sqrt{\hat{z}_4} \quad (4.35d)$$

$$\begin{aligned} \dot{\hat{z}}_5 = & \hat{\theta}_8 \hat{\theta}_1 + \hat{\theta}_8 \hat{\theta}_2 \hat{z}_1 - \hat{\theta}_8 \hat{\theta}_3 u_1 + \hat{\theta}_5 \hat{\theta}_6 \hat{z}_2 - \hat{\theta}_6 \hat{\theta}_3 \hat{z}_2 u_3 - (\hat{z}_3 + \hat{\theta}_7)^2 \\ & + \hat{\theta}_7 (\hat{z}_3 + \hat{\theta}_7) - \frac{\hat{\theta}_9}{2\sqrt{\hat{z}_4}} \hat{z}_5 + \hat{\theta}_8 \Delta\theta_1 + \hat{\theta}_8 \hat{z}_1 \Delta\theta_2 - [\hat{\theta}_8 u_1 + \hat{\theta}_6 \hat{z}_2 u_3] \Delta\theta_3 \\ & + \hat{\theta}_6 \hat{z}_2 \Delta\theta_5 + \frac{\Delta\theta_6}{\hat{\theta}_6} \left[-(\hat{z}_3 + \hat{\theta}_7)^2 + \frac{\hat{\theta}_9}{2\sqrt{\hat{z}_4}} \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) \right] \\ & + (\hat{z}_3 + \hat{\theta}_7) \Delta\theta_7 - \frac{\Delta\theta_8}{\hat{\theta}_8} \left[\frac{\hat{\theta}_9}{2\sqrt{\hat{z}_4}} (\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4}) \right] + \frac{\hat{\theta}_9 \Delta\theta_9}{2} \\ & - \frac{\hat{\theta}_6}{\hat{\theta}_6} \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \frac{\hat{\theta}_8}{\hat{\theta}_8} [\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4}] - \hat{\theta}_9 \sqrt{\hat{z}_4} \end{aligned} \quad (4.35e)$$

4.4.3 Détermination des lois de commande linéarisantes

En vue de linéariser le nouveau modèle d'état non-linéaire, les lois de commande linéarisantes du système d'équations (4.36) sont déduites :

$$\begin{aligned} u_1 = & -\frac{1}{\hat{\theta}_8 \hat{\theta}_3} \left[v_1 - \hat{\theta}_8 \hat{\theta}_1 - \hat{\theta}_8 \hat{\theta}_2 \hat{z}_1 + \hat{z}_2 v_3 + \hat{z}_3^2 + \hat{\theta}_7 \hat{z}_3 + \frac{\hat{\theta}_9}{2\sqrt{\hat{z}_4}} \hat{z}_5 \right] \\ u_2 = & -\frac{1}{\hat{\theta}_3} \left[v_2 - \hat{\theta}_4 + \frac{\hat{\theta}_2}{\hat{\theta}_8} (\hat{z}_5 + \hat{z}_2 (\hat{\theta}_7 + \hat{z}_3) + \hat{\theta}_9 \sqrt{\hat{z}_4}) \right] \\ u_3 = & \frac{1}{\hat{\theta}_3 \hat{\theta}_6} (v_3 + \hat{\theta}_5 \hat{\theta}_6) \end{aligned} \quad (4.36)$$

4.4.4 La représentation en modèle d'état non-linéaire en boucle fermée

En substituant (4.36) dans (4.35), la représentation en modèle d'état non-linéaire en boucle fermée est obtenue comme présenté dans l'équation (4.37) :

$$\dot{\hat{z}} = A\hat{z} + B\hat{v} + W^1\Delta\theta + W^2\dot{\hat{\theta}} \quad (4.37)$$

\hat{z} est vecteur d'état et W^1 and W^2 sont des fonctions non-linéaires données par le système d'équations (4.38) :

$$\hat{z} = \begin{bmatrix} \hat{z}_1 \\ \hat{z}_2 \\ \hat{z}_3 \\ \hat{z}_4 \\ \hat{z}_5 \end{bmatrix}; \quad A = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 \end{bmatrix}; \quad B = \begin{bmatrix} 0 & 1 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 0 \\ 1 & 0 & 0 \end{bmatrix}; \quad W^1 = \begin{bmatrix} W_1^1 \\ W_2^1 \\ W_3^1 \end{bmatrix}; \quad (4.38a)$$

$$W_1^1 = \begin{bmatrix} 0 & -\frac{(\hat{z}_5 + \hat{z}_2(\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9\sqrt{\hat{z}_4})}{\hat{\theta}_8} & -u_2 & 1 & 0 & 0 & 0 & 0 & 0 \end{bmatrix} \quad (4.38b)$$

$$W_2^1 = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & \frac{\hat{z}_3 + \hat{\theta}_7}{\hat{\theta}_6} & -1 & 0 & 0 \\ 0 & 0 & \hat{\theta}_6 u_3 & 0 & -\hat{\theta}_6 & 0 & 0 & 0 & 0 \end{bmatrix} \quad (4.38c)$$

$$W_3^1 = \begin{bmatrix} 0 & \hat{\theta}_8 & 0 & \hat{\theta}_8 \hat{z}_1 & -(\hat{\theta}_8 u_1 + \hat{\theta}_6 \hat{z}_2 u_3) & 0 & \hat{\theta}_6 \hat{z}_2 & \left(\frac{\hat{\theta}_9}{2\sqrt{\hat{z}_4}} \hat{z}_2 \frac{\hat{z}_3 + \hat{\theta}_7}{\hat{\theta}_6} \right) - \frac{(\hat{z}_3 + \hat{\theta}_7)^2}{\hat{\theta}_6} & 0 & \frac{\hat{z}_3 + \hat{\theta}_7}{2\sqrt{\hat{z}_4} \hat{\theta}_8} & \frac{\hat{\theta}_9 (\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4})}{2\sqrt{\hat{z}_4} \hat{\theta}_8} \\ -\hat{z}_2 \frac{\hat{z}_3 + \hat{\theta}_7}{\hat{\theta}_6} & \left(\frac{\hat{\theta}_9}{2\sqrt{\hat{z}_4}} \hat{z}_2 \frac{\hat{z}_3 + \hat{\theta}_7}{\hat{\theta}_6} \right) - \frac{(\hat{z}_3 + \hat{\theta}_7)^2}{\hat{\theta}_6} & \frac{(\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4})}{\hat{\theta}_8} & -\frac{\hat{\theta}_9 (\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4})}{2\sqrt{\hat{z}_4} \hat{\theta}_8} & \frac{\hat{\theta}_9 (\hat{z}_5 + \hat{z}_2 (\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4})}{2\sqrt{\hat{z}_4} \hat{\theta}_8} & \frac{\hat{\theta}_9}{2} \end{bmatrix}^T \quad (4.38d)$$

$$W^2 = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & \frac{\hat{z}_3 + \hat{\theta}_7}{\hat{\theta}_6} & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & -\hat{z}_2 \frac{\hat{z}_3 + \hat{\theta}_7}{\hat{\theta}_6} & 0 & \frac{(\hat{z}_5 + \hat{z}_2(\hat{z}_3 + \hat{\theta}_7) + \hat{\theta}_9 \sqrt{\hat{z}_4})}{\hat{\theta}_8} & -\sqrt{\hat{z}_4} \end{bmatrix} \quad (4.38e)$$

4.4.5 Conception du modèle de référence

Le modèle de référence suggéré par l'équation (4.13) se compose, dans notre application, de trois sous-systèmes indépendants définis par les équations (4.39a), (4.39b) et (4.39c) où r_1 , r_2 , r_3 sont les références des entrées qui sont uniformément bornées.

$$\dot{z}_m^1 = \underbrace{\begin{bmatrix} -k_{11} \end{bmatrix}}_{A_m^1} \underbrace{\begin{bmatrix} z_1 \end{bmatrix}}_{z_m^1} + \underbrace{\begin{bmatrix} 1 \end{bmatrix}}_{b_m^1} r_1 \quad (4.39a)$$

$$\dot{z}_m^2 = \underbrace{\begin{bmatrix} 0 & 1 \\ -k_{21} & -k_{22} \end{bmatrix}}_{A_m^2} \underbrace{\begin{bmatrix} z_2 \\ z_3 \end{bmatrix}}_{z_m^2} + \underbrace{\begin{bmatrix} 0 \\ 1 \end{bmatrix}}_{b_m^2} r_2 \quad (4.39b)$$

$$\dot{z}_m^3 = \underbrace{\begin{bmatrix} 0 & 1 \\ -k_{31} & -k_{32} \end{bmatrix}}_{A_m^3} \underbrace{\begin{bmatrix} z_4 \\ z_5 \end{bmatrix}}_{z_m^3} + \underbrace{\begin{bmatrix} 0 \\ 1 \end{bmatrix}}_{b_m^3} r_3 \quad (4.39c)$$

Il est ensuite indispensable de vérifier la stabilité de chaque sous-système [46] [62]. Ceci revient à choisir les matrices $P^i = P^{iT} > 0$ de sorte qu'elles satisfassent à l'équation de Lyapunov (4.23).

4.4.6 Conception de la loi de commande stabilisante et de la loi d'adaptation des paramètres

Notre objectif est de concevoir une loi d'adaptation des paramètres indépendante des conditions initiales et qui assure $\lim_{t \rightarrow \infty} e(t) = 0$.

En considérant l'équation de l'erreur (4.17) et en remplaçant $\dot{\hat{z}}$ et \dot{z}_m par leurs expressions respectives données par les équations (4.10) et (4.13), nous aboutissons à la nouvelle équation de l'erreur (4.40), vu que $b = b_m$ et que $\hat{v} = -k\hat{z} + r$:

$$\dot{e} = \dot{\hat{z}} - \dot{z}_m = \underbrace{(A - bk)}_{A_m} \hat{z} - A_m z_m + W^1 \Delta \theta + W^2 \dot{\hat{\theta}} \quad (4.40)$$

Ainsi l'équation de l'erreur finale devient :

$$\dot{e} = A_m e + W^1 \Delta \theta + W^2 \dot{\hat{\theta}} \quad (4.41)$$

Ensuite, les lois de commande stabilisantes sont déduites par l'équation (4.42), en vue d'imposer la dynamique désirée grâce à un choix judicieux des gains k_{ij} ($i=1,2,3$ $j=1, 2$).

$$\hat{v} = -k\hat{z} + r \rightarrow \begin{cases} \hat{v}_1 = -k_{11} (\hat{z}_1 - z_1^*) \\ \hat{v}_2 = -k_{22} (\hat{z}_3 - z_3^*) - k_{21} (\hat{z}_2 - z_2^*) \\ \hat{v}_3 = -k_{32} (\hat{z}_5 - z_5^*) - k_{31} (\hat{z}_4 - z_4^*) \end{cases} \quad (4.42)$$

Comme l'exige la méthode appliquée, l'erreur augmentée η est définie entraînant l'équation (4.43) qui suggère la fonction candidate de Lyapunov donnée par l'équation (4.22). Ainsi, les lois d'adaptation des paramètres sont déduites comme suit :

$$\dot{\hat{\theta}} = \Gamma \sum_{i=1}^3 W_i^{1T} (x, \hat{\theta}, v) P_i^T \eta_i \quad (4.43)$$

$$\dot{\varepsilon} = A_m \varepsilon + W^2 \Gamma \sum_{i=1}^3 W_i^{1T} (x, \hat{\theta}, v) P_i^T \eta_i \quad (4.44)$$

La figure 69 montre le schéma bloc de la commande non-linéaire adaptative appliquée au redresseur triphasé PNC.

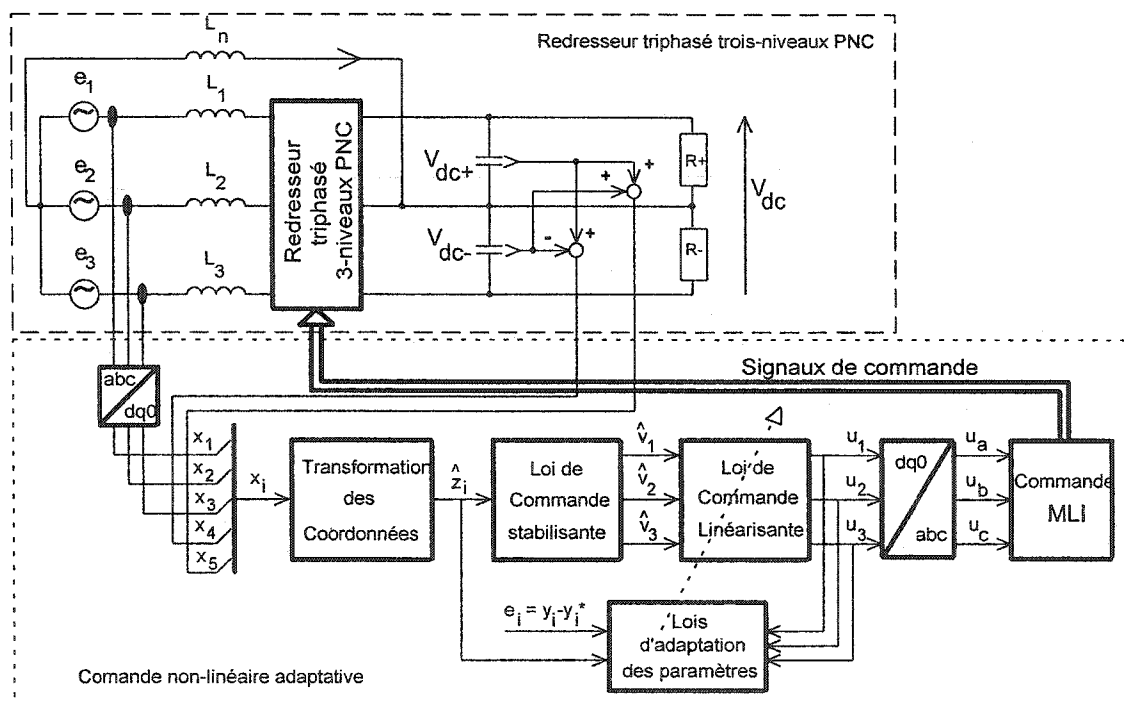


Figure 69 Schéma bloc de la commande non-linéaire adaptative appliquée au redresseur triphasé PNC

4.5 Résultats de la simulation

Les performances de la technique de commande appliquée à notre système sont évaluées par les résultats de simulation obtenus [91] utilisant le logiciel PSB pour la partie puissance et Simulink pour la partie commande, tous deux sous l'environnement Matlab. La simulation est réalisée toujours pour les mêmes paramètres du circuit à savoir :

- La tension d'entrée efficace $e_{1,2,3} = 220 \text{ V}_{\text{rms}}$;
- L'inductance de ligne $L = 3\text{mH}$;
- Les condensateurs de sortie $C_+ = C_- = 8800\mu\text{F}$;
- La tension de sortie totale $V_{\text{dc}} = 700\text{V}$;
- La fréquence de commutation $f_d = 3 \text{ kHz}$;
- La puissance nominale $P_n = 25 \text{ kW}$.

Les gains utilisés pour la simulation sont identiques à ceux de la version non-adaptative et sont donnés dans l'équation (4.45) :

$$\begin{aligned}
 k_{11} &= 100; \\
 k_{21} &= 25; \\
 k_{22} &= 20; \\
 k_{31} &= 25; \\
 k_{32} &= 20;
 \end{aligned} \tag{4.45}$$

Les pôles imposés en boucle fermée valent alors :

$$\begin{aligned}
 S_{11} &= -100 \\
 S_{21} &= -1.34 \\
 S_{22} &= -18.66 \\
 S_{31} &= -1.34 \\
 S_{32} &= -18.66
 \end{aligned} \tag{4.46}$$

La matrice Γ est choisie comme suit :

$$\Gamma_{9 \times 9} = \text{diag} [0.001] \quad (4.47)$$

La stabilité du système est vérifiée par le biais de la fonction “lyap” de Matlab, comme le montre l'équation (4.49). Cette fonction permet de déterminer les matrices $P_i (i = 1, \dots, 3)$ une fois les matrices modèle de référence des sous-systèmes $A_{m_i} (i = 1, \dots, 3)$ déterminées comme indiqué dans l'équation (4.48). Nous garantissons donc la stabilité du système en s'assurant que $P_i > 0$.

$$\begin{aligned} A_m^1 &= [-k_{11}] \\ A_m^2 &= [0 \ 1; -k_{21} \ -k_{22}] \\ A_m^3 &= [0 \ 1; -k_{31} \ -k_{32}] \end{aligned} \quad (4.48)$$

$$\begin{aligned} P_1 &= \text{lyap}(A_m^{1t}, A_m^1, I_1) \\ P_2 &= \text{lyap}(A_m^{2t}, A_m^2, I_2) \\ P_3 &= \text{lyap}(A_m^{3t}, A_m^3, I_3) \\ I_1 &= [1]; I_2 = [1 \ 0; 0 \ 1]; I_3 = [1 \ 0; 0 \ 1] \end{aligned} \quad (4.49)$$

4.5.1 Fonctionnement à puissance nominale

La simulation pour le régime permanent est effectuée à la puissance nominale $P_n = 25 \text{ kW}$. Le courant de ligne i_1 est donné dans la figure 70. Ce courant est sinusoïdal et atteint la valeur crête désirée de 53.7A. La valeur du THD_i est de 2.6% considérant l'harmonique (50^{ième}) à la fréquence de découpage [10]. Le facteur de puissance vaut 99.8%.

La figure 71 indique que la composante directe du courant de ligne i_d dans le référentiel synchrone atteint la valeur crête du courant de ligne. La composante en quadrature i_q a une valeur moyenne nulle confirmant ainsi que le courant de ligne et la tension de ligne

sont en phase et assurant par conséquent le fonctionnement à facteur de puissance unitaire.

Les tensions de sortie V_{dc+} et V_{dc-} sont données dans la figure 72. Ces tensions joignent la valeur désirée en régime permanent qui est de 350V et l'ondulation de ces tensions demeure très faible <1%. Il est intéressant de noter que les harmoniques circulant dans C_+ et ceux circulant dans C_- sont de phases opposées. Ainsi, leur somme, n'étant autre que la tension V_{dc} , a une très faible ondulation qui rend cette topologie très attrayante pour bon nombre d'applications.

Le courant dans la branche du neutre donné par la figure 73 est de valeur moyenne nulle vu que les charges aux bornes de C_+ et C_- sont équilibrées. La fréquence de découpage (3 kHz) ainsi que la troisième harmonique (180 Hz) apparaissent sur cette forme d'onde. Sa valeur maximum correspond à la valeur prévue par calcul. En effet, en régime équilibré nous pouvons écrire la relation (4.50) se basant sur la loi de Kirchhoff en courant, vu que les deux courants de charges sont égaux :

$$i_0 + i_{C+} = i_{C-} \quad (4.50)$$

En remplaçant i_{C+} et i_{C-} par leurs expressions respectives données par l'équation (4.51), nous aboutissons à la relation (4.52) qui donne la valeur maximum de ce courant, à la fréquence de découpage près.

$$\begin{aligned} i_{C+} &= C \frac{dV_{dc+}}{dt} \\ i_{C-} &= C \frac{dV_{dc-}}{dt} \end{aligned} \quad (4.51)$$

$$i_{0_{\max}} = C \frac{\Delta(V_{dc+} - V_{dc-})_{\max}}{\Delta t} = 8800\mu F \times 4V \times 180Hz = 6.33A \quad (4.52)$$

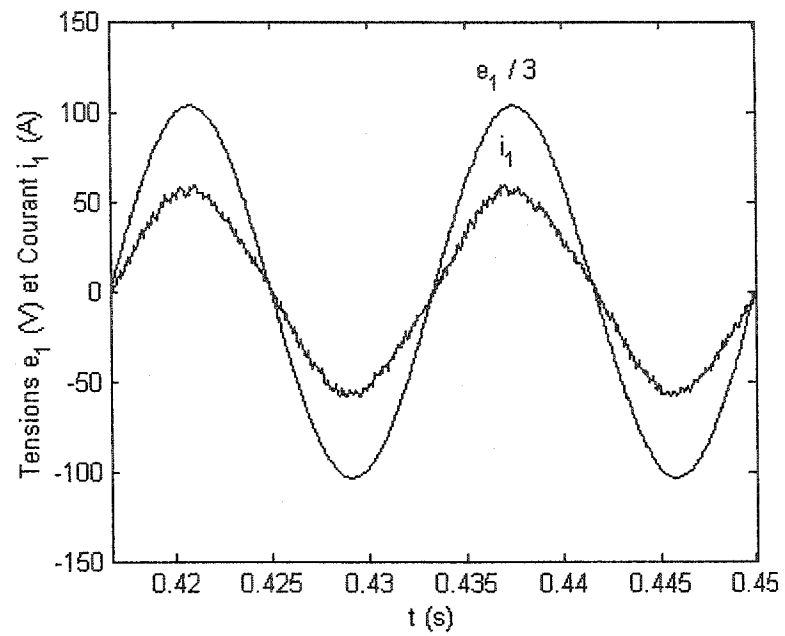


Figure 70 Courant de ligne i_l et tension de ligne e_l

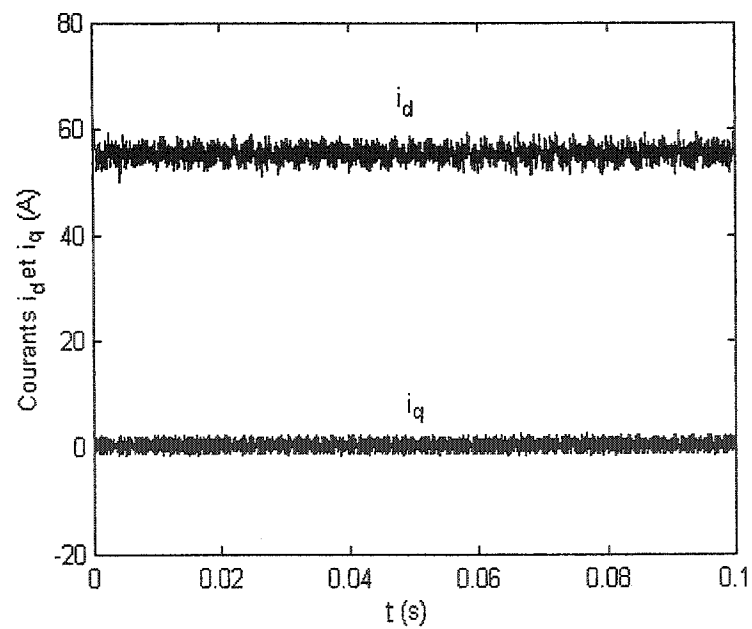


Figure 71 Composantes i_d , i_q du courant de ligne

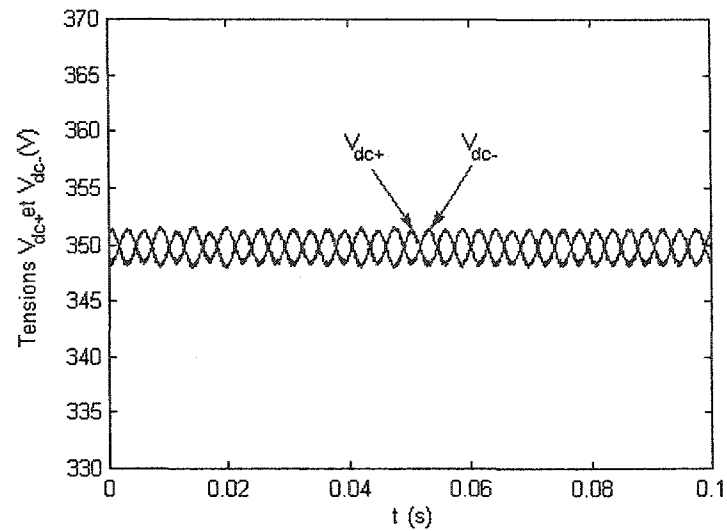


Figure 72 Tensions de sortie V_{dc+} et V_{dc-}

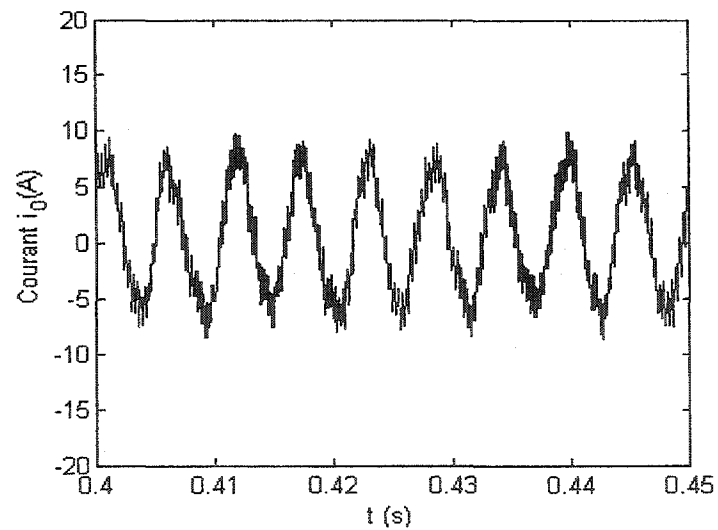


Figure 73 Courant dans la branche du neutre i_0

La figure 74 représente les grandeurs $(u_1, u_2, u_3) = (V_d, V_q, V_0)$ à la sortie de la loi de commande linéarisante normalisées par rapport à une échelle de 15/700 au niveau des tensions et de 15/53.7 au niveau des courants (vu que la tension de sortie représente la plus haute tension au niveau du système à 700V et le courant d'entrée représente le plus

haut courant au niveau du système à 53.7A). Nous remarquons que V_d , v_q et v_0 s'établissent, comme prévu, aux valeurs des points d'équilibre déterminés par le système d'équations suivant :

$$\frac{d_{idq0}}{dt} = 0 \Rightarrow \begin{cases} \frac{e_d}{L} + \omega i_q - \frac{V_d}{L} = 0 ; i_q = 0 \Rightarrow V_d = e_d = 6.66 \\ \frac{di_q}{dt} = \frac{e_q}{L} - \omega i_d - \frac{V_q}{L} ; e_q = 0 \Rightarrow V_q = -\omega L i_d = 2.93 \\ \frac{di_0}{dt} = \frac{e_0}{L} - \frac{V_0}{L} ; e_0 = 0 \Rightarrow V_0 = 0 \end{cases} \quad (4.53)$$

Les tensions u_a , u_b et u_c représentent quant à elles la transformée inverse dq0/abc des tensions V_d , V_q et V_0 . Elles sont ramenées également d'une échelle de 310V à 15V et sont présentées dans la figure 75. Ces signaux sont les références auxquelles sont comparées les deux ondes triangulaires en vue de réaliser la MLI et générer les signaux de commande du redresseur.

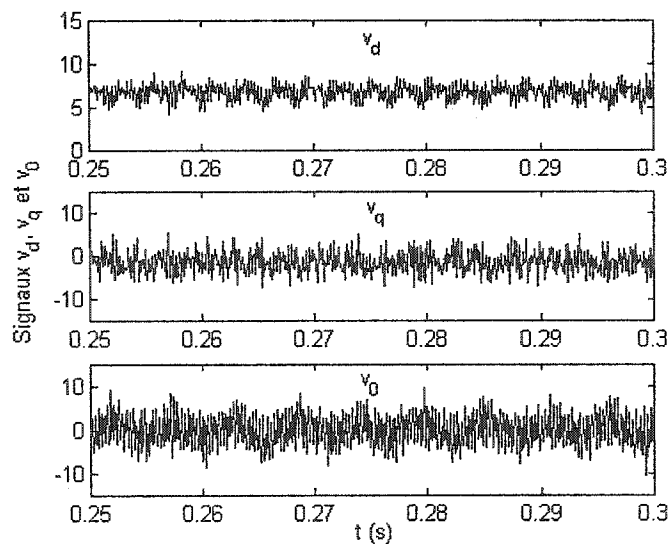


Figure 74 Signaux V_d , V_q et V_0 normalisés sur une échelle de ± 15

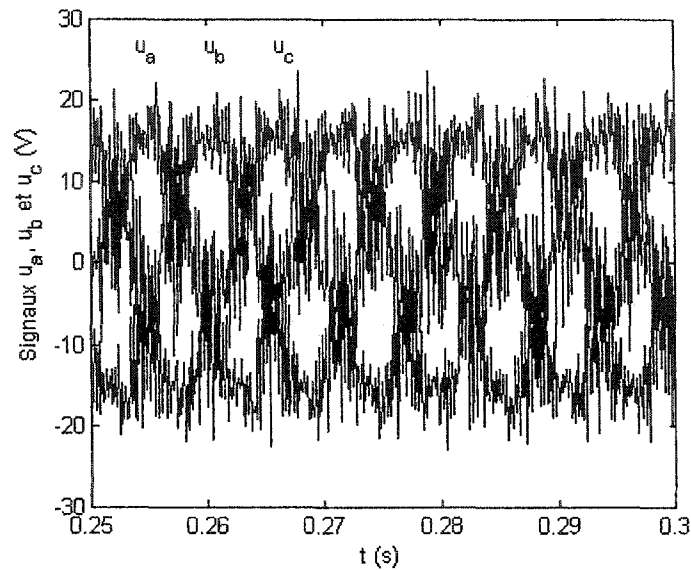


Figure 75 Signaux u_a , u_b et u_c normalisés sur une échelle de ± 15 et amplifiés en vue de la comparaison avec les ondes triangulaires T_{C+} et T_C .

4.5.2 Fonctionnement sous diverses variations paramétriques et perturbations de la source

Les performances du système en boucle fermée, sont observés sous des variations paramétriques et perturbations de la source [92] identiques à celle testées pour la technique de commande précédente, à savoir :

- Diminution de l'inductance élévatrice
- Variation de la fréquence du réseau
- Delestage d'une charge en sortie
- Diminution de l'amplitude de la tension d'une phase

Également, pour augmenter les performances des correcteurs, l'ajout d'un gain intégral dans l'équation de l'erreur est recommandé [87].

4.5.2.1 Diminution de l'inductance élévatrice

Ce test montre les performances du système lorsqu'il y a diminution de l'inductance dans une phase. L'inductance élévatrice L_1 varie de 3mH à 1mH, à $t=3/60s$, ce qui correspond à une diminution de 66%.

La figure 76 montre les trois courants de ligne. Nous pouvons observer l'augmentation de l'ondulation du courant i_1 , dont la phase est assujettie à cette variation. La figure 77 montre que l'ondulation des tensions de sortie demeure faible et que ces tensions demeurent équilibrées et régulées à la valeur désirée de 350V. Ceci indique que les correcteurs sont performants pour ce test.

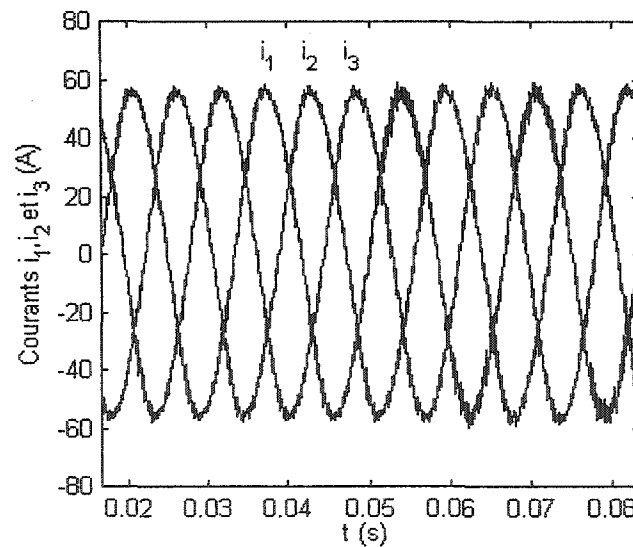


Figure 76 Courants i_1 , i_2 et i_3 lors de la diminution de l'inductance L_1

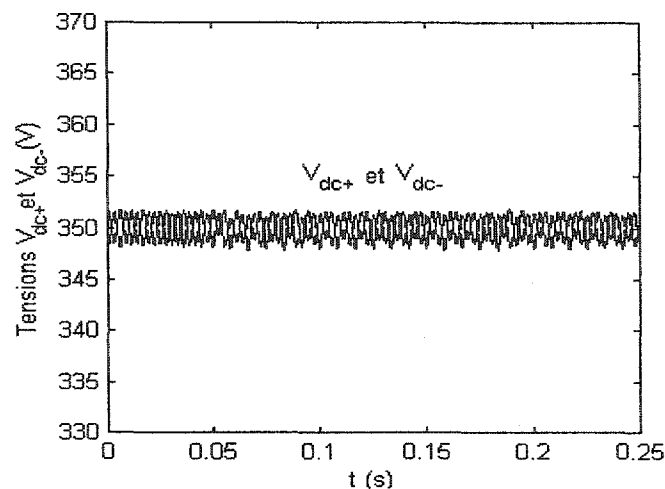


Figure 77 Tensions V_{dc+} et V_{dc-} lors de la diminution de l'inductance L_1

4.5.2.2 Variation de la fréquence du réseau

Afin de tester le comportement des correcteurs non-linéaires adaptatifs dans le cas de la variation de la fréquence du réseau, nous avons repris le même test que pour la technique précédente en ajoutant, durant cinq cycles, à la fréquence nominale du réseau, un signal sinusoïdal comme énoncé dans l'équation (4.54). Ainsi, cette dérivation sinusoïdale de 5% est équivalente à une modulation de la fréquence, habituellement fixe, du réseau. Notons que la dérivation est irréaliste vu que les normes [5] limitent cette dérivation à 0.5%, mais le but était de pousser encore plus loin les limites de la technique de commande.

$$e_1 = 220 \sqrt{2} \sin((2\pi 60 + (20 \sin(2\pi 20 t))) t) \quad (4.54)$$

D'après la figure 78, nous remarquons que le courant de ligne i_1 et le signal sinusoïdal de même amplitude que i_1 et de fréquence fixe (60 Hz) sont superposés avant et après la perturbation. Ils se dissocient durant les cinq cycles où la source est sollicitée prouvant que le facteur de puissance demeure unitaire malgré l'importance de la perturbation et

que la puissance active est totalement transférée au côté CC du convertisseur. Les tensions de sortie gardent une ondulation très faible (1.14%) malgré l'importance de la variation de la fréquence qui est de ($\pm 5.41\%$), comme le montre la figure 79.

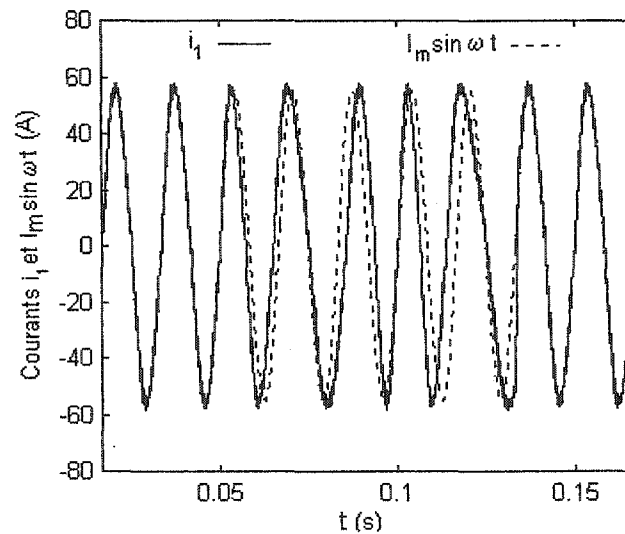


Figure 78 Courants i_1 et $I_m \sin \omega t$ lors de la variation de la fréquence du réseau

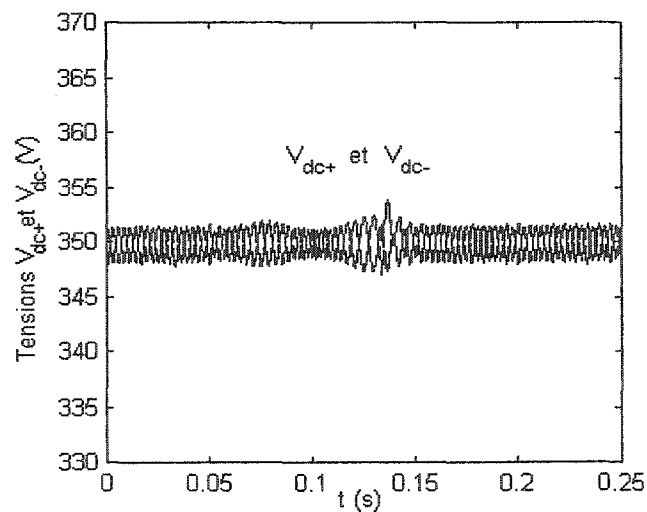


Figure 79 Tensions V_{dc+} et V_{dc-} lors de la variation de la fréquence du réseau

4.5.2.3 Délestage d'une charge en sortie

Ce test consiste à appliquer à partir de $t=2/60s$ la pleine puissance sur le bus CC+ et ouvrir la charge connectée au bus CC- de sorte à assurer $P_{n+} = 12.5 \text{ kW}$ et $P_{n-} = 0 \text{ kW}$. Comme les montre les figures 80 et 81, durant le premier régime permanent le courant i_0 dans la branche du neutre est nul. Il devient cependant de valeur moyenne négative durant la perte de la charge connectée au bus CC-, indiquant l'existence d'un déséquilibre. Les correcteurs du second sous-système stabilisent le courant i_0 à la valeur négative nécessaire au rééquilibrage des tensions de sortie V_{dc+} et V_{dc-} de sorte à ce qu'elles demeurent égales. Les correcteurs du troisième sous-système stabilisent quant à eux les tensions de sortie à leur valeur désirée de 350V. Il est à noter que le temps de réponse est très court (320 ms) si nous considérons l'importance du déséquilibre des charges de sortie (100% sur le bus CC-).

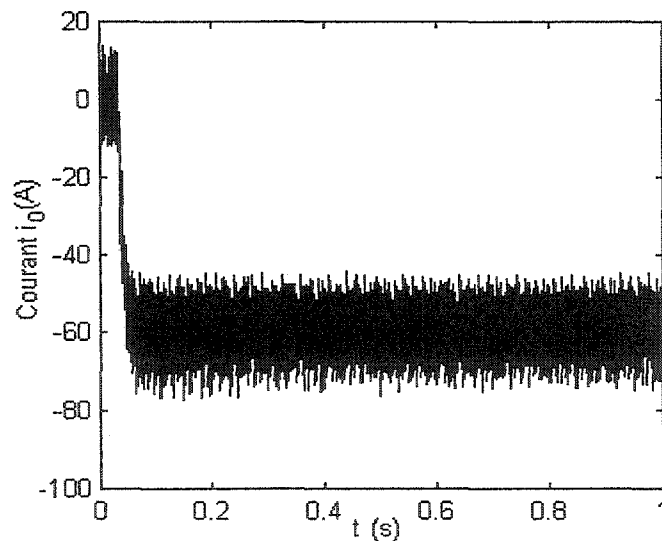


Figure 80 Courant homopolaire i_0 lors de la perte d'une charge en sortie

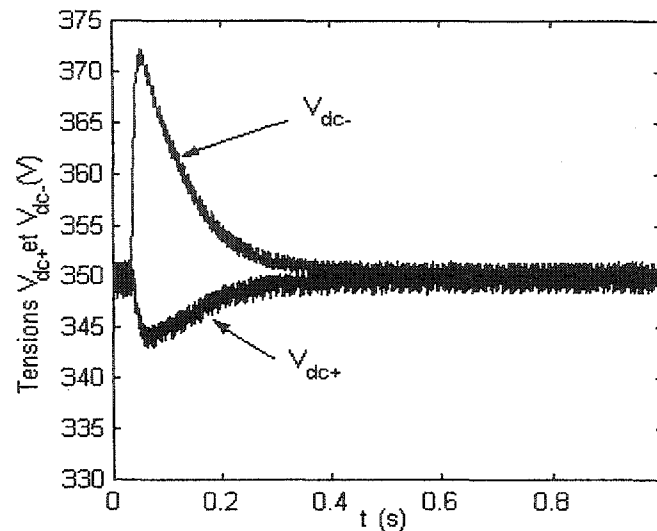


Figure 81 Tensions V_{dc+} et V_{dc-} lors de la perte d'une charge en sortie

4.5.2.4 Diminution de l'amplitude d'une phase de la source de tension triphasée

L'amplitude de la tension de la source e_1 est abaissée de 40% de sa valeur nominale durant quatre périodes à partir de $t = 2/60s$. Les figure 82 et 83 montrent que malgré la sévérité du test, les correcteurs demeurent performants en assurant l'équilibrage des puissances entre le côté CC et CA par l'augmentation de l'amplitude des courants de ligne. Nous constatons également, d'après la figure 82 que les trois courants de ligne sont de même amplitude lors de la perturbation, ce qui démontre que la boucle de commande est capable de maintenir le système équilibré en entrée et en sortie.

La figure 84 montre que les tensions de sortie V_{dc+} et V_{dc-} demeurent équilibrées et stabilisées à la valeur désirée moyennant une légère augmentation de l'ondulation $\Delta V_{dc\pm}$. Ces figures montrent également la rapidité des correcteurs à réagir ainsi que leur capacité à prévenir les forts dépassements contrairement au cas de la version non-adaptative de cette commande non-linéaire.

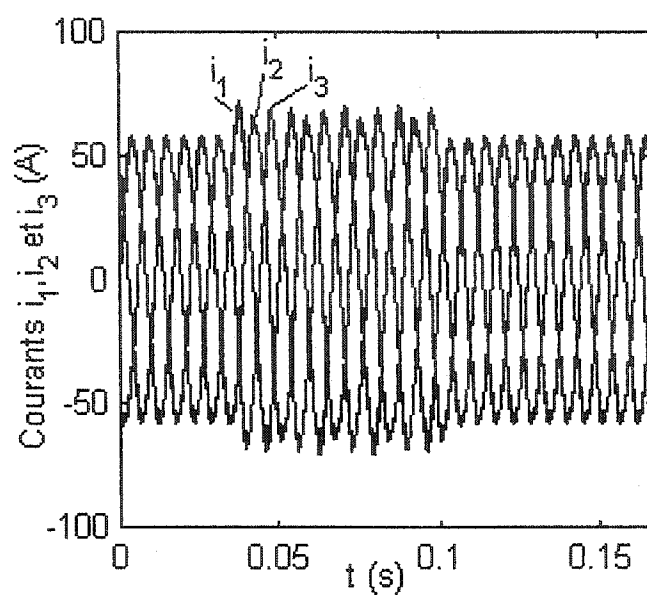


Figure 82 Courants i_1 , i_2 et i_3 lors de la diminution de l'amplitude de e_1

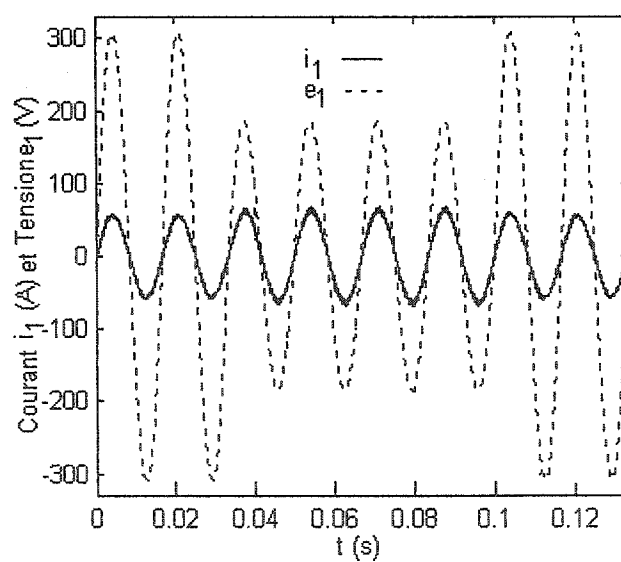


Figure 83 Tension e_1 et courant i_1 lors de la diminution de l'amplitude e_1

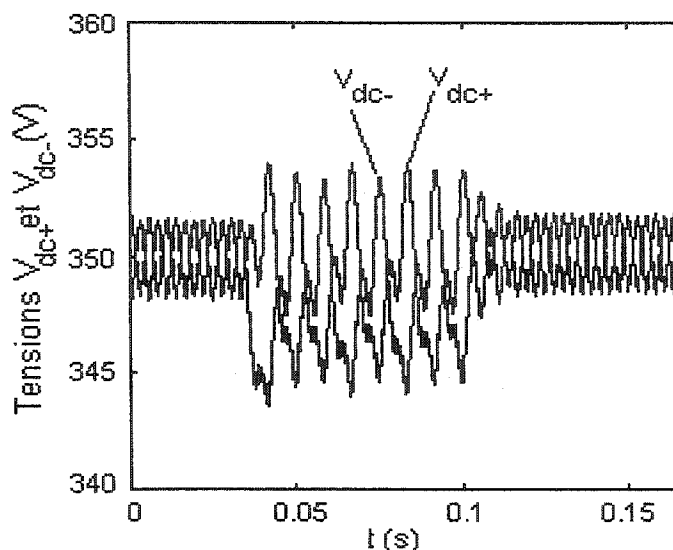


Figure 84 Tensions V_{dc+} et V_{dc-} lors de la diminution de l'amplitude de e_1

Comme pour la version non-adaptative, le tableau VI montre le THDi et l'amplitude de chacun des courants de ligne i_1 , i_2 et i_3 lors de la diminution de l'amplitude de la tension de phase e_1 . Nous constatons que le THDi a diminué de moitié, comparé aux résultats du tableau V et que les amplitudes des courants de ligne sont quasiment égales. Ceci complète les résultats obtenus dans les figures et montre la supériorité de cette technique de commande.

Tableau VI

Commande non-linéaire adaptative : THDi et amplitudes de i_1 , i_2 et i_3 lors de la diminution de e_1

	i_1	i_2	i_3
THDi (%)	6.24	5.32	7.81
Amplitude (%)	118	119.5	117

4.5.3 Conclusion

Dans ce chapitre, nous avons effectué le développement des équations mathématiques nécessaires à tester en simulation la technique de commande non-linéaire adaptative, basée sur l'approche du modèle de référence, au redresseur triphasé trois-niveaux PNC proposé. Cette technique de commande a considérablement amélioré le fonctionnement de ce dernier, non seulement en régime permanent équilibré, mais également durant les perturbations que nous avons testées.

Nous avons pu réduire davantage l'influence des variations paramétriques en comparaison avec la version non-adaptative surtout en ce qui concerne les deux derniers tests à savoir : la diminution de l'amplitude d'une phase de la source et le délestage d'une charge en sortie.

Nous pouvons ainsi conclure que cette technique de commande permet d'atteindre les résultats escomptés en limitant l'influence des variations paramétriques et en éliminant les répercussions des perturbations de la source sur les sorties du système.

Néanmoins, la simulation n'étant qu'un outil qui permet de tester et d'évaluer le comportement d'un système, la validation de ces méthodes de commande ne peut être effective que par la réalisation pratique d'un prototype expérimental.

Nous nous proposons donc dans le prochain chapitre de réaliser un prototype à puissance réduite qui permettrait de valider effectivement ces techniques de commande développées théoriquement et testées par simulation.

CHAPITRE 5

RÉALISATION PRATIQUE

Une fois toute l'étude théorique développée et les simulations effectuées, nous nous sommes proposés de réaliser un prototype expérimental à basse puissance 1230W permettant la validation des lois de commande évaluées au préalable théoriquement. Ce prototype consiste en une partie logicielle basée sur l'utilisation de Simulink et le Real Time Work Shop tous deux sous l'environnement Matlab et également de la carte à DSP DS1104 de dSPACE et une partie matérielle composée de :

- Un étage de puissance constitué du redresseur à MOSFET et leur circuit d'aide à la commutation, des inductances d'entrée, des condensateurs de sortie et de la charge
- Un étage électronique comprenant :
 - Les 12 circuits de commande des MOSFET
 - La carte d'isolation entre le port E/S de la carte DS1104
 - Les circuits de mesures des courants CA et des tensions CC
 - Le circuit de synchronisation entre la source de tension triphasé et la variable temps dans Simulink/Matlab

5.1 Partie logicielle

L'implantation des méthodes de commande linéaire, non-linéaire et adaptative a été possible grâce à l'utilisation de la carte à DSP DS1104 de dSPACE. Ses avantages principaux sont : la facilité d'utilisation, la rapidité d'exécution des tâches, la précision dans le calcul et le nombre important d'Entrée/Sortie (E/S) pour ne nommer que ceux là. Dans ce paragraphe, nous allons, dans un premier temps, donner une description des caractéristiques de la carte DS1104 utilisée. Nous exposerons ensuite son utilisation pour notre application.

5.1.1 Introduction sur la carte DS1104

La nouvelle génération des cartes à DSP de dSPACE est composée des dispositifs les plus compacts qui existent à ce jour et qui sont dédiés au développement des prototypes de commande rapides. Ils réduisent de façon étonnante le temps et le coût de développement de nouveaux algorithmes de commande. Leurs avantages principaux sont leur simplicité d'utilisation et leur commodité. En effet, l'interfaçage direct avec Simulink/Matlab® permet de concevoir les algorithmes de commande utilisant les blocs diagrammes graphiques de Simulink pour ensuite les faire valider directement en temps réel. Plus particulièrement, le kit ACE 1104 de dSPACE est un outil très attrayant destiné aux applications universitaires.

Les avantages de ce kit sont nombreux, puisqu'il offre la possibilité de :

- Tester les méthodes de commande en temps réel
- Se concentrer uniquement sur la conception de la technique de commande désirée
- Optimiser en temps réel les correcteurs
- Travailler avec une interface Windows facile à utiliser
- Implanter les modèles faits dans Simulink et directement les exécuter en temps réel dans dSPACE
- Observer le comportement des systèmes lors de changements des paramètres de façon interactive ou automatique.

5.1.2 Architecture interne du DS1104

L'architecture interne de la carte DS1104 se présente comme illustré dans la figure 85 [93-94] :

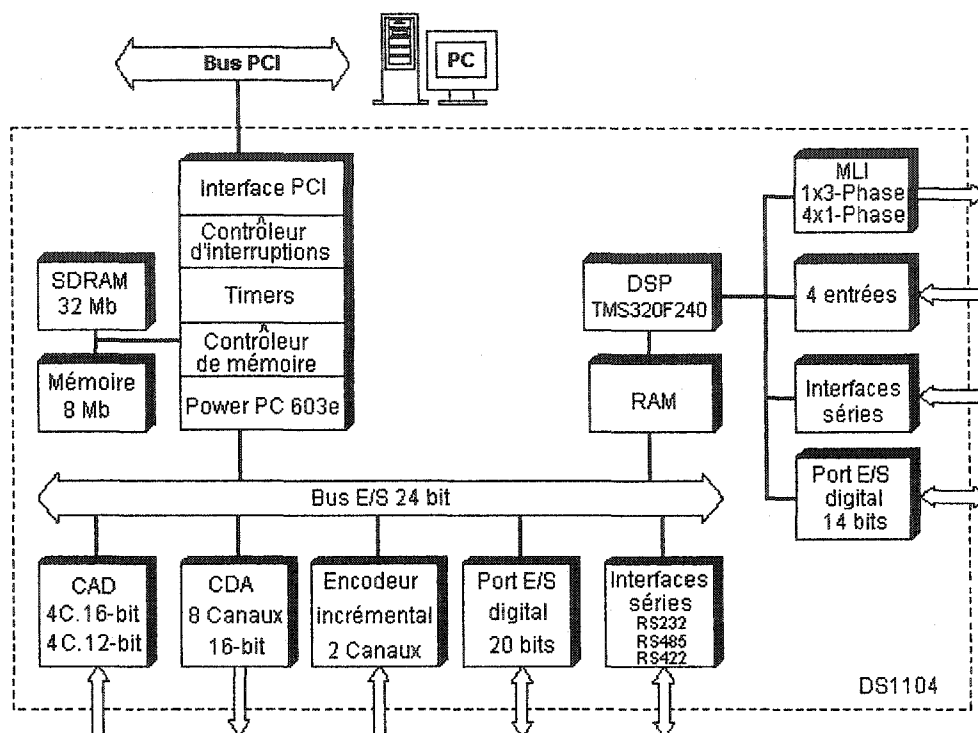


Figure 85 Architecture interne de la carte DS1104

Elle est constituée de :

- Un microprocesseur maître MPC8240
- Un DSP esclave TMS320F240
- Un contrôleur d'interruptions matérielles et logicielles
- Un contrôleur de Mémoires SDRAM et Flash
- Des timers ou temporisateurs

Le microprocesseur principal est le MPC8240 constitué d'un processeur PowerPC-603e de MOTOROLA fonctionnant à une fréquence de 250 MHz. Quant au DSP esclave c'est le TMS320F240 de TEXAS INSTRUMENTS fonctionnant à une fréquence de 20 MHz. Le kit ACE 1104 dispose également d'un panneau de sortie (figure 86), connecté à la carte DS1104 via un câble blindé et permettant la connexion de celle-ci avec les dispositifs externes, facilitant ainsi les procédures de tests.

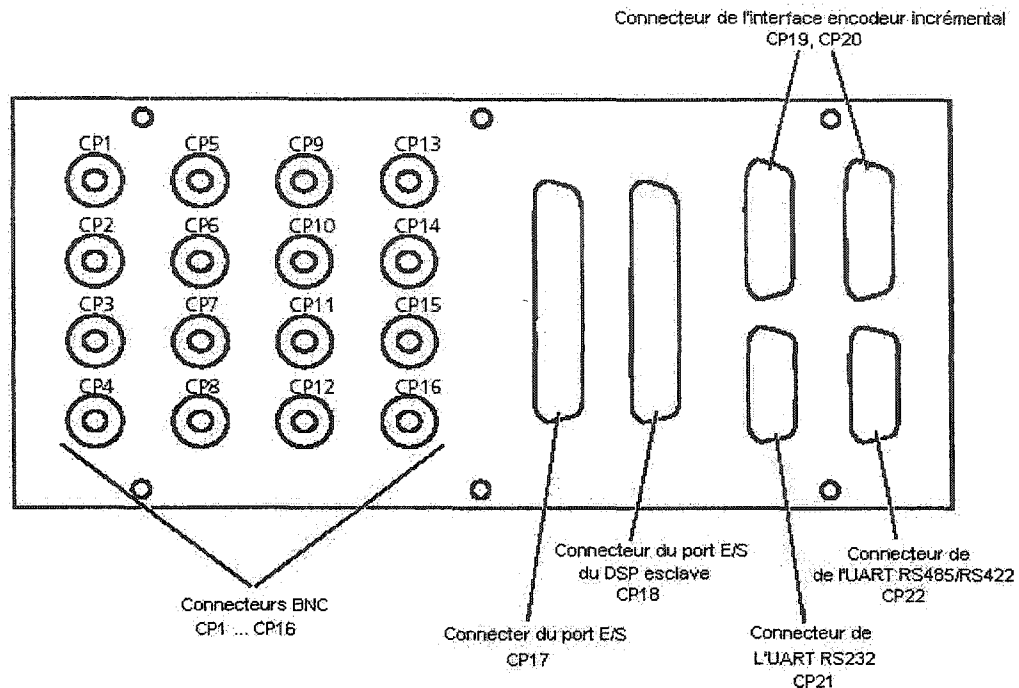


Figure 86 Panneau de sortie

5.1.2.1 Interfaces fournies par le processeur Maître

Les Interfaces Temps Réel (ITR) fournies par le processeur Maître offrent une large gamme de blocs Entrée/Sortie comme le montre la figure 85. Cette gamme inclut :

- 8 convertisseurs Analogiques/Digitaux
- 8 convertisseurs Digitaux/Analogiques
- 20 canaux E/S digitaux
- 2 canaux digitaux pour connecter un encodeur incrémental
- 2 interfaces série (RS232 et RS422 ou RS485)

Nous allons dans ce paragraphe énumérer les particularités de chacune de ces interfaces.

5.1.2.1.1 Convertisseur Analogique/Digital

Le PPC (power PC) maître du DS1104 contrôle une unité de Convertisseurs Analogiques Digitaux (CAD) de deux types différents :

- Un CAD composé de quatre canaux multiplexés (ADCH1 ... ADCH4). Les signaux d'entrée du CAD sont sélectionnés parmi ces quatre entrées multiplexées. Ce CAD, offre donc la possibilité de lire quatre signaux indépendants et possède les caractéristiques suivantes :
 - > Résolution de 16 bits
 - > Tension d'entrée $\pm 10V$
 - > Temps de conversion $2\mu s$
- Quatre CAD parallèles possédant chacun un canal indépendant (ADCH5...ADCH8). Ces convertisseurs possèdent les caractéristiques suivantes :
 - > Résolution de 12 bits
 - > Tension d'entrée $\pm 10V$
 - > Temps de conversion 800ns
 - > Tous ces CAD génère une interruption à la fin de chaque conversion

Le bloc diagramme de la figure 87 présente une illustration simplifiée du circuit d'entrée du CAD :

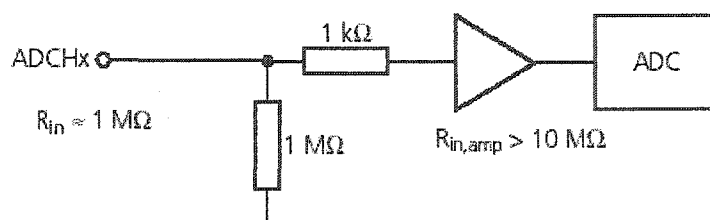


Figure 87 Schéma de connexion type du CAD intégré au DS1104

5.1.2.1.2 Convertisseur Digital/Analogique

Le PPC maître du DS1104 contrôle également des Convertisseurs Digitaux/Analogiques (CDA). Ces derniers ont les caractéristiques suivantes :

- Huit CDA sur huit canaux (DACH1 ... DACH8)
- Résolution de 16 bits
- Tension de sortie $\pm 10V$
- Temps de conversion $10\mu s$ ($6\mu s$ sur 12 bit)

Le bloc diagramme de la figure 88 présente une illustration simplifiée du circuit d'entrée du CDA :

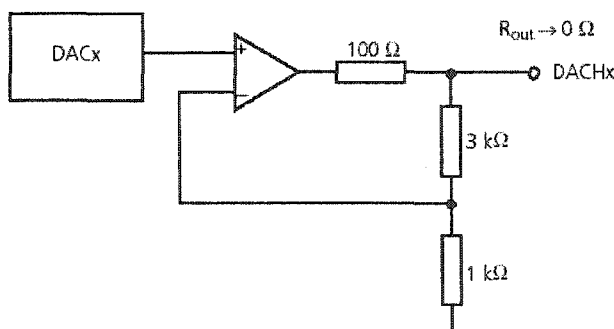


Figure 88 Schéma de connexion type du CDA intégré au DS1104

Le CDA offre deux modes de fonctionnement :

- En mode transparent, ce qui signifie que la valeur de la grandeur convertie est accessible immédiatement.
- En mode verrouillé, ce qui signifie que la valeur de la grandeur convertie est accessible après un signal strobe (interne ou externe). Ceci permet de synchroniser l'écriture et l'acquisition de la valeur de la sortie en même temps que le signal strobe qui peut être un signal MLI ou autre.

Chaque convertisseur CAD et CDA contient une unité de calibrage contrôlée et ajustée durant la fabrication du DS1104 pour la compensation des erreurs de gain et d'offset. Celle-ci n'a nullement besoin d'être changée.

5.1.2.1.3 L'unité port E/S

Le PPC maître du DS1104 contrôle aussi un port d'Entrées/Sorties (E/S) digitaux. Ces derniers ont les caractéristiques suivantes :

- 20 E/S digitales
- Chaque canal peut être configuré indépendamment en Entrée ou en Sortie
- Courant de sortie maximum $\pm 5\text{mA}$
- Niveau TTL pour les entrées et les sorties

La Figure 89 est une illustration simplifiée du port E/S digital :

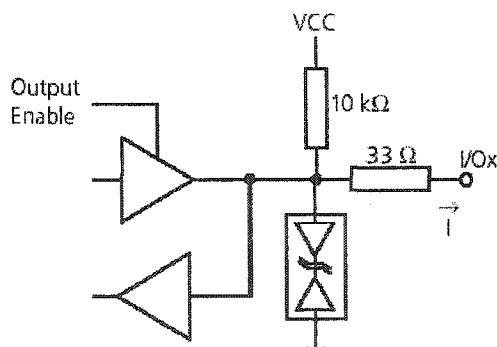


Figure 89 Schéma de connexion type du Port E/S digital intégré au DS1104

Une résistance de levage de $10\text{ k}\Omega$ assure un niveau haut en sortie au cas où il n'y a aucun signal. L'existence de la résistance de sortie de $33\ \Omega$ est à prendre en considération lors de l'interfaçage avec le matériel externe.

5.1.2.1.4 L'encodeur incrémental

Le PPC maître du DS1104 contrôle également deux encodeurs qui fonctionnent de la manière suivante : les deux encodeurs incrémentaux fournissent deux signaux PHI0 et PHI90 ainsi qu'un signal d'index INDEX comme le montre la figure 90. Ils offrent également le complément de ses signaux /PHI0, /PHI90 et /INDEX. Ces deux signaux d'entrée PHI0 et PHI90 sont décalés de 90° et déterminent le sens de rotation. Le signal INDEX quant à lui détermine le nombre de tour. Chaque canal de l'encodeur offre une entrée INDEX qui est connectée directement à l'unité de contrôle des interruptions du DS1104. Ainsi, quand l'index est détecté, les deux canaux d'interfaçage envoient une interruption. De plus, la position de l'encodeur peut être remise à zéro automatiquement.

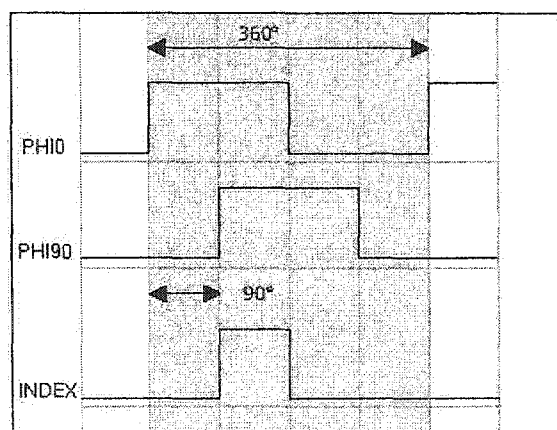


Figure 90 Signaux délivrés par les encodeurs incrémentaux

5.1.2.1.5 Interfaces séries

Le DS1104 possède un transmetteur/récepteur universel asynchrone (UART) pour assurer une communication série avec du matériel externe. Le UART peut être configuré en une interface série RS232 (115.2 kBaud) et RS422 ou RS485 (1 MBaud).

Si nous voulons utiliser l'interface UART comme un RS232, il faut effectuer la connexion présentée dans la figure 91 :

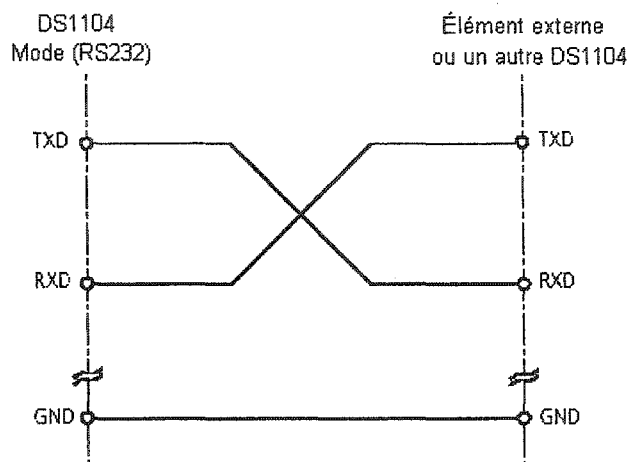


Figure 91 Connexion nécessaire à l'utilisation de l'interface série RS232

Par défaut, l'autre interface UART du DS1104 est configurée comme étant un RS422, donc afin de l'utiliser comme étant une interface série RS485 il faut effectuer la connexion présentée dans la figure 92 :

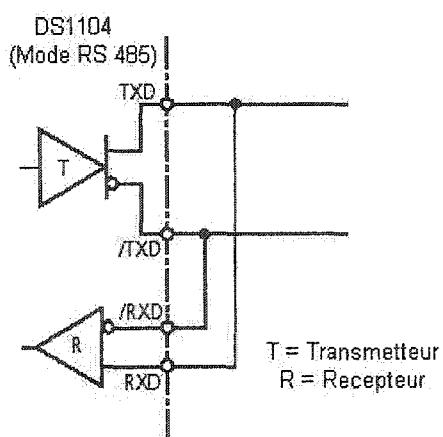


Figure 92 Connexion matérielle nécessaire à l'utilisation de l'interface série RS485

5.1.2.2 Interfaces fournies par le processeur Esclave

Les Interfaces Temps Réel fournies par le processeur Esclave de dSPACE sont les suivantes :

- E/S digitales dont certaines sont partagées pour assurer la fonction d'interface périphérique série (SPI)
- E/S digitales temporisées
- Interface périphérique série (SPI)

5.1.2.2.1 L'unité port E/S Esclave

La conception interne de l'unité port E/S Esclave est identique à celle du processeur maître. Cette unité possède les caractéristiques suivantes :

- 14 E/S digitales
- Chaque canal peut être configuré indépendamment en Entrée ou en Sortie
- Courant de sortie maximum $\pm 13\text{mA}$
- Niveau TTL pour les entrées et les sorties

Cette unité peut être utilisée comme port E/S de la même façon que pour le processeur maître, mais peut avoir également des fonctions plus spécifiques que nous détaillons dans le paragraphe qui suit.

5.1.2.2.2 L'unité E/S Esclave temporisée

Le processeur esclave du DS1104 possède une unité d'E/S digitales temporisées servant à générer ou à mesurer des impulsions modulées et des signaux carrés. Elles ont les caractéristiques suivantes :

- Sorties pour la génération d'un à quatre signaux MLI monophasés avec :
 - Rapports cycliques variables
 - Fréquences du MLI variables

- Polarité et largeur d'impulsion variables
- Mode de MLI symétrique ou asymétrique
- Sorties non-inversés ou inversés pour la génération de signaux MLI triphasés avec :
 - Rapports cycliques variables
 - Fréquences du MLI variables
 - Temps morts variables
- Sorties non-inversés ou inversés pour la génération de signaux MLI triphasés dédiés à la commande vectorielle avec :
 - Les temps T_1 et T_2 variables
 - Les secteurs du vecteur spatial variable
 - Fréquences du MLI variables
 - Temps morts variables
- Sorties pour la génération d'un à quatre signaux carrés à fréquence variable
- Entrées pour mesurer le rapport cyclique et la fréquence de un à quatre signaux MLI
- Entrées pour mesurer d'un à quatre signaux carrés à fréquence variable

La génération des signaux MLI monophasés est possible en mode symétrique et en mode asymétrique. Les signaux MLI sont alors générés comme le dévoile les figures 93 et 94 respectivement pour les modes symétrique et asymétrique.

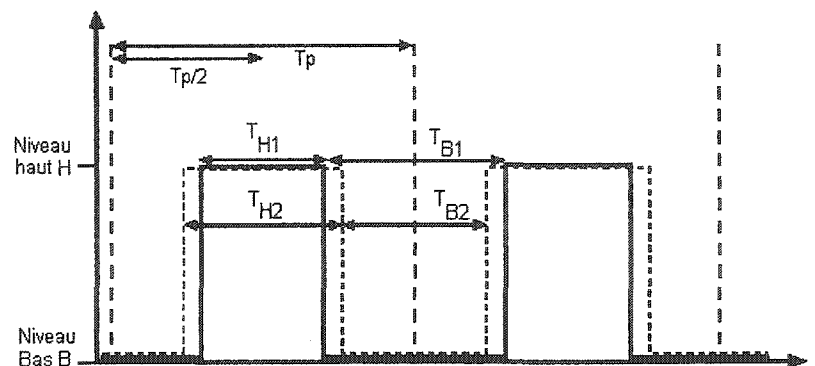


Figure 93 Génération des signaux MLI monophasés en mode symétrique

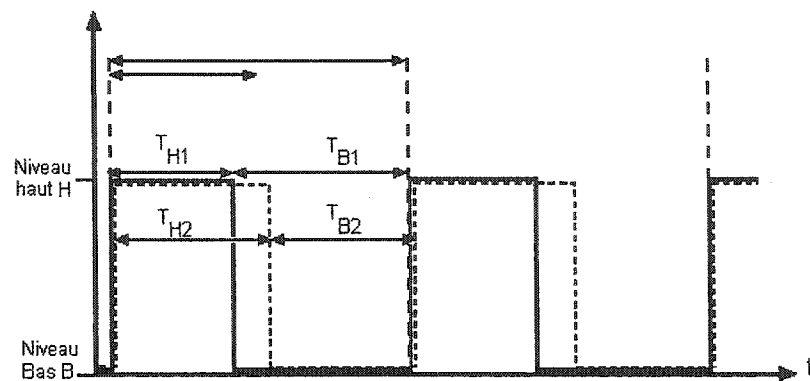


Figure 94 Génération des signaux MLI monophasés en mode asymétrique

Lors de la génération des signaux MLI triphasés, les signaux sont centrés grâce à une interruption qui est générée automatiquement au milieu ou au début de la période. Ces signaux ont alors l'allure décrite par la figure 95 :

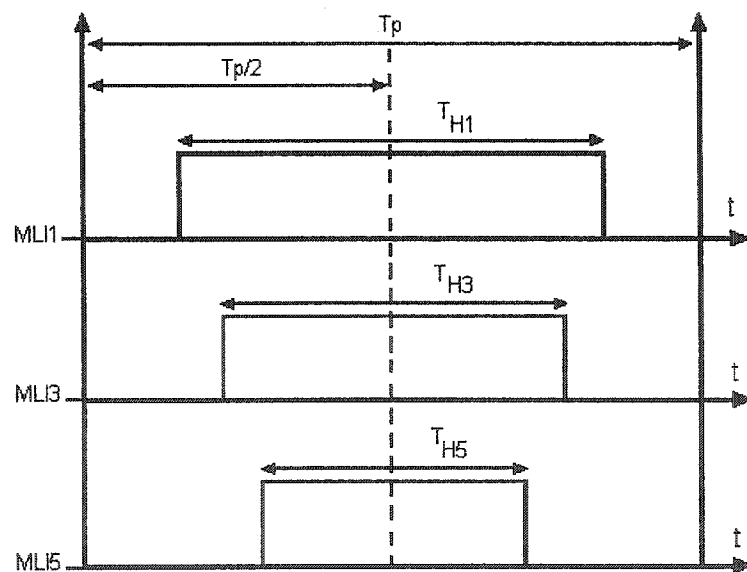


Figure 95 Génération des signaux MLI triphasés

5.1.2.2.3 Interface périphérique série (SPI)

Le processeur esclave du DS1104 possède une interface périphérique série (SPI) pour assurer une communication synchrone à haute vitesse avec un dispositif externe tel un convertisseur Analogique Digital.

5.1.2.3 Les Timers

Le DS1104 est pourvu de six timers qui sont actionnés par l'horloge bus dont la fréquence est BCLK (Bus Clock).

Ces timers ont les caractéristiques suivantes :

- Timer de base, 64 bits, opérant à $BCLK/4$ ayant une résolution de 40 ns
- Timer 0 ... 3, 32 bits, opérant à $BCLK/8$, réinitialisé en hardware et ayant une résolution de 80 ns
- Décrémenteur 32 bit, opérant à $BCLK/4$, réinitialisé en software et ayant une résolution de 40 ns

Les interruptions générées par les timers 0 ... 3 et le décrémenteur peuvent être utilisées lors de la synchronisation d'événements dans une application temps réel donnée. De plus, ces timers 32 bits génèrent une interruption à chaque fois qu'ils atteignent 0.

5.1.3 Caractéristiques du DS1104

Les caractéristiques du DS1104 sont diverses [95]. Nous allons en énumérer quelques-unes dans le paragraphe suivant.

5.1.3.1 Mode de fonctionnement des timers

Le DS1104, étant doté de plusieurs timers, offre la possibilité de fonctionner en mode uni-tâche ou en mode multi-tâches.

5.1.3.1.1 Mode uni-tâche

Le mode uni-tâche du timer fait en sorte que toutes les tâches des blocs discrets utilisés soient exécutées durant la même période d'échantillonnage (la plus petite période), même si le modèle présente des variables rapides et d'autres lentes. La période d'échantillonnage de base doit ainsi être assez grande pour l'exécution des tâches de tous les blocs (les rapides et les lents), sinon le système se retrouve dans une situation de dépassement (overrun) comme l'indique la figure 96 :

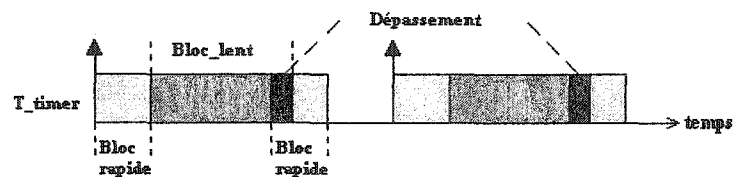


Figure 96 Fonctionnement en mode uni-tâche du timer

Conjointement, la période d'échantillonnage doit demeurer suffisamment petite pour que le modèle discret demeure précis. La solution pour ce genre de systèmes, où sont présentes simultanément des variables rapides (haute fréquence) et d'autres lentes (basse fréquence), est le fonctionnement en mode multi-tâches où plusieurs timer sont à la disposition de l'utilisateur. Dans notre cas, nous optons pour le mode multi-tâches, vu que le modèle que nous avons développé dans Simulink utilise aussi bien des blocs nécessitant un échantillonnage à basse fréquence (courants à 60Hz et tensions CC) que d'autres à haute fréquence (porteuses triangulaires).

5.1.3.1.2 Mode multi-tâches

Dans le cas de l'utilisation du mode multi-tâches, chaque timer peut avoir sa propre période d'échantillonnage. Ainsi, les tâches ne s'exécutent pas simultanément, elles s'interrompent mutuellement ne laissant qu'une seule tâche s'exécuter à la fois et évitant ainsi non seulement le problème de dépassement, mais également le problème de défaillance des données qui se manifeste comme suit :

Soit le timer à la plus petite période d'échantillonnage (T_{rapide}) qui fournit les données au timer à la plus grande période d'échantillonnage (T_{lent}). T_{rapide} peut être exécutée alors que T_{lent} est entrain de lire le vecteur de données (1) comme l'indique la figure 97-a. Ainsi, T_{lent} lit les anciennes données (2) lorsqu'il est interrompu et il lit les données récentes (3) lorsqu'il reprend l'exécution de sa tâche. Le même problème survient si le timer à la plus grande période d'échantillonnage (T_{lent}) fournit les données au timer à la plus petite période d'échantillonnage (T_{rapide}) comme l'indique la figure 97-b.

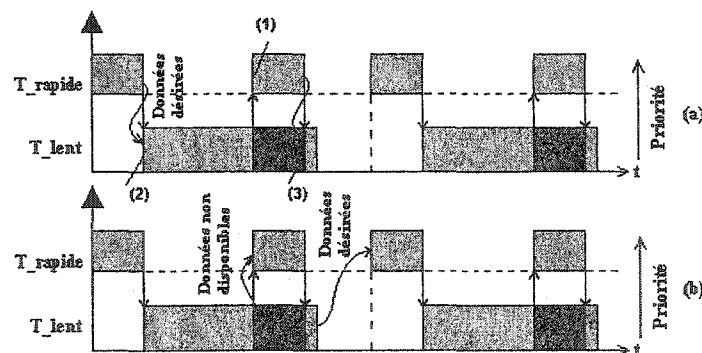


Figure 97 Illustration du problème de défaillance des données

Le problème de défaillance de données écarte la possibilité de connecter deux blocs qui s'exécutent à deux périodes d'échantillonnage différentes. Pour ce faire, il est impératif d'utiliser un **bloqueur d'ordre zéro** pour une transition **rapide/lente** et un **retard**

unitaire pour une transition lente/rapide. Cette solution conduit à une exécution de tâches telle qu'illustrée par la figure 98 :

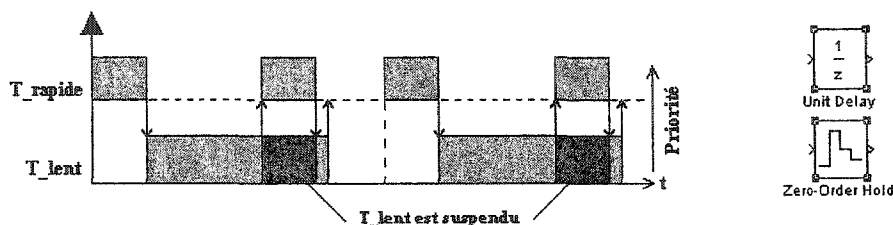


Figure 98 Fonctionnement en mode multi-tâches du timer et illustration des blocs Simulink assurant ce fonctionnement

Durant le mode multi-tâches du DS1104 à 250MHz, le temps de transition des tâches est de 2.4 μ s dans le meilleur des cas et de 4.8 μ s dans le pire des cas.

5.1.3.2 Interruption

Par défaut, les tâches du timer pour un modèle sont reliées à une interruption hardware de dSPACE. Par conséquent, le modèle est exécuté à des temps fixes. Cependant, il est tout à fait possible de synchroniser le modèle à des événements externes tel un timer externe. Dans ce cas, il suffit de relier la tâche du timer à la source externe d'interruption par l'intermédiaire du bloc Timer Task Assignment dévoilé dans la figure 99 :

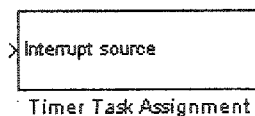


Figure 99 Bloc Timer task assignment

Afin de commander une partie d'un modèle par un bloc d'interruption hardware ou software, elle doit être placée dans un sous système amorçable par les blocs Enable ou Trigger, comme le montre la figure 100 :

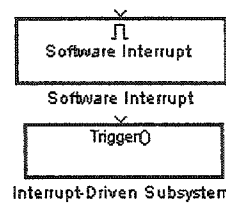


Figure 100 Bloc d'interruption au sein d'un sous système amorçable

Via le Timer interrupt block, il est possible d'utiliser un des timer disponibles pour synchroniser périodiquement les sous-systèmes d'un modèle. La tâche résultant de l'utilisation de ce bloc n'est donc pas synchronisée au modèle et n'est pas attachée aux priorités décrites par le modèle. Ainsi, il est parfaitement possible de créer une tâche périodique avec un temps d'échantillonnage important et qui soit de priorité plus élevée que le timer task le plus rapide ou encore créer une tâche qui n'est pas multiple de la fréquence d'échantillonnage.

Il est également possible de changer en tout temps la priorité d'une tâche dans le menu RTI Task Configuration. Il suffit de choisir la tâche dans la liste disponible est de lui assigner l'emplacement désiré dans cette même liste. Il est également possible d'assigner la même priorité à deux tâches.

5.1.3.3 Type de données

Le type de données supportées par le DS1104, sont identiques à celles supportées par Matlab et Simulink. Elles sont données dans le tableau suivant :

Tableau VII

Type de données supportées par le DS1104

Nom	Description
Double	Double précision point flottant
Single	Simple précision point flottant
Int8	Entier signé 8 bits
UInt8	Entier non-signé 8 bits
Int16	Entier signé 16 bits
UInt16	Entier non-signé 16 bits
Int32	Entier signé 32 bits
UInt32	Entier non-signé 32 bits
Booléen	0 ou 1

5.1.3.4 Résolution du Power PC et plateforme Alpha

dSPACE et la plateforme Alpha fournissent des types de données avec différents bits de résolution. Par exemple, un double est 64-bit à point-flottant et un simple est un 32-bit à point flottant. Tous les types de données sont stockés en utilisant la norme IEEE 754. L'illustration suivante montre le format à point-flottant double précision :

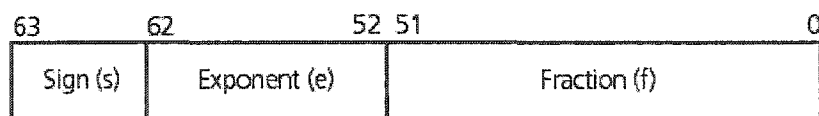


Figure 101 Format des données offert par le DS1104

où s est le bit de signe, f est la fraction codée sur 52 bits et e est l'exposant codé sur 11 bits ce qui correspond en décimal au secteur $[-1022...1023]$. Ainsi :




- Le nombre positif le plus grand est : $1.7976931348623157 \text{e}+308 (2^{1024})$
- le nombre positif le plus petit est : $2.2250738585072014 \text{e}-308 (2^{-1022})$

Grâce à cette grande précision du format 64 bits, qui donne une large gamme de nombres, et au grand nombre de bit consacré aux fractions et aux exposants, il est très peu probable de rencontrer des erreurs numériques comme c'est le cas pour le format 32 bits du DS1003 et DS1102

Néanmoins, l'utilisation de certains blocs peut générer des problèmes afin de les éviter il faut respecter les conditions d'utilisation décrite dans le tableau suivant :

Tableau VIII

Conditions d'utilisation des blocs à problèmes

Bloc	Condition d'utilisation
Échelon 	Utiliser seulement des petites valeurs pour son paramètre Step Time
Onde sinusoïdale 	Choisir un temps d'échantillonnage discret. Ne pas le placer à l'intérieur d'un sous-système exécutable sous une condition.
Intégrateur discret 	Ne pas le placer dans un sous-système amorçable

La majorité des blocs de visualisation de Simulink, présentés dans la figure 102, ne sont pas supportés par le Hardware de dSPACE. Ils peuvent être gardés dans le modèle, mais leur code C n'est aucunement généré par le RTI.

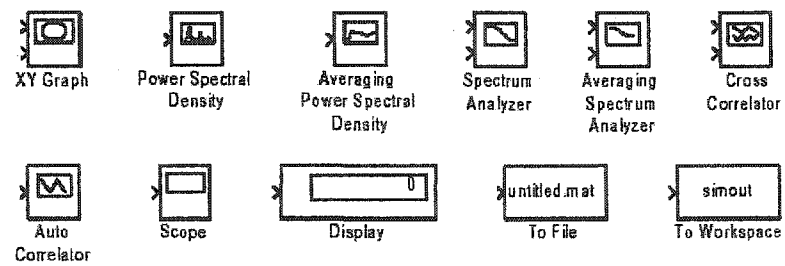


Figure 102 Blocs de visualisation de Simulink pas supportés par le DS1104

5.1.4 Implantation d'une application

La carte du DS1104 se présente comme le montre la figure 103 [96].

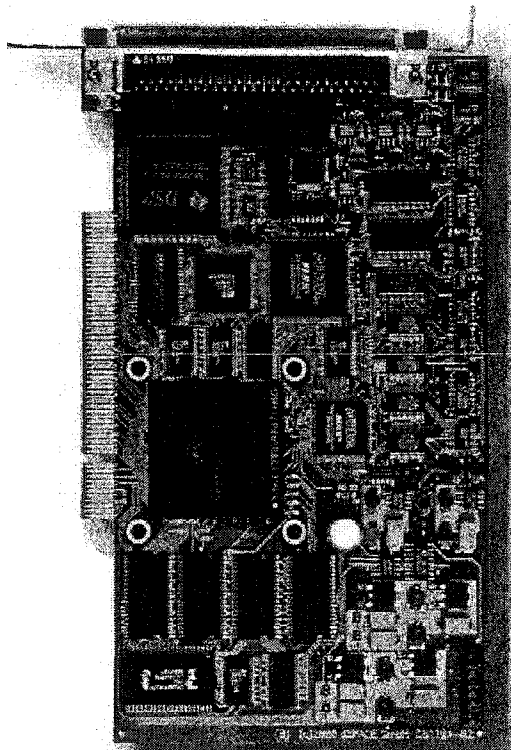


Figure 103 Carte du DS1104

L'architecture interne de la carte dS1104 a été exposée dans le paragraphe 5.1.2. L'installation matérielle du dS1104 exige une clé au port parallèle du PC afin d'activer la licence. Cette carte présentée dans la figure 103 est ensuite insérée à un connecteur PCI32 bit de l'ordinateur. Une fois l'installation logicielle puis matérielle achevées, le démarrage du ControlDesk est possible [97].

Il est nécessaire de préciser que deux méthodes sont offertes à l'utilisateur pour créer et implanter une application en temps réel :

- Utilisant directement les blocs de Simulink/Matlab
- Utilisant un ou plusieurs algorithmes écrits en langage C dans un "template" généré et où l'interfaçage entre Simulink et le code est assuré via les blocs "Data Store" [98].

5.1.4.1 Implantation d'une application par les blocs Simulink/Matlab

Avant de vérifier le fonctionnement du système, il faut s'assurer des options choisies dans le menu "paramètres de la simulation" comme le montre la figure 104 [97].

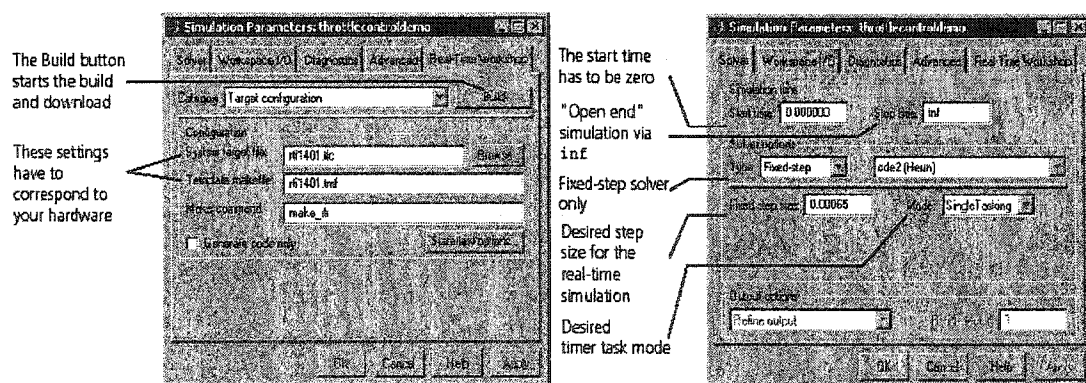


Figure 104 Choix des paramètres de la simulation

En effet, le fichier cible du système, le fichier gabarit ainsi que le fichier d'instructions doivent être identifiés adéquatement dans ce menu et doivent correspondre au hardware

utilisé. Il faut également s'assurer du mode des timer et du pas de calcul choisis. La suite consiste à démarrer l'application en temps réel en cliquant sur l'icône Build.

5.1.4.2 Implantation d'une application par modèles en C

La compilation d'une application se fait dans la fenêtre DOS en utilisant la commande "down1104". Ainsi le fichier objet est chargé. Ensuite toujours dans la fenêtre DOS, entrer la commande "scoutcmd -b ds1104 *.sdf" et l'application en temps réel démarre automatiquement.

5.1.4.3 Fichiers générés lors d'une application en temps réel

Trois fichiers sont nécessaires lors de l'implantation d'une application :

- *.trc donne l'information nécessaire sur les variables disponibles et sur la manière dont elles sont groupées. La génération de ce fichier dépend de la méthode d'implantation utilisée à savoir via le RTI/Simulink ou via le code C.
- *.map est créé à la fin de la compilation. Il définit des noms symboliques aux adresses physiques et est généré par le compilateur C.
- *.sdf précise quelle application est chargée dans le processeur. La façon dont ce fichier est généré dépend également de la méthode d'implantation.

5.1.4.4 Utilisation du ControlDesk

Si la plate-forme de ControlDesk affiche plusieurs Carte dSPACE, il est nécessaire de spécifier que le DS1104 est la carte qui sera utilisée et charger par la suite l'application désirée. Les variables mises en jeu par l'application sont alors disponibles sous le répertoire **Model**, comme illustré dans la figure 105. Pour visualiser ces variables et par conséquent déterminer le fonctionnement de notre application, il faut ouvrir un nouveau plan d'affichage " New Layout ". À ce moment apparaît une autre fenêtre pour choisir

l'instrument nécessaire à la visualisation, par exemple choisir un traceur (plotter) comme dans la figure 105.

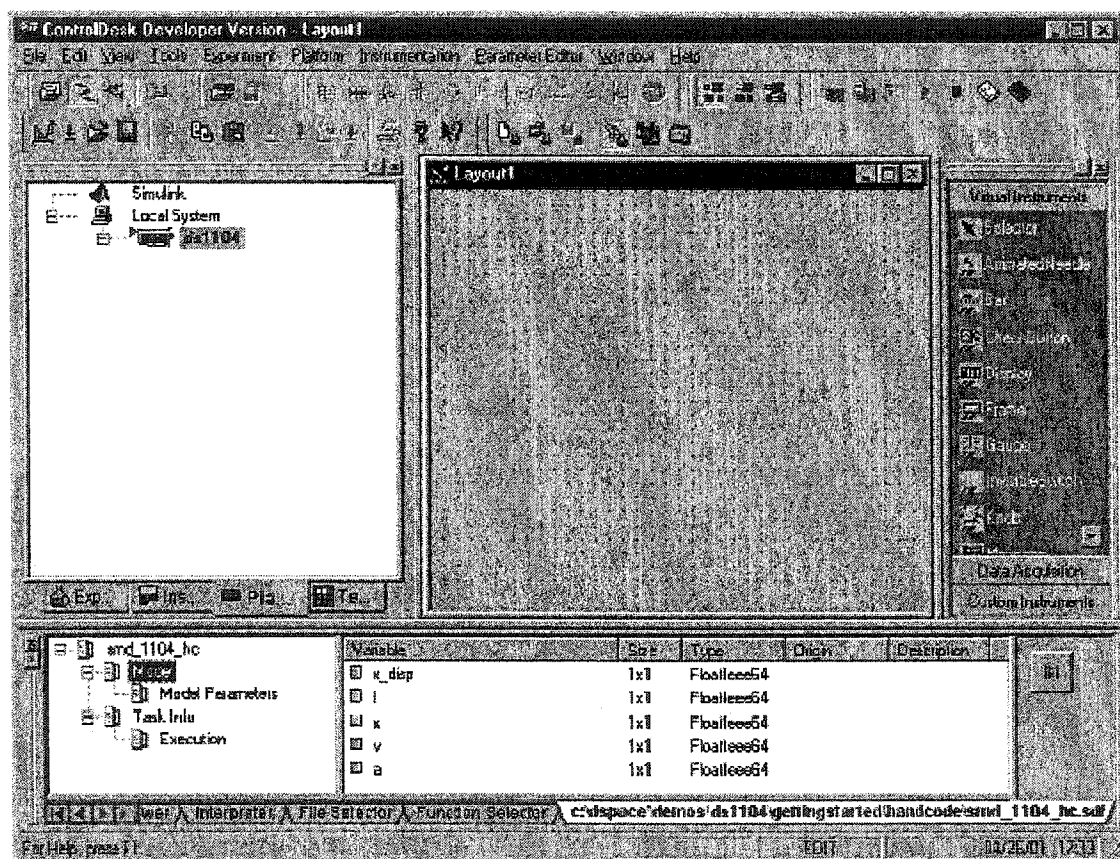


Figure 105 Fenêtre de visualisation du ControlDesk

5.1.5 Utilisation du DS1104 pour notre application

Une fois, les caractéristiques du DS1104 bien assimilées, nous avons entamé son utilisation pour notre application. En effet, ceci consista tout d'abord à discrétiser notre système en remplaçant tous les intégrateurs continus (en S) par des intégrateurs discrets (en Z). Il a fallu également déterminer le mode des timers le plus adéquat. Nous avons donc opté pour l'utilisation du mode multi-tâches avec deux timers, afin d'éviter le

problème de dépassement “overrun task” précédemment clarifiée. Nous avons assigné la tâche prioritaire aux porteuses triangulaires T_{C+} et T_{C-} ainsi que pour la MLI qui seront échantillonnées à $T_s = \frac{1}{440f_f}$ avec f_f la période du réseau de 60Hz. Concernant les signaux CC ou CA à basse fréquence “bf” (Signal de synchronisation, V_{dc+} , V_{dc-} , i_1 , i_2 et i_3), ils ont été échantillonné à une période multiple de T_s qui sera égale à $T_{sbf} = K_s T_s$ où $K_s = 5$. Le bloc échantillonneur/bloqueur d’ordre zéro sera utilisé pour assurer cette fonction. Ce dernier avec le bloc retard unitaire seront utilisés conjointement pour effectuer les différentes opérations entre les blocs échantillonnés à T_s et ceux échantillonnés à T_{sbf} pour éviter les situations de défaillance de données expliquée antérieurement.

Finalement, afin d’assurer l’interfaçage entre Simulink®/Matlab® et la carte de dSPACE®, nous avons utilisé les blocs de la librairie du DS1104. Ainsi cinq CAD et 13 E/S digitales du processeur maître sont nécessaires pour la totalité de l’application comme le montre la figure 106.

- 12 E/S digitales configurées en sortie sont utilisées pour envoyer les signaux MLI nécessaires aux 12 interrupteurs du redresseur ;
- Une E/S digitale configurée en entrée est dédiée au signal de synchronisation entre la fréquence de la source et la fréquence des blocs de Simulink/Matlab.
- Les cinq CAD sont utilisés en mode transparent, afin que la valeur de la grandeur convertie soit accessible immédiatement. Trois CAD sont utilisés pour convertir les signaux de mesure des courants : i_1 , i_2 et i_3 . Les deux autres sont nécessaires pour convertir les signaux de mesures des tensions de sortie, référencés à la même masse : V_{dc+} et V_{dc-} .
- Un étage de protection a également été rajouté au cas où les courants dépasseraient de deux fois la valeur du courant nominal. Si cette condition se manifeste, la sortie de cet étage passe à l’état haut et inhibe les signaux de commande des interrupteurs.

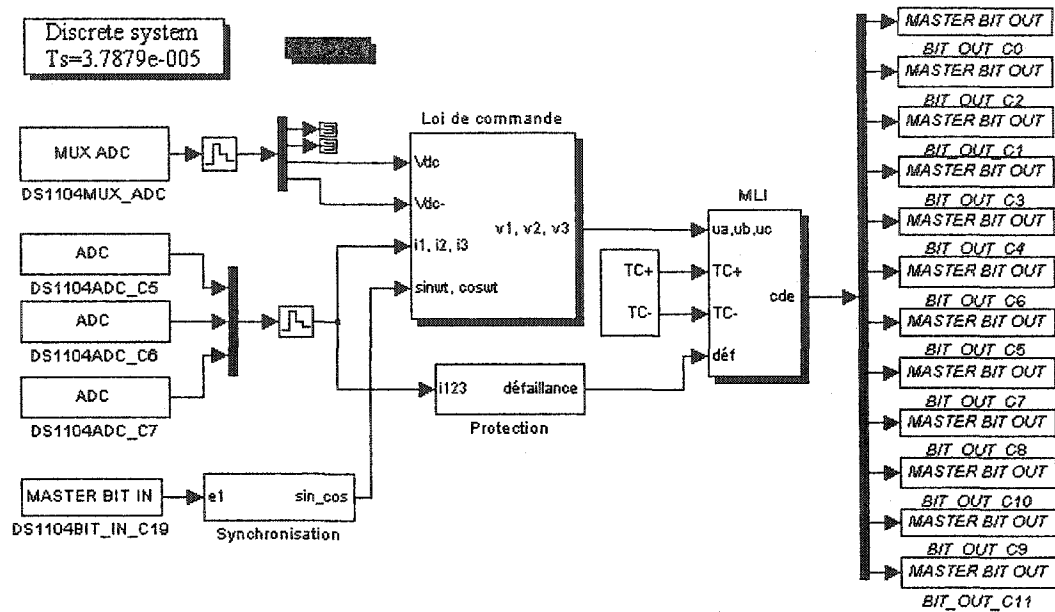


Figure 106 Implantation de la commande dans Simulink et interface avec le DS1104 de dSPACE

5.2 Partie matérielle

Une fois la partie logicielle complétée, nous avons entamé le développement du circuit de puissance, des cartes nécessaires aux mesures des différentes grandeurs mises en jeu dans le système et d'un étage d'isolation et d'interface entre la commande et la carte DS1104. Il s'agit dans ce paragraphe de donner premièrement une description des différentes cartes électroniques développées. Nous exposerons ensuite le dimensionnement des différents éléments du circuit de puissance.

Le schéma de la figure 107 est un synoptique de l'ensemble du système contrôlé.

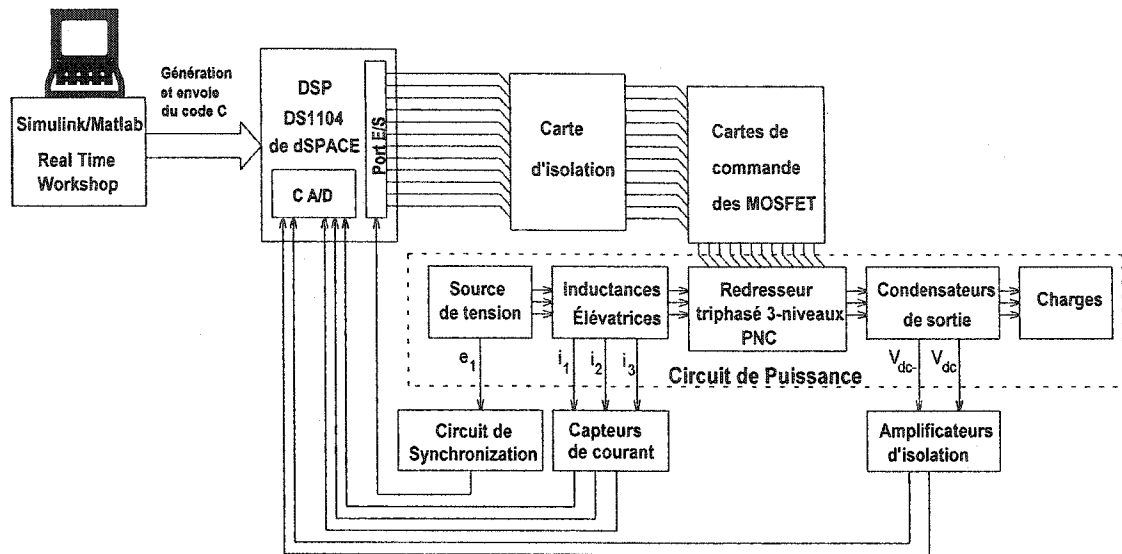


Figure 107 Schéma synoptique de l'ensemble convertisseur/commande réalisé pour l'expérimentation

5.2.1 Étage électronique

Cet étage est constitué de plusieurs circuits nécessaires non seulement pour l'isolation entre la commande et le DS1104 mais également pour la lecture des différentes grandeurs mises en jeu dans notre système. Il est donc composé des circuits suivants :

- Les 12 circuits de commande des MOSFET
- La carte d'isolation entre le port E/S de la carte DS1104
- Les circuits de mesures des courants CA
- Les circuits de mesures des tensions CC
- Le circuit de synchronisation entre la source de tension triphasé et la variable temps dans Simulink/Matlab

5.2.1.1 Carte d'isolation du port E/S

Il est nécessaire d'isoler toutes les entrées et sorties du DS1104 quelle que soit l'application. Pour ce faire, nous avons proposé de développer une carte standard qui isolerait le port E/S du DS1104 quelle que soit l'application désirée. Cette carte contiendra 12 sorties provenant du DS1104 en prévision aux 12 signaux de la commande MLI envoyés au redresseur. Quatre sorties additionnelles et quatre entrées seront également prévues en cas de besoin pour d'autres applications.

5.2.1.1.1 Choix de l'optocoupleur

Nous avons proposé d'utiliser comme circuit d'isolation un optocoupleur le 6N136 ou le 6N137. Le premier possède un temps de propagation (*propagation delay time*) huit à dix fois plus élevé que le second. Les temps de montée (*rise time*) et de descente (*fall time*) sont également plus élevés pour le 6N136. Étant donné que la carte sera développée pour une utilisation standard, nous avons considéré que celle-ci doit fonctionner adéquatement dans une large gamme de fréquence allant de 0 à 50 kHz. Par conséquent, le choix du 6N137 est plus approprié, vu qu'il est beaucoup plus rapide et qu'il introduit beaucoup moins de retard [99]. Ainsi, lors des tests effectués sur ce circuit, nous avons appliqué à son entrée, par le biais d'un générateur de fonction, un signal carré de 1 à 50 kHz, tout en maintenant de très bonnes caractéristiques de ce signal à la sortie du 6N137.

5.2.1.1.2 Choix d'un amplificateur (buffer) pour le courant provenant du port E/S

Le courant de sortie du port E/S du DS1104 n'excède en aucun cas 5mA, il s'avère donc nécessaire d'utiliser un amplificateur (Buffer) afin de hausser le niveau des signaux provenant du port E/S. Nous nous sommes donc proposés d'utiliser le MC14050 [100]. Chacun de ces circuits offre six sorties amplifiées, ce qui nous amène à en utiliser trois pour les 16 signaux éventuels provenant du DS1104.

5.2.1.1.3 Choix des alimentations des circuits de la carte d'isolation

L'alimentation du 6N137 se fait côté secondaire (isolée par rapport à l'alimentation du DS1104). Celle du circuit de commande des MOSFET le HCPL316J d'AGILENT [101], que nous détaillons dans le prochain paragraphe, se fait côté primaire, il est donc envisageable d'utiliser une alimentation unique pour tous les optocoupleurs.

Tout d'abord, nous notons que chacun des 16 optocoupleurs est alimenté par un courant de 12 mA et qu'il alimente à son tour la diode électroluminescente du circuit de commande (HCPL316J) et ses circuits logiques internes avec un courant de 15 mA. Ensuite, nous considérons qu'il charge, à l'instant initial, le condensateur de découplage de ce circuit et qu'il alimente également tous les convertisseurs CC/CC de Datel (BST-15/85-D5) [102] des cartes de commande avec un courant de 72 mA (du au rendement de 72% du convertisseur CC/CC). Ainsi, une alimentation fournissant un courant minimal de 1.236 A et une puissance minimale de 6.2 W est donc nécessaire comme exprimé par l'équation (5.1).

$$\begin{aligned} i_{\min} &= (16 \times 12 \text{mA}) + (12 \times 15 \text{mA}) + (12 \times 72 \text{mA}) = 1.236 \text{A} \\ P_{\min} &= 1.236 \text{A} \times 5 \text{V} = 6.18 \text{W} \end{aligned} \quad (5.1)$$

L'alimentation des quatre autres optocoupleurs dédiés aux quatre entrées sera celle du DS1104 (2.5A/5V).

Le schéma de cette carte d'isolation et le tableau décrivant toutes les connexions de celle-ci, sont donnés en annexe III.

5.2.1.2 Carte de commande de MOSFET

Concernant l'étage de puissance du convertisseur triphasé, il peut être sujet à plusieurs défaillances : court-circuit de phases et/ou de traces du PCB, disparition des signaux de commande (à cause du bruit ou d'une erreur logicielle), surintensités dues à la charge ou encore un des composants de la carte de commande qui ne fonctionne plus. Si ce genre de défaut survient, le courant circulant dans l'interrupteur de puissance peut croître très rapidement, entraînant sa surchauffe et sa destruction. En effet, son courant et sa tension dépasseront les limites de la saturation causant ainsi un fonctionnement au-delà de son air de sécurité [10] [103].

Il est donc nécessaire d'utiliser un circuit de commande intelligent permettant d'éviter ces conséquences désastreuses. Cependant, vu le grand nombre d'interrupteurs utilisés au niveau du convertisseur, ce circuit de commande devrait être peu volumineux et peu coûteux. Il doit être également rapide pour la détection de défaut et ne doit pas dissiper énormément de puissance.

Le tableau IX, tiré du "optocoupler designer's Guide" d'AGILENT [104], énumère différents circuits isolés recommandés pour la commande des IGBT et MOSFET. Il nous montre également que seuls les trois derniers composants sont dotés de circuits leur permettant la détection de la saturation du MOSFET suivie de l'inhibition de la commande puis du blocage progressif du MOSFET et leur permettant également de déceler la sous alimentation.

Nous optons ainsi pour l'utilisation du HCPL-316J vu qu'il satisfait à toutes nos exigences [101]. De plus, c'est un circuit très rapide, capable de fournir une importante impulsion de courant pour déclencher la commande du MOSFET et il garantit une isolation optique de 1.5 kV.

Tableau IX

Circuits isolés recommandés pour la commande des IGBT et MOSFET

Circuit	i_{out} (A)	$t_{propagation}$ (μ s)	V_{cc} (V)	Détection de défauts
HCPL-3000	0.6	5	18	Non
HCPL-3100	0.1	2	24	Non
HCPL-3101	0.1	0.5	24	Non
HCPL-T250	1.5	0.5	30	Non
HCPL-T251	0.4	1	30	Non
HCPL-J314	0.4	0.7	30	Non
HCPL-0314	0.4	0.7	30	Non
HCPL-3140	0.4	0.7	30	Non
HCPL-3150	0.5	0.5	30	Non
HCPL-3120	2	0.5	30	Non
HCPL-J312	2	0.5	30	Non
HCNW3120	2	0.5	30	Non
HCPL-314J	0.4	0.7	30	Oui
HCPL-315J	0.5	0.5	30	Oui
HCPL-316J	2	0.5	30	Oui

5.2.1.2.1 Description et utilisation du circuit HCPL316J

Le HCPL316J est un circuit intégré intelligent dédié à la commande des MOSFET et IGBT. Il contient une protection contre les défauts et possède des entrées de niveaux logiques TTL permettant un interfaçage directe avec un microcontrôleur. Il est isolé par circuit optique et peut commander des interrupteurs fonctionnant jusqu'à 150A et 1200V. Le secondaire isolé du circuit assure une protection contre les surintensités et fournit un retour, isolé par circuit optique également, qui établit l'existence du défaut.

La structure interne du HCPL316J est arborée dans la figure 108.

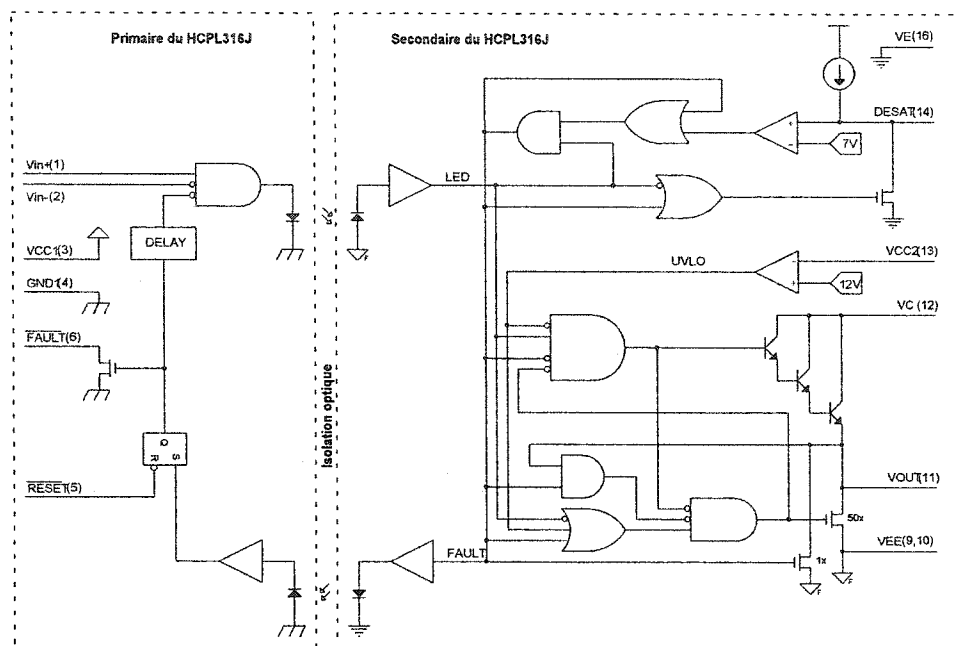


Figure 108 Structure interne du HCPL316J : circuits primaire et secondaire

Lors du fonctionnement normal, l'interrupteur est commandé par la sortie VOUT. Lorsqu'un défaut est détecté, le circuit côté secondaire entreprend la fermeture, réduisant progressivement le courant dans l'interrupteur afin d'éviter un fonctionnement au-delà de son air de sécurité. Simultanément, ce signal de défaut est transmis côté primaire entraînant l'inhibition de la commande.

En effet, la détection de défaut adoptée pour le HCPL316J consiste à suivre la tension de Drain du MOSFET (collecteur de l'IGBT) et de bloquer l'interrupteur si cette tension dépasse le seuil de saturation prédéterminé.

Le HCPL316J possède deux entrées : inversée V_{in-} et non-inversée V_{in+} . Il est donc possible d'envoyer le signal de commande provenant du 6N137 sur le V_{in+} en maintenant V_{in-} au GND ou encore l'envoyer sur le V_{in-} tout en maintenant V_{in+} au VCC. Dans ces deux cas, le circuit est capable de protéger le MOSFET comme le montre le tableau X.

Tableau X

Table de vérité désignant le fonctionnement du HCPL316J

Vin+	Vin-	UVLO	DESAT	$\overline{\text{FAULT}}$	VOUT
X	X	Active	X	X	Low
X	X	X	Active	Low	Low
Low	X	X	X	X	Low
X	High	X	X	X	Low
High	Low	Not Active	Not Active	High	High

Cependant pour une meilleure utilisation, il est préférable que le signal de commande entre sur Vin- et que Vin+ soit maintenu au VCC. En effet, en connectant le Vin- au signal de commande et au VCC via une résistance de levage, nous nous assurons que si à l'état initial tous les circuits sont alimentés et que les signaux de commande ne sont pas encore envoyés ou encore que la connexion s'interrompt, le niveau sera toujours défini à cette entrée et à l'état haut et vu l'existence de la porte inverseuse à l'interne du HCPL316J, le signal de commande sera à l'état bas.

Cette précaution est d'autant plus importante dans les applications à fort courant utilisant des interrupteurs en pont. En effet, un tel défaut entraînera des courts-circuits de bras et la destruction des MOSFET.

Cette table de vérité montre également que si la tension d'alimentation du circuit est faible lors de la mise sous tension, le signal "UVLO" (Under Voltage Lockout) se charge de forcer la sortie du circuit au niveau bas (-15V).

Dans notre cas, le circuit de commande n'est pas alimenté directement par le DS1104, mais via un optocoupleur pour assurer une double protection de la carte de dSPACE et nous utiliserons la configuration inverseuse pour les raisons décrites précédemment.

Le circuit de commande de MOSFET doit être également capable de faire varier rapidement la tension de grille et ainsi charger et décharger rapidement les capacités d'entrée C_{GS} et C_{GD} . Il faut donc que le circuit soit capable de fournir/d'extraire une impulsion de courant assez élevée pour pouvoir commuter vite [105]. Nous rajoutons pour ce faire, un montage amplificateur de courant à base de deux transistors D44H11 et D45H11, pour aider la charge et décharge du condensateur d'entrée C_{GS} . Quand le signal VOUT du HCPL316J est à l'état haut, le D44H11 est conducteur et charge la capacité d'entrée du MOS C_{GS} à 13V via la résistance de 4.7Ω. Lorsque ce signal est à l'état bas le D44H11 se bloque et le D45H11 conduit entraînant la décharge de C_{GS} à -15V via la résistance de 2.7Ω. Il est à noter que le choix de deux résistances de valeurs différentes pour la charge et la décharge, est justifié pour avoir une décharge encore plus rapide que la charge et donc aider à diminuer les pertes par commutation au niveau des MOSFET.

Ainsi, chaque MOSFET aura une carte de commande qui lui sera dédiée et dont le circuit final est donné en Annexe III.

Afin de rendre le montage final sécuritaire lors de l'apparition d'un défaut quelconque, nous nous proposons de connecter chaque sortie $\overline{\text{FAULT}}$ à l'entrée V_{in+} du même circuit via deux portes inverseuses et de connecter ensuite toutes les entrées V_{in+} des autres circuits de commande comme le montre la figure 109. Dans cette configuration, il suffit qu'un défaut apparaisse au niveau d'un seul interrupteur pour que la commande de tous les autres soit inhibée. Ce circuit permettra également d'assurer un découplage de toutes les sorties $\overline{\text{FAULT}}$, ainsi, seule la LED dont l'interrupteur voit le défaut s'allumera. Nous avons également connecté tous les signaux RESET ensemble en vue de ré-enclencher les commandes après un défaut.

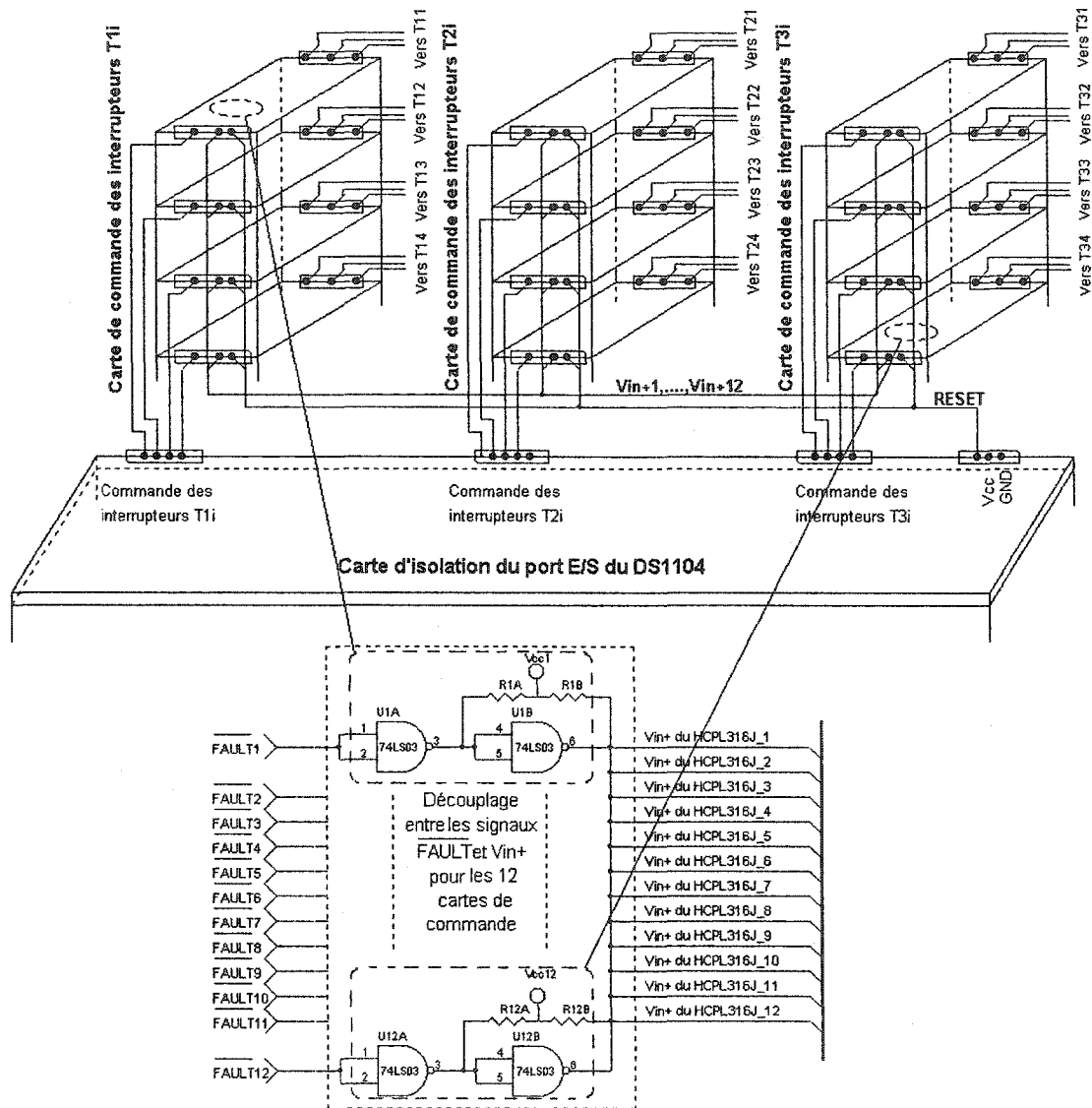


Figure 109 Connexion de toutes les entrées Vin+ des 12 circuits HCPL316J

Les portes inverseuses choisies doivent assurer les deux conditions suivantes :

- La source V_{cc_i} ($i=1, \dots, 12$) doit être capable de fournir un courant suffisant pour alimenter les résistance R_{iB} qui sont dans ce cas toutes en parallèle (250Ω). Cette première condition est donnée par l'équation (5.2).

$$i_{R_iB} = \frac{V_{cc}}{250} = 20\text{mA} \quad (5.2)$$

Notre alimentation est donc capable de fournir ce courant.

- La sortie de la porte U_iB doit être capable d'assurer le niveau bas (-18mA). Cette seconde condition est vérifiée par l'équation (5.4).

En effet, il faut que la somme du courant de charge des R_iB en parallèle (20mA donné par l'équation (5.2)) et du courant assurant le niveau bas de toutes les entrées V_{in+} du HCPL316J_i (donné par l'équation (5.3)), demeure inférieure au courant i_o de U_iB , comme décrit par l'équation (5.4).

$$12i_{V_{in+L}} = 12 \times -0.4\text{mA} = -4.8\text{mA} \quad (5.3)$$

$$-i_o > i_{R_iB} + 12i_{V_{in+L}} = 20 - 4.8 = 15.2\text{mA} \quad (5.4)$$

Finalement, le courant nécessaire pour assurer le niveau bas des portes inverseuses (combinaisons des portes \overline{ET}) est supérieur à la somme des autres courants, ainsi la mise en parallèle de toutes les entrées V_{in+} des 12 circuits HCPL316J est possible et le choix du circuit 74LS03, pour assurer cette fonction, est retenu.

5.2.1.3 Circuits de mesure

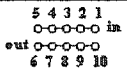
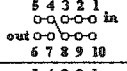
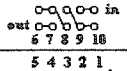
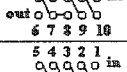
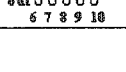
Le DS1104 possède huit Convertisseur Analogiques/Digitaux (CAD). Les entrées de chaque convertisseur serviront à capter toutes les variables mises en jeu dans le système à savoir les trois courants de ligne CA et les deux tensions de sortie CC aux bornes des condensateurs. Ces cinq variables passeront au préalable par des étages isolateurs dont nous spécifierons la nature plus en détails dans chaque cas.

5.2.1.3.1 Circuit de mesure des courants CA

Nous utiliserons pour la mesure des courants de ligne CA un capteur de courant de type boucle fermée à compensation utilisant l'effet Hall, pour assurer l'isolation entre l'étage de puissance et les entrées des CAD et pour prendre en considération la composante continue du courant. Étant donné les courants mis en jeu au niveau du circuit de puissance, nous optons pour l'utilisation du LA 25-NP du fabricant LEM [106]. Le raccordement sera choisi se basant sur le tableau XI.

Tableau XI

Caractéristiques du LA 25-NP selon le raccordement choisi

Nombre de spires primaires	Courant primaire nominal I_{pn} (A)	Courant de sortie nominal I_{sn} (mA)	Rapport de Transformation K_n	Raccordement recommandé
1	25	25	1/1000	
2	12	24	2/1000	
3	8	24	3/1000	
4	6	24	4/1000	
5	5	25	5/1000	

Le raccordement adopté fixera le nombre de spires primaires utilisées et par conséquent le courant nominal au primaire ainsi que le rapport de transformation.

Dans notre cas, le courant de ligne mis en jeu est de 5.25 A. Néanmoins, il peut atteindre des valeurs plus importantes lors de perturbations exercées intentionnellement durant les tests pour démontrer la robustesse du système en boucle fermée. Nous prenons donc en considérations un coefficient de sécurité de 2.5 et optons par conséquent pour un raccordement à deux spires primaires.

Les calculs nécessaires pour la détermination de la résistance de mesure ainsi que le schéma de la carte de mesure des courants de ligne est donné en ANNEXE III.

Une fois cette carte de mesure réalisée, des tests y ont été effectués afin de vérifier la linéarité entre le courant primaire et la tension de mesure au secondaire. Ces points de mesures sont récapitulés dans le tableau XII. Le montage réalisé pour le test consiste à capter le courant dans une charge purement résistive alimenté par un réseau monophasé CA, comme le montre la figure 110.

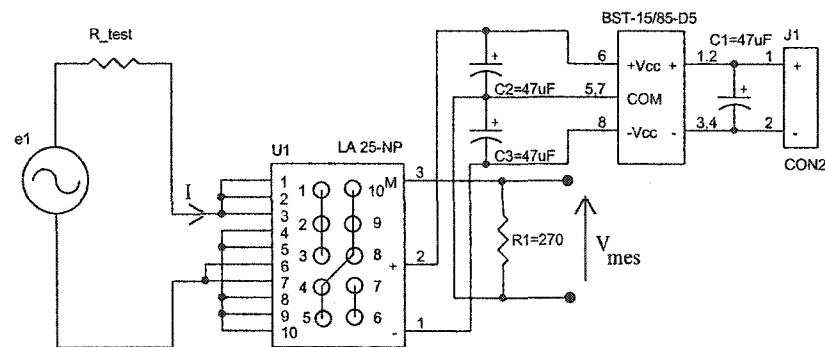


Figure 110 Test de la linéarité des capteurs de courants

Tableau XII

Test de mesures effectuées sur le LA 25-NP

Tension crête e_1 (V)	Résistance de test R_{test} (Ω)	Courant crête I (A)	Tension de mesure crête V_{mes} (V)
50	50	1	.6
80	50	1.6	.9
100	50	2	1.2
75	25	3	1.7
100	25	4	2.2

Le tracé des résultats donnés au tableau XII est représenté dans la figure 111.

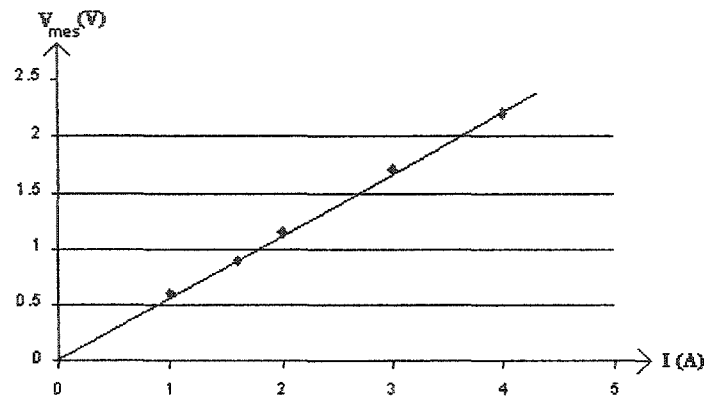


Figure 111 Tracé des mesures effectuées sur les capteurs de courants

La figure 111 démontre assurément la linéarité des capteurs de courant utilisés comme désiré. Nous nous sommes également assurés que le décalage introduit par ces capteurs est quasi-inexistant.

5.2.1.3.2 Circuit de mesure des tensions CC

L'utilisation d'un capteur de tension isolé de la même famille que celle du capteur de courant "LEM" pour la mesure des tensions CC, CA, impulsionnelles..., avec une isolation galvanique entre le primaire (haute tension) et le secondaire (électronique) s'avère peu avantageuse. En effet, ce capteur malgré tous ses avantages : excellente précision, très bonne linéarité, grandes immunités aux perturbations, présente un inconvénient majeur qui réside dans un volume (847cm^3) et un poids (850g) qui sont trop importants.

Pour ces raisons, nous proposons pour la mesure des tensions de sorties CC via un diviseur de tension suivi d'un amplificateur d'isolation le AD202JY [107] pour assurer l'isolation entre l'étage de puissance et les entrées des CA/D. Pour notre application, nous optons pour la configuration de cet amplificateur uniquement comme isolateur où le gain est unitaire. Le circuit mis en œuvre à cet effet est donné par la figure 112.

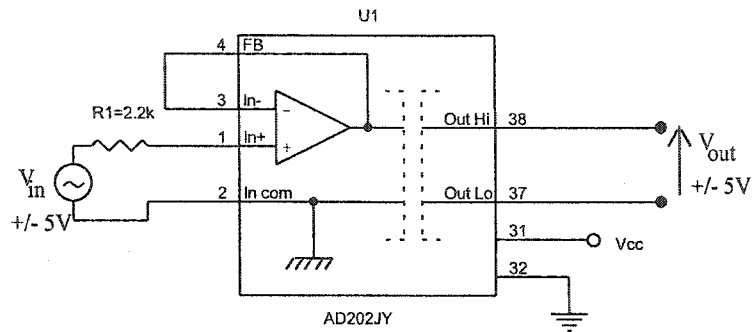


Figure 112 Configuration de l'amplificateur d'isolation avec un gain unitaire

Cette configuration consiste donc à utiliser l'amplificateur interne comme suiveur, suivi d'une isolation galvanique assurée par un transformateur. Ainsi, les dimensions du circuit nécessaire pour pourvoir la fonction de mesure des tensions CC sont considérablement réduites.

Ce circuit consiste à utiliser deux circuits sous la configuration présentée dans la figure 112, dont les entrées V_{in} sont respectivement les tensions V_{dc} et V_{dc-} préalablement abaissées, via un diviseur de tension.

Le circuit final de mesure des tensions CC, incluant le diviseur de tension, ainsi que les calculs relatifs à ce dernier, est donné en ANNEXE III.

5.2.1.3.3 Circuit de synchronisation

Ce circuit offre la possibilité de synchroniser la fréquence du réseau à la fréquence du simulateur. En effet, ces deux fréquences doivent être identiques en vu d'assurer les fonctions sinus et cosinus nécessaires dans l'algorithme de commande.

Nous avons dans un premier temps essayer d'utiliser le bloc PLL (Phase Locked Loop ou boucle à verrouillage de phase) de Simulink pour la synchronisation. Néanmoins, ce

bloc nécessite énormément de temps de calcul, ce qui a eu pour effet d'augmenter, de façon démesurée, la période d'échantillonnage dans dSPACE.

Nous nous sommes donc proposés de construire un bloc dans Simulink permettant de réaliser une fonction équivalente au PLL, sans pour autant exiger un temps de calcul important. Ce bloc permettra de réinitialiser à chaque période basse fréquence 60Hz, la phase ωt nécessaire au calcul des fonctions sinus et cosinus utilisées pour la commande et ainsi éliminer le décalage pouvant exister entre les deux fréquences. Ce bloc aura comme entrée un signal carré positif à la fréquence du réseau obtenu simplement par une détection du passage par zéro de la tension du réseau, comme nous le spécifions ultérieurement. Ce signal est ensuite utilisé pour la mise à zéro d'un intégrateur sur chaque front montant. Afin de générer une rampe, nous devons intégrer une constante et pour que la durée de la rampe soit égale à celle du signal carré, cette constante doit être égale à la fréquence désirée. De cette manière, la sortie de l'intégrateur est une rampe qui a l'allure décrite par la figure 113 et qui est synchronisée avec la fréquence du réseau.

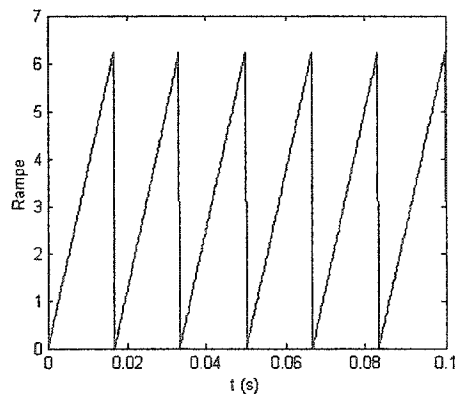


Figure 113 Rampe de durée égale à la phase ωt

Pour la génération du signal carré nous avons procédé de la manière suivante : tout d'abord la tension de ligne est abaissée via un transformateur dont le rapport de transformation est donné par l'équation (5.5).

$$K_n = \frac{N_p}{N_s} = \frac{V_p}{V_s} = \frac{1}{4.2} \quad (5.5)$$

Ainsi la tension crête de $110\sqrt{2}$ V est abaissée à $26.2\sqrt{2}$ V. Un diviseur de tension est ensuite utilisé pour abaisser cette tension davantage afin d'attaquer l'entrée d'un comparateur. Le diviseur de tension aura un rapport de 1/3.4 déterminé par l'équation (5.6).

$$\frac{R1}{R1 + R2} = \frac{10K\Omega}{24K\Omega + 10K\Omega} = \frac{1}{3.4} \quad (5.6)$$

Ainsi à une tension crête de $110\sqrt{2}$ V \cong 156V correspond une tension de mesure image de 10.89V parfaitement adéquate pour l'étage comparateur, basé sur l'utilisation du LM311 dont les entrées maximums doivent être situées entre ± 15 V. Une alimentation de 5V est suffisante pour le fonctionnement du LM311. La sortie du comparateur est de niveau TTL, néanmoins elle a la même masse que le circuit de puissance. Il est alors indispensable de la faire transiter par un étage d'isolation. Nous utilisons donc un des optocoupleur de la carte d'isolation. Le schéma de la figure 114 montre le circuit final conçu pour générer l'onde carrée de fréquence égale à celle du réseau en vue d'assurer la synchronisation.

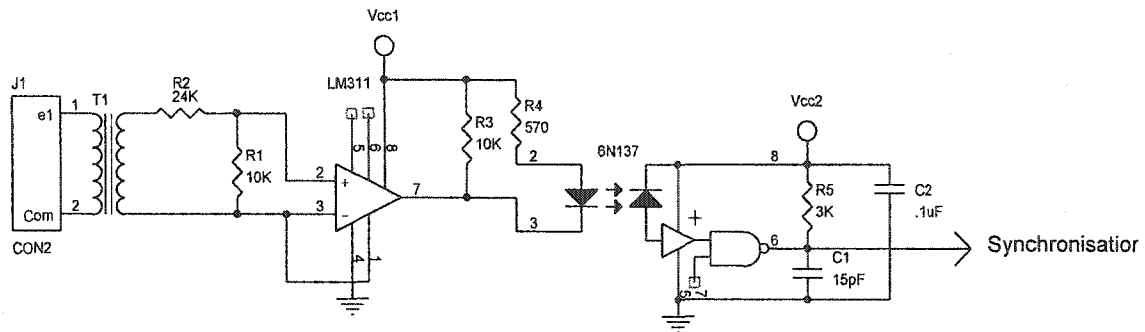


Figure 114 Circuit générant le signal de synchronisation avec la tension de ligne

L'ajout d'une hystérésis est recommandé afin de ne pas prendre en considération d'autres passages par zéro dus aux harmoniques que peut contenir la tension de ligne. Dans notre cas, vu que les tensions de ligne sont filtrées, nous ne l'avons pas ajouté.

5.2.2 Circuit de puissance

Le circuit de puissance mis en œuvre se compose de :

- L'étage d'entrée
- Le convertisseur
- L'étage de sortie

L'étage d'entrée est constitué de la source de tension triphasée, des trois inductances élévatrices et de l'inductance de la branche du neutre L_n . Quant à l'étage de sortie, il se compose des condensateurs de sortie et de la charge.

La conception de l'étage de puissance commence donc par le dimensionnement de tous les éléments de puissance utilisés : les inductances élévatrices, l'inductance L_n , les condensateurs de sortie, ainsi que les interrupteurs de puissance.

5.2.2.1 Dimensionnement des inductances du montage

Parmi les éléments du circuit qu'il faut dimensionner, nous avons les inductances. Celles-ci se divisent en deux catégories :

- Les inductances élévatrices L_1 , L_2 et L_3
- L'inductance de la branche du neutre L_n

5.2.2.1.1 Dimensionnement des inductances L_1 , L_2 et L_3

Considérons le schéma équivalent triphasé de notre circuit représenté par la figure 115.

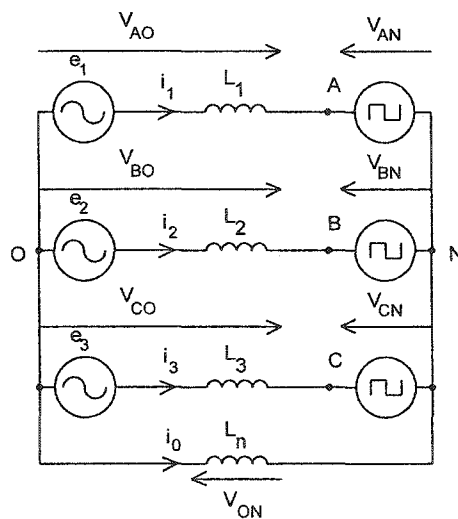


Figure 115 Schéma équivalent triphasé du système étudié

Les tensions à l'entrée du redresseur V_{AO} , V_{BO} et V_{CO} sont quasi-sinusoïdale. Leur somme est nulle, étant dans un système équilibré, comme développé au chapitre II. Par conséquent $V_{AN} + V_{BN} + V_{CN} = V_{ON}$.

Nous déterminons donc par simulation ces différentes tensions afin de dimensionner les différents éléments du circuit.

Tout d'abord se basant sur le fait que les tensions V_{AN} , V_{BN} et V_{CN} sont des tensions carrées à trois-niveaux modulées en largeur d'impulsion de valeur maximum 175V, nous pouvons programmer leurs profils, du moment que nous connaissons la fonction de commutation et par conséquent nous pouvons les retracer comme le montre la figure 116.

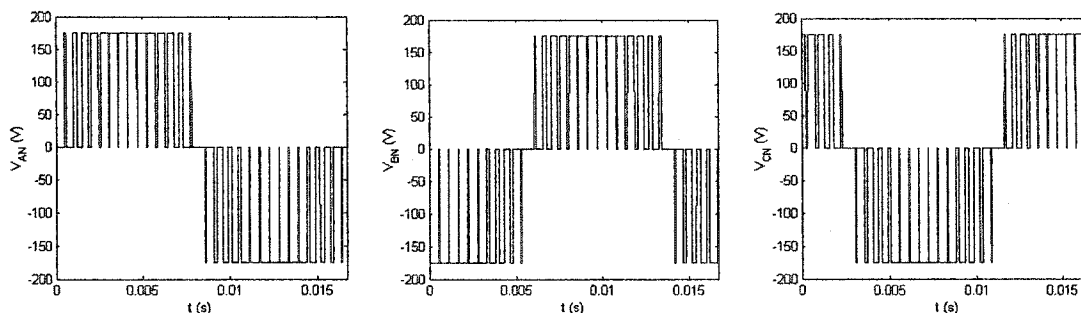


Figure 116 Tensions V_{AN} , V_{BN} et V_{CN} à la sortie du redresseur

Ensuite, sachant que $V_{AN} + V_{BN} + V_{CN} = V_{ON}$, nous pouvons retrouver la tension V_{ON} comme le montre la figure 117.

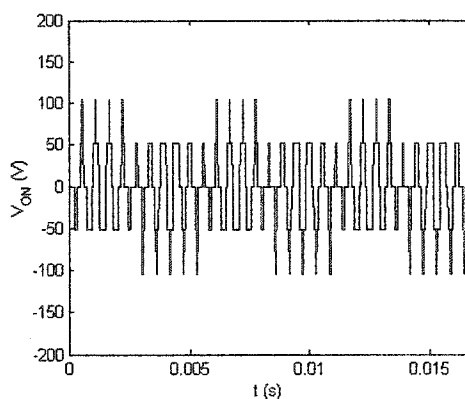


Figure 117 Tension V_{ON} aux bornes de l'inductance L_n

À partir du schéma équivalent de la figure 115, nous pouvons déduire que :

$$\begin{aligned}
 V_{AO} &= V_{AN} - V_{ON} \\
 V_{BO} &= V_{BN} - V_{ON} \\
 V_{CO} &= V_{CN} - V_{ON}
 \end{aligned}
 \tag{5.7}$$

Ce qui nous permet de retracer les tensions à l'entrée du redresseur représentées dans la figure 118.

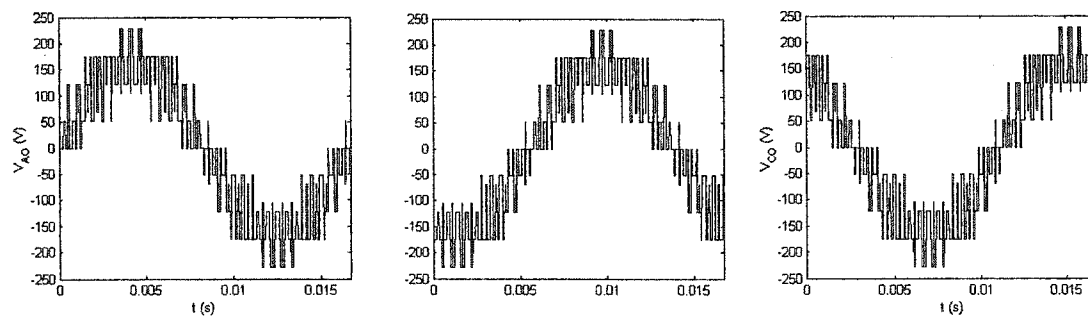


Figure 118 Tensions V_{AO} , V_{BO} et V_{CO} à l'entrée du redresseur

Connaissant la tension de la source qui est sinusoïdale, nous pouvons donc déterminer l'allure des tensions aux bornes des inductances. Ces tensions sont données dans la figure 119.

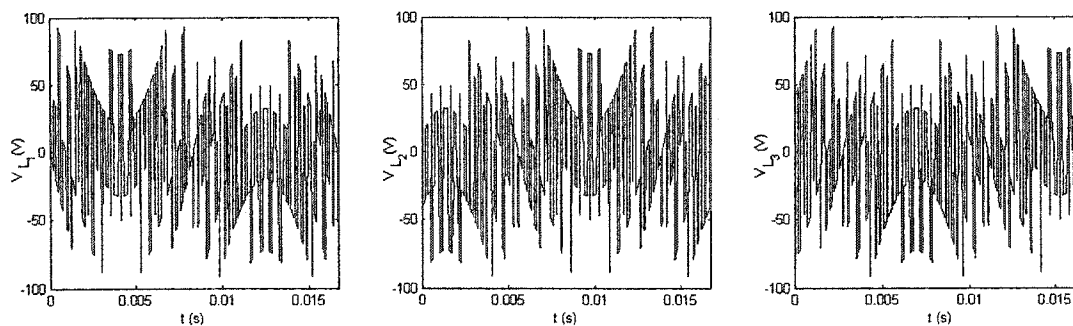


Figure 119 Tensions aux bornes des inductances L_1 , L_2 et L_3

À partir de la figure 120, nous allons établir la région dans laquelle les contraintes en di/dt sont les plus importantes. En effet, vu que $V_L = L \frac{\Delta i}{\Delta t}$, que Δt peut s'écrire en fonction de la période de découpage T_c ($T_c = \frac{1}{f_c}$ et $f_c = 1.8\text{kHz}$), comme décrit dans l'équation (5.8) et vu que L est fixe, nous pouvons déduire la relation (5.9) qui nous permet de définir la région du Δi le plus important :

$$\Delta t = kT_c \quad ; \quad 0 < k < 1 \quad (5.8)$$

$$\Delta i = \frac{V_L k T_c}{L} \quad (5.9)$$

La figure 120 est un zoom sur $\frac{T_f}{4}$ des tensions V_{AN} et V_{L1} , T_f étant la période de la fondamentale.

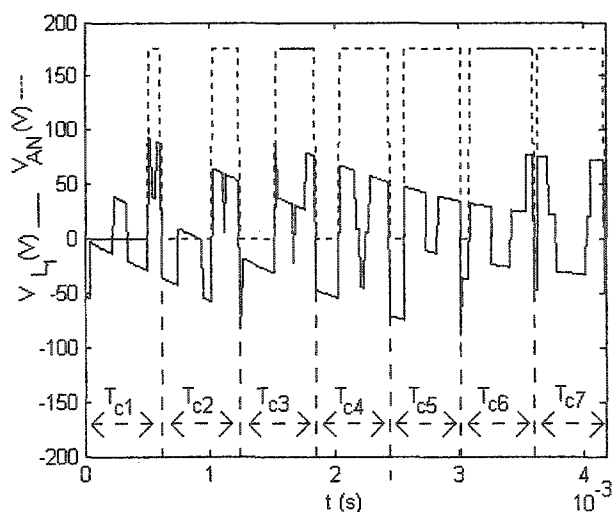


Figure 120 Tension à la sortie du redresseur V_{AN} et tension aux bornes de l'inductance L_1

À partir de cette figure et de l'équation des contraintes en Δi , nous pouvons dresser le tableau XIII :

Tableau XIII

Les contraintes subies par les inductances L_1 , L_2 et L_3 , durant l'intervalle $0 < t < \frac{T_f}{4}$

T_c	V_L	Δt	Δi
T_{c1}	-10	$0.3T_c$	0.0017/L
	40	$0.25T_c$	0.0056/L
	-30	$0.3T_c$	0.005/L
	100	$0.15T_c$	0.0083/L
T_{c2}	-40	$0.15T_c$	0.0083/L
	10	$0.4T_c$	0.0022/L
	-50	$0.05T_c$	0.0014/L
	60	$0.4T_c$	0.0133/L
T_{c3}	-40	$0.4T_c$	0.0089/L
	60	$0.6T_c$	0.02/L
T_{c4}	-50	$0.35T_c$	0.0097/L
	75	$0.25T_c$	0.0104/L
	-50	$0.1T_c$	0.0028/L
	65	$0.3T_c$	0.0108/L
T_{c5}	-75	$0.2T_c$	0.0083/L
	45	$0.35T_c$	0.0087/L
	-10	$0.1T_c$	0.00055/L
	40	$0.35T_c$	0.0078/L
T_{c6}	-30	$0.1T_c$	0.0017/L
	25	$0.3T_c$	0.0042/L
	-20	$0.3T_c$	0.0033/L
	50	$0.3T_c$	0.0083/L
T_{c7}	-50	$0.05T_c$	0.0014/L
	70	$0.3T_c$	0.0117/L
	-40	$0.4T_c$	0.0089/L
	60	$0.3T_c$	0.01/L

D'après le tableau XIII, il est évident que les pires contraintes subies par l'inductance, en terme de Δi , surviennent lorsque le rapport cyclique est moitié 50%, c'est-à-dire dans les régions avoisinantes de $T_f/8$, $3T_f/8$, $5T_f/8$ et $7T_f/8$, où T_f est la période du fondamental. Ceci permet d'exprimer la valeur de l'inductance selon l'équation (5.10).

$$L_{1,2,3}(\text{mH}) = \frac{20}{\Delta i} \quad (5.10)$$

Ainsi, pour obtenir un $\Delta i_{1,2,3}$ de 15% du courant nominal, ce qui correspond à 0.8A, le choix d'une inductance de 25mH s'impose. Trois inductances de cette valeur seront donc utilisées pour l'étage d'entrée de notre prototype.

5.2.2.1.2 Dimensionnement de l'inductance de la branche du neutre L_n

Concernant le dimensionnement de l'inductance L_n , nous procédons de la même façon que pour celui des inductances L_1 , L_2 et L_3 , et ce, en se basant sur la simulation.

La figure 117 illustre la tension V_{ON} aux bornes de l'inductance L_n , à partir de laquelle nous calculons, comme pour le cas précédent, les pires contraintes subies par Cette inductance. Nous aboutissons de la même façon à l'équation suivante :

$$L_n(\text{mH}) = \frac{16}{\Delta i} \quad (5.11)$$

Nous désirons avoir un très faible Δi_0 afin de maintenir des courants de ligne non déformés. Ainsi, si nous nous fixons une limite d'ondulation de courant Δi de 10% du courant nominal, ce qui correspond à 0.52A, le choix d'une inductance de 25mH s'impose.

Ainsi, nous justifions le choix d'inductances égales lors de la modélisation de notre système dans le chapitre II.

Nous démontrons également l'avantage de l'ajout d'une inductance dans la branche du neutre, en scrutant l'allure des tensions V_{L_1} , V_{L_2} et V_{L_3} avec L_n (figure 119) et les comparant aux cas sans L_n (figure 121).

Nous constatons clairement que les tensions de la figure 121 à la fréquence de découpage sont plus importantes que ceux de la figure 119. De plus, il apparaît clairement d'après l'analyse spectrale de la tension V_{L_1} dans le cas avec et sans l'existence de L_n , que la fréquence de découpage de 1.8 kHz est triplée avec l'ajout de l'inductance L_n au niveau des inductances élévatrices, sans pour autant qu'elle ne le soit au niveau du convertisseur (figure 122). Il est donc évident que pour une même valeur d'inductance, le Δi est nettement plus faible dans la configuration proposée.

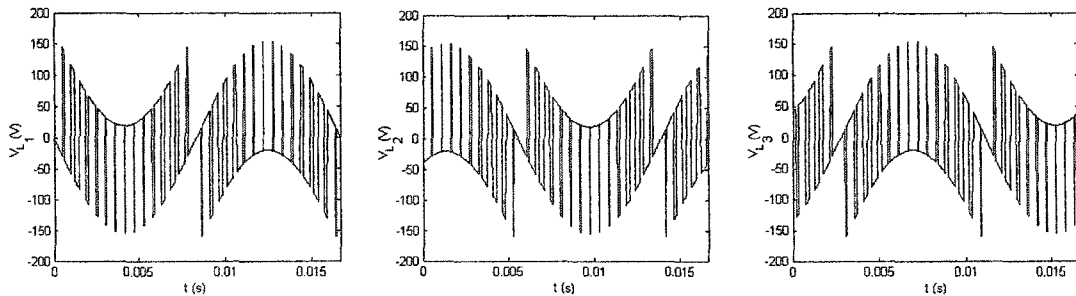


Figure 121 Tensions aux bornes des inductances L_1 , L_2 et L_3 dans le cas de l'inexistence de l'inductance dans la branche du neutre L_n

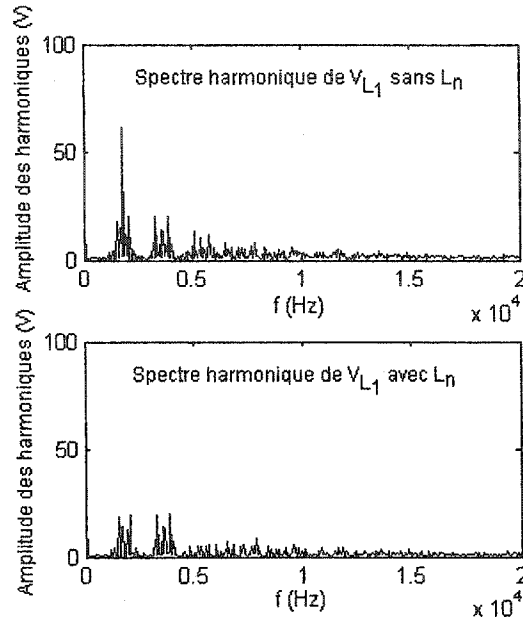


Figure 122 Analyse spectrale de la tension V_{L1} avec et sans l'inductance L_n

5.2.2.2 Dimensionnement des condensateurs de sortie

Le montage étudié peut servir comme étage d'entrée à un convertisseur CC/CC ou CC/CA. Il est donc primordial que cet étage d'entrée soit capable de maintenir le même niveau d'énergie durant un temps déterminé lorsqu'un bris survient. Des condensateurs seront les éléments de stockage choisis afin d'accomplir cette tâche.

Les équations (5.12) et (5.13) décrivent respectivement la puissance instantanée et l'énergie dans un condensateur :

$$P(t) = V_c i_c = C V_c \frac{dV_c}{dt} \quad (5.12)$$

$$W_c = \int_0^\infty P(t) dt = \frac{1}{2} C V_c^2 \quad (5.13)$$

Ceci signifie que pour une période de temps définie T_{mt} , la relation subsistant entre la puissance et l'énergie est celle décrite par l'équation (5.14) :

$$W_c = PT_{mt} \quad (5.14)$$

Ainsi, si nous voulons maintenir $V_{dc} > V_{dcmin}$ où $V_{dcmin} = 290V$ aux bornes de C (avec $C = C_+ // C_-$), durant une période nommée temps de maintien ΔT_{mt} , il est nécessaire d'assurer l'égalité suivante :

$$W_i - W_f = P\Delta T_{mt} \quad (5.15)$$

Avec W_i et W_f les énergies aux instants initial et final donnés par l'équation (5.16) et (5.17).

$$W_i = \frac{1}{2} CV_{dcnom}^2 \quad (5.16)$$

$$W_f = \frac{1}{2} CV_{dcmin}^2 \quad (5.17)$$

Donc, la valeur du condensateur en sortie peut être calculée selon l'équation (5.18).

$$C = \frac{2P\Delta T_{mt}}{V_{dcnom}^2 - V_{dcmin}^2} \quad (5.18)$$

Ainsi, en considérant le fonctionnement du système sous les conditions énumérées dans le système d'équations (5.19), la valeur du condensateur de sortie C est déterminée par l'équation (5.20) :

$$\begin{aligned}
 P_n &= 1230 \text{ W} \\
 V_{dc} &= 350 \text{ V} \\
 V_{dc\min} &= 290 \text{ V} \\
 T_f &= 1/60 \text{ Hz} \\
 \Delta T_{mt} &= 2 T_f
 \end{aligned}
 \tag{5.19}$$

$$C = 2135 \mu\text{F} \tag{5.20}$$

d'où :

$$C_+ = C_- = 2C = 4270 \mu\text{F} \tag{5.21}$$

Nous choisissons ainsi une valeur proche qui est disponible au laboratoire :

$$C_+ = C_- = 4310 \mu\text{F} \tag{5.22}$$

5.2.2.3 Choix et dimensionnement des interrupteurs de puissance

Nous allons dans ce paragraphe élaborer tout d'abord sur le choix des transistors MOS et des diodes de calage que nous utilisons pour la réalisation du convertisseur. Nous discutons par la suite du dimensionnement de ces interrupteurs.

5.2.2.3.1 Choix des interrupteurs de puissance

Le choix des transistors MOS et des diodes se fait selon les contraintes qu'ils subissent.

5.2.2.3.1.1 Choix des MOSFET

Les MOSFET utilisés dans notre application ont été choisis de type N, ayant un R_{DSon} le plus faible possible et tenant au moins 350V (facteur de sécurité de 2). Ce type de

MOSFET possède également une diode intégrée interne dont les caractéristiques lui permettent un fonctionnement adéquat en pont. De plus, vu le fonctionnement du redresseur en commutation dure, le MOSFET doit être capable de supporter une grande énergie lors des commutations. Un bon compromis performance/prix est le MTY30N50E de MOTOROLA qui tient 500V, supporte un courant moyen de 30A, possède un R_{DSon} de 150m Ω et assure toutes les autres conditions citées auparavant.

5.2.2.3.1.2 Choix des diodes de calage

Les diodes de calage doivent être choisies de sorte qu'elles soient très rapides, vu qu'elles verront un courant découpé à 1.8 kHz. De plus, vu le fonctionnement à haute fréquence, ce type de diode doit avoir un faible courant i_{rr} et temps t_{rr} de recouvrement.

5.2.2.3.2 Dimensionnement des interrupteurs de puissance

Le dimensionnement des MOSFET et diodes utilisés dans la conception du convertisseur de puissance exige des calculs précis des pertes par conduction et par commutation qui sont mises en jeu lors du fonctionnement.

Dans notre cas, ces pertes sont différentes d'un semiconducteur à un autre. En effet, dans ce type de redresseur, les interrupteurs du pont n'ont pas un fonctionnement symétrique. Les calculs des pertes sont détaillés dans le paragraphe qui suit se basant sur la notation de la figure 123 qui identifie les interrupteurs internes, externes et les diodes de calage (clamp) :

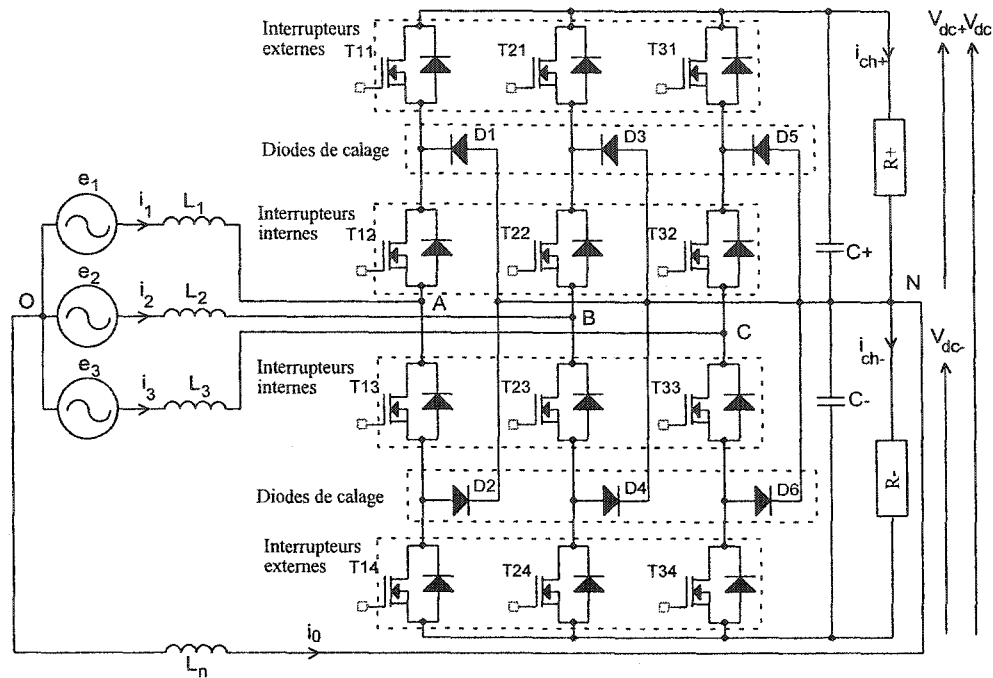


Figure 123 Identification des semi-conducteurs de puissance en vue de leur dimensionnement

5.2.2.3.2.1 Pertes par conduction

Nous avons besoin, pour le calcul des différentes pertes, des valeurs des courants efficaces dans les MOS et les diodes et également du courant moyen dans les diodes. Pour cela, nous reprogrammons les courants mis en jeu dans les différents interrupteurs du redresseur par le biais de Simulink. Ces derniers sont représentés dans les figures 124, 125 et 126. Nous pouvons par ailleurs considérer uniquement les courants dans T_{11} , T_{12} et D_1 , vu que ceux respectivement dans T_{14} , T_{13} et D_2 sont parfaitement identiques mais décalés de $T_f/2$. Nous notons pour le reste des calculs T_{int} pour les MOSFET internes et T_{ext} pour les MOSFET externes et D pour les diodes de calage.

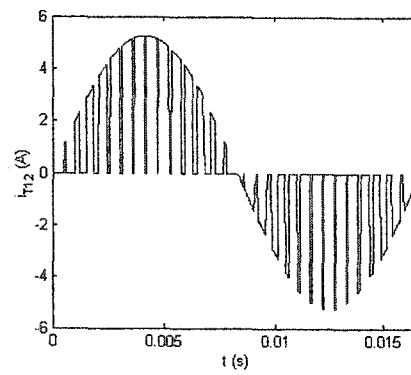


Figure 124 Courant dans l'interrupteur Q12

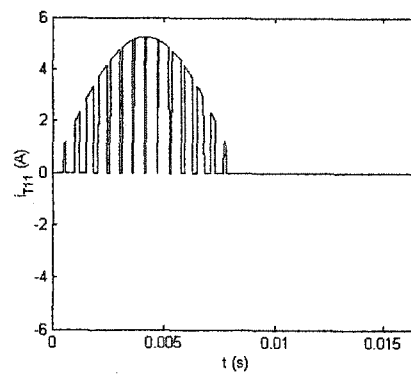


Figure 125 Courant dans l'interrupteur Q11

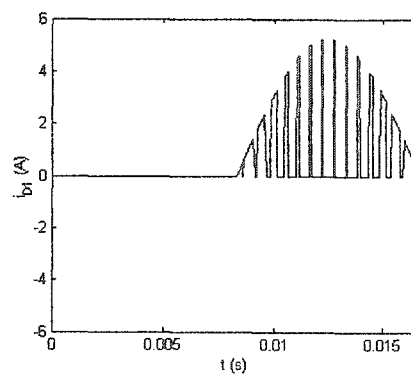


Figure 126 Courant dans la diode D1

Nous avons d'autres part, comme données du constructeur :

- La résistance à l'état passant des MOSFET $R_{DSon} = 150m\Omega$
- Le seuil de tension des Diodes de clamp $V_{f(iF=25A;Tj=125^{\circ}C)} = 1.7V$

Le calcul des différents courants efficaces et moyens dans Simulink est donné dans la figure 127 :

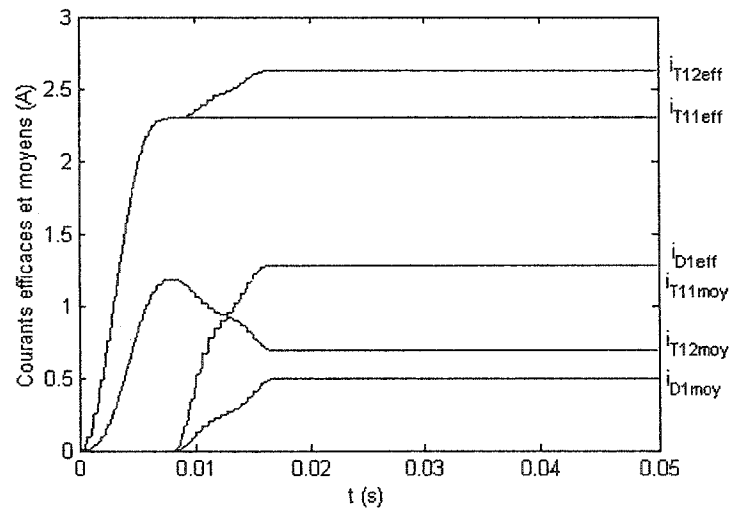


Figure 127 Courants moyens et efficaces des interrupteurs

Les valeurs de ces différents courants sont les suivantes :

$$iT_{ext_{moy}} = 1.181 A \quad (5.23)$$

$$iT_{int_{moy}} = 0.6913 A \quad (5.24)$$

$$iD_{moy} = 0.4898 A \quad (5.25)$$

$$iT_{ext_{eff}} = 2.2945 A \quad (5.26)$$

$$iT_{int_{eff}} = 2.625 A \quad (5.27)$$

$$iD_{eff} = 1.2754 A \quad (5.28)$$

5.2.2.3.2.1.1 Pertes par conduction dans l'interrupteur interne

Les pertes par conduction dans cet interrupteur sont décrites par l'équation (5.29).

$$P_{T_{int_cond}} = R_{DSon} i_{T_{int\ eff}}^2 = 1.0336 \text{ W} \quad (5.29)$$

Ainsi, les pertes totales dans tous les interrupteurs internes (T_{12} , T_{13} , T_{22} , T_{23} , T_{32} , T_{33}) sont calculées comme le montre l'égalité (5.30).

$$P_{T_{int_cond_tot}} = 6 R_{DSon} i_{T_{int\ eff}}^2 = 6.20 \text{ W} \quad (5.30)$$

5.2.2.3.2.1.2 Pertes par conduction dans l'interrupteur externe

Les pertes par conduction dans cet interrupteur sont décrites par l'équation (5.31) :

$$P_{Text} = R_{DSon} i_{Text\ eff}^2 = 0.7897 \text{ W} \quad (5.31)$$

Ainsi, les pertes totales dans tous les interrupteurs externes T_{11} , T_{14} , T_{21} , T_{24} , T_{31} , T_{34} sont évaluées selon l'égalité (5.32) :

$$P_{Text_cond_tot} = 6 R_{DSon} i_{Text\ eff}^2 = 4.7382 \text{ W} \quad (5.32)$$

5.2.2.3.2.1.3 Pertes par conduction dans la diode

D'après la caractéristique statique [10], la tension aux bornes de la diode en conduction directe peut s'exprimer comme suit :

$$V_D(t) = V_f + R_D i_D(t) \quad (5.33)$$

Les pertes par conduction dans la diode peuvent être calculées comme suit :

$$P_{D_cond} = \frac{1}{T} \int_0^T V_D(t) i_D(t) dt \quad (5.34)$$

En combinant les équations (5.33) et (5.34), nous pouvons déduire l'équation (5.35) :

$$P_{D_cond} = V_f \underbrace{\frac{1}{T} \int_0^T i_D(t) dt}_{i_{Dmoy}} + R_D \underbrace{\frac{1}{T} \int_0^T i_D^2(t) dt}_{i_{Deff}^2} \quad (5.35)$$

A partir de l'abaque décrivant la courbe de I_F en fonction de la chute directe sur la diode $I_F = f(V_{FM})$ [108], nous pouvons calculer la valeur de la résistance dynamique interne de la diode comme présenté par l'équation (5.36) :

$$R_{D|125^\circ C} = \frac{\Delta V_{FM}}{\Delta I_F} = \frac{1.4 - 0.8}{20 - 2} = 0.033 \Omega \quad (5.36)$$

Les pertes par conduction dans la diode sont alors décrites par l'équation (5.37) :

$$P_{D_cond} = V_f i_{Dmoy} + R_d i_{Deff}^2 = 0.8863 \text{ W} \quad (5.37)$$

Ainsi, les pertes totales dans toutes les diodes ($D_1, D_2, D_3, D_4, D_5, D_6$) sont données par l'égalité (5.38) :

$$P_{D_cond_tot} = 6 \left(V_f i_{Dmoy} + R_d i_{Deff}^2 \right) = 5.3178 \text{ W} \quad (5.38)$$

En considérant donc les pertes totales dans chaque catégorie d'interrupteurs, données par les égalités (5.30), (5.32) et (5.38), nous pouvons déduire les pertes totales par conduction au niveau du redresseur :

$$P_{\text{cond_tot}} = 16.26 \text{ W} \quad (5.39)$$

5.2.2.3.2.2 Perte par commutation

Nous avons besoin pour la détermination des pertes par commutation des données du constructeur suivantes :

- Le temps de descente (fall time) des MOSFET $t_{\text{fallmax}(R_g=20\Omega)} = 115\text{ns}$
- Le temps de retard à la descente des MOSFET $t_{d(R_g=20\Omega)} = 60\text{ns}$
- Condensateur du Snubber $C_s = 10\text{nF}$
- Les charges stockées dans les Diodes $Q_{RR(T_j=125^\circ\text{C})} = 1575\text{nC}$
- La tension aux bornes des diodes et des interrupteurs $V_T = 175\text{V}$
- La fréquence de découpage $f_d = 1.8\text{kHz}$

5.2.2.3.2.2.1 Pertes par commutation au niveau des Mosfet avec circuit d'aide à la commutation

Les faibles temps de commutation t_{rise} et t_{fall} permettent de réduire les pertes en commutation au niveau du MOSFET. Cependant il est tout à fait recommandé d'ajouter un circuit auxiliaire pour réduire ces pertes. De plus, la commutation du MOSFET est généralement assujettie à une surtension au blocage de ce dernier. L'ajout d'un circuit d'aide à commutation aura un double effet permettant d'une part de limiter les pertes par commutation et d'autre part d'écarter la tension aux bornes du MOSFET.

5.2.2.3.2.1.1 Circuit d'aide à la commutation (CALC ou Snubber)

Il est essentiel de protéger le MOSFET contre les surtensions dues aux commutations rapides et aux inductances de câblage [105]. Des éléments de protection sont donc nécessaires pour réduire les pertes de l'interrupteur à l'ouverture (le pire cas comparé à la fermeture). Nous utilisons pour ce faire un réseau constitué d'une résistance R_s , une diode D_s et un condensateur C_s mis aux bornes du MOSFET, comme le montre le schéma de la figure 128.

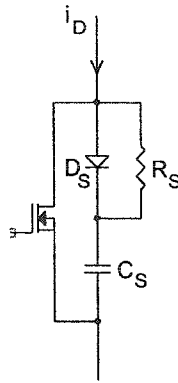


Figure 128 Circuit d'aide à l'ouverture implanté

Grâce au circuit D_s - R_s - C_s , il est possible d'éviter les surtensions à la coupure du courant dans le MOSFET. Le condensateur C_s se charge à l'ouverture du transistor via D_s et se décharge lorsque le transistor est saturé via R_s .

Durant t_{fall} le courant i_D décroît linéairement de sa valeur maximum I_{Dm} à zéro, ce qui se traduit par l'équation (5.40). Ainsi, la tension aux bornes du Mosfet a une forme quadratique définit par l'équation (5.41). Simultanément le condensateur C_s se charge avec un courant i_C et continue à se charger à courant constant, jusqu'à ce que la tension à ses bornes atteigne $V_{dc}/2$.

Le schéma de la figure 129 montre les formes d'ondes du courant et de la tension du MOSFET lors de l'ouverture de ce dernier.

$$i_D = I_{Dm} \left(1 - \frac{t}{t_{fall}} \right) \quad (5.40)$$

$$V_{DS}(t) = \frac{1}{C_s} \int i_C dt = \frac{1}{C_s} \int \frac{I_{Dm}}{t_{fall}} t dt = \frac{I_{Dm}}{2C_s t_{fall}} t^2 \quad (5.41)$$

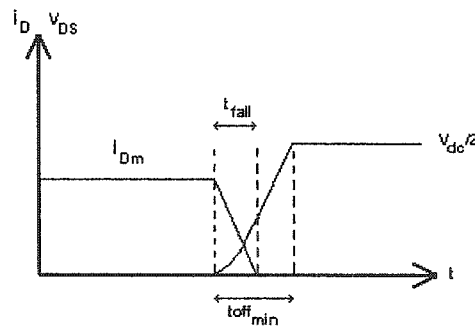


Figure 129 La tension et le courant du MOSFET lors de son ouverture

Nous allons à présent calculer la valeur des différents éléments constituant ce circuit de protection à l'ouverture.

a. Détermination de la valeur du condensateur

En pratique, nous utilisons une méthode de calcul simple est largement utilisée [109]. A

$t = t_{off_min}$ nous avons :

$$V_{Cs} = \frac{V_{dc}}{2} \quad (5.42)$$

Durant ce temps, tout le courant i_D est dérivé dans C_s , d'où :

$$Q_{Cs} = C_s V_{Cs} = I_{Dm} t \quad (5.43)$$

D'autre part, d'après les données du constructeur :

$$toff_{min} = t_{fall} + t_d \quad (5.44)$$

Où t_d est le temps de retard, ce qui nous permet de déterminer la valeur de C_s :

$$C_s = \frac{I_{Dm} toff_{min}}{V_{dc}/2} = 10nF \quad (5.45)$$

b. Détermination de la valeur de la résistance

La contrainte pour la résistance du circuit d'aide à l'ouverture est telle qu'elle empêche le courant de décharge du condensateur de dépasser le courant maximal du Mosfet [109]. Une méthode empirique consiste à choisir R_s de sorte qu'elle vérifie l'équation suivante :

$$toff_{min} \geq 5R_s C_s \quad (5.46)$$

Ce qui nous amène à un choix de R_s :

$$R_s = 30\Omega \quad (5.47)$$

De cette manière nous nous assurons que le condensateur a le temps de se charger durant $t_{off_{min}}$. L'énergie emmagasinée alors dans C_s est dissipée dans R_s . Par conséquent, la puissance dissipée dans R_s qui équivaut aux pertes occasionnées par le CALC est :

$$P_{Rs} = \frac{1}{2} C_s \left(\frac{V_{dc}}{2} \right)^2 f_d = 276mW \quad (5.48)$$

Par conséquent, les pertes par commutation dans tous les MOSFET sont données par l'égalité (5.49) :

$$P_{Rs_tot} = 12 \times \left[\frac{1}{2} C_s \left(\frac{V_{dc}}{2} \right)^2 f_d \right] = 3.31W \quad (5.49)$$

Le calcul des pertes par commutation dans le MOSFET requiert l'expression temporelle de la tension et du courant du MOSFET donnée par les équations (5.40) et (5.41). Ces pertes peuvent être estimées, durant t_{fall} , par l'expression suivante :

$$W_C = \int_0^{t_{fall}} V_{DS}(t) i_D(t) dt \quad (5.50)$$

En remplaçant V_{DS} et i_D par leurs expressions respectives dans (5.50), nous obtenons l'expression de l'énergie dissipée lors de la commutation du MOSFET donnée par l'équation (5.51) :

$$W_C = \frac{I_{Dm}^2 t_{fall}^2}{24C_s} \quad (5.51)$$

Afin d'obtenir la puissance dissipée en Watt, il suffit de multiplier l'énergie par la fréquence de commutation, nous parvenons ainsi à la valeur indiquée dans l'équation (5.52) :

$$P_{\text{MOS_com}} = \frac{I_m^2 t_{\text{fall}}^2 f_d}{24C_s} = 46.6\text{mW} \quad (5.52)$$

Finalement, les pertes par commutation dans tous les MOSFET sont données par l'égalité (5.53) :

$$P_{\text{MOS_com_tot}} = 12 \times \left[\frac{I_m^2 t_{\text{fall}}^2 f_d}{24C_s} \right] = 0.56\text{W} \quad (5.53)$$

Ne considérant pas le CALC, les pertes par commutation dans le MOSFET peuvent se calculer d'après l'équation (5.52) en utilisant la capacité de sortie du MOSFET $C_{\text{oss}}=1200\text{pF}$. Ces pertes sont données par l'équation (5.54) et (5.55) :

$$P_{\text{MOS_com_sansCALC}} = \frac{I_m^2 t_{\text{fall}}^2 f_d}{24C_{\text{oss}}} = 388.6\text{mW} \quad (5.54)$$

$$P_{\text{MOS_com_tot_sansCALC}} = 12 \times \left[\frac{I_m^2 t_{\text{fall}}^2 f_d}{24C_{\text{oss}}} \right] = 4.6636\text{W} \quad (5.55)$$

Ainsi, nous vérifions que le CALC a réellement réduit les pertes lors de la commutation de huit fois.

5.2.2.3.2.2 Pertes par commutation au niveau de la diode

Concernant la diode, l'énergie qui y est dissipée se limite au blocage et ceci est du au phénomène de recouvrement inverse (les charges s'accumulent dans la jonction passante et valent Q_{RR} . Il s'écoule alors un certain temps avant que la diode ne retrouve son pouvoir bloquant et que cette charge en excès ne soit évacuée). Une méthode simple permet le calcul des pertes par commutation au niveau des diodes de puissances. Elle se base sur l'équation suivante [109] :

$$P_{D_com} = Q_{RR} V_R f_d = (1200 + 375)e^{-9} \times 175 \times 1800 = 496 \text{mW} \quad (5.56)$$

Ainsi, les pertes par commutation au niveau des six diodes de puissance sont déterminées par l'égalité suivante :

$$P_{D_com_tot} = 6 \times (Q_{RR} V_R f_d) = 2.98 \text{W} \quad (5.57)$$

Il apparaît clairement que ses pertes par commutation à cette fréquence de découpage sont faibles, vu le choix judicieux des diodes (ultrafast and ultrasoft recovery diode).

Ainsi les pertes totales par commutation déterminées à partir des équations (5.49), (5.53) et (5.57) sont données dans l'équation (5.58) :

$$P_{com_tot} = 6.9 \text{W} \quad (5.58)$$

Si nous considérons le calcul des différentes pertes, au niveau de tous les interrupteurs, défini par les équations (5.39) et (5.58), nous pouvons déduire les pertes totales, au niveau des interrupteurs, définies par l'équation (5.59) ainsi qu'une valeur approximative du rendement du convertisseur, donnée par l'équation (5.60), que nous vérifierons ultérieurement avec les résultats expérimentaux. Le rendement réel doit être inférieur à celui obtenu par l'équation (5.60), vu que nous ne considérons aucunement les pertes pouvant intervenir au niveau des inductances de ligne.

$$P_{tot} = 23.2 \text{W} \quad (5.59)$$

$$R = \frac{P_n - P_{tot}}{P_n} = \frac{1230 \text{W} - 23.2 \text{W}}{1230 \text{W}} = 98\% \quad (5.60)$$

5.2.2.4 Dimensionnement des radiateurs

Le schéma de la figure 130 montre le système de refroidissement au complet pour un seul MOSFET, ainsi que son schéma équivalent électrique mettant en jeu les différentes résistances thermiques du système à refroidissement par radiateur. Nous allons premièrement identifier ces différentes résistances thermiques qui entrent en ligne de compte.

- La première se trouve entre la jonction et le boîtier du MOSFET : R_{Tj_b}
- La seconde se situe entre le boîtier et le radiateur : R_{Tb_r}
- La dernière s'établit entre le radiateur et son environnement ambiant : R_{Tr_a}

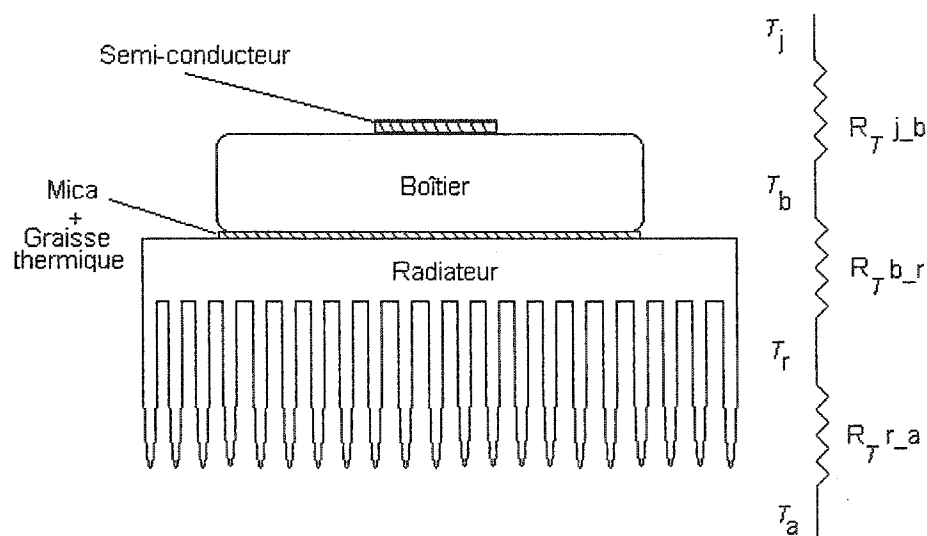


Figure 130 Système de refroidissement et schéma équivalent électrique

Il est essentiel ensuite de savoir à quelle température T_j est la jonction des MOSFET et celle des diodes en fonctionnant sans radiateur. En effet, si cette température est supérieure à la température maximum définie par le constructeur [108] [110], alors il est nécessaire d'utiliser un élément de refroidissement, sinon, un fonctionnement sans radiateur serait adéquat.

Nous établissons alors le circuit équivalent permettant le calcul de la température de la jonction au niveau des semi-conducteurs de puissance utilisés dans notre application. Pour ce faire nous avons recours à la loi d'ohm thermique décrite par l'équation suivante :

$$\Delta T = R_T P \quad (5.61)$$

P étant la puissance dissipée dans le semi-conducteur, R_T étant la résistance thermique totale et ΔT étant la différence de température jonction/ambient. Ainsi le circuit équivalent thermique de l'interrupteur sans radiateur est donné par la figure suivante :

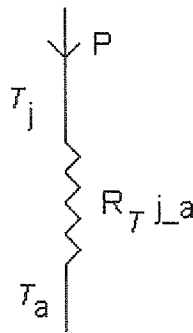


Figure 131 Circuit équivalent thermique de l'interrupteur sans radiateur

D'après ce schéma équivalent, l'équation (5.61) peut s'écrire ainsi :

$$T_j - T_a = R_{Tj-a} \times (P_{com} + P_{cond}) \quad (5.62)$$

T_a est la température ambiante, T_j est la température de la jonction, P_{com} sont les pertes par commutation, P_{cond} sont les pertes par conduction et R_{Tj-a} la résistance thermique jonction/ambient.

Les données du constructeur [108] [110] fournissent la valeur de la résistance jonction/ambient du MOSFET R_{Tj-aT} et de la diode R_{Tj-aD} comme l'indique l'équation (5.63) et (5.64).

$$R_{Tj-aT} = 40^{\circ}\text{C/W} \quad (5.63)$$

$$R_{Tj-aD} = 80^{\circ}\text{C/W} \quad (5.64)$$

Toutes les diodes, tous les MOSFET internes et tous les MOSFET externes étant identiques respectivement, nous nous contentons du calcul de la température de la jonction d'un seul interrupteur parmi chacun de ces trois groupes. Ceci nous amène aux équations (5.65), (5.66) et (5.67) :

$$T_{j\text{ Tint}} = R_{Tj-aTint} \times (P_{T_com} + P_{Tint_cond}) + T_a \quad (5.65)$$

$$T_{j\text{ Text}} = R_{Tj-aText} \times (P_{T_com} + P_{Text_cond}) + T_a \quad (5.66)$$

$$T_{jD} = R_{Tj-aD} \times (P_{D_com} + P_{D_cond}) + T_a \quad (5.67)$$

Les pertes des interrupteurs sont calculées précédemment et sont données par les équations (5.29), (5.31), (5.47), (5.52) et (5.56). En remplaçant leurs valeurs respectives dans (5.65), (5.66) et (5.67), nous pouvons déterminer la température de jonction de chaque interrupteur, comme le montre le système d'équations (5.68) :

$$T_{j\text{ Tint}} = 68.21^{\circ}\text{C} \quad (5.68a)$$

$$T_{j\text{ Text}} = 58.45^{\circ}\text{C} \quad (5.68b)$$

$$T_{jD} = 126.14^{\circ}\text{C} \quad (5.68c)$$

Nous avons également simulé le circuit électrique équivalent au modèle thermique comme illustré par la figure 132. Pour ceci, il suffit tout d'abord de considérer la température ambiante de 25°C comme étant une source de tension de 25V. Ensuite, il faut considérer les pertes sur chaque interrupteur comme étant le courant qui traverse la résistance thermique R_{Tj-a} préalablement définie. Ainsi, la température de la jonction, est déterminée en mesurant le potentiel équivalent. Nous constatons que les valeurs simulées et les valeurs calculées sont identiques.

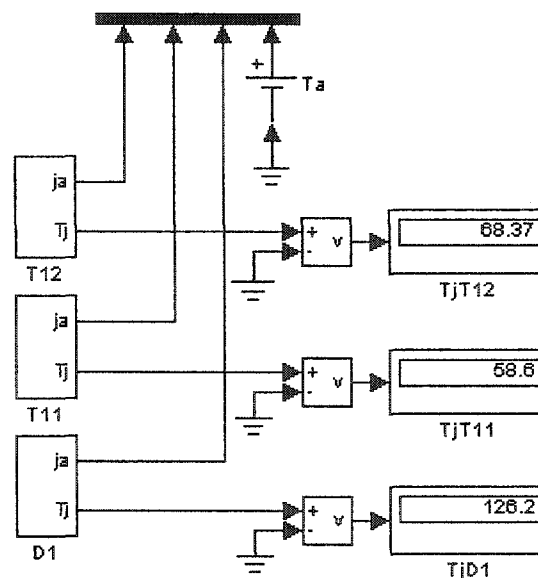


Figure 132 Schéma électrique équivalent sans radiateur simulé dans Simulink/Matlab

Nous constatons d'après les valeurs calculées et simulées que la température de jonction la plus haute est celle de la diode, mais elle demeure inférieure à la température maximum que peut supporter la jonction donnée par le constructeur et qui vaut 150°C pour les MOSFET et pour les diodes. Ceci signifie qu'il n'y a nulle besoin de radiateur pour refroidir les interrupteurs de notre convertisseur. Néanmoins, pour des raisons de packaging, nous utilisons un petit radiateur car la puissance mise en jeu est de 1230W.

5.3 Conclusion

L'implantation de notre circuit s'est donc effectuée en deux parties :

- Une partie logicielle (software) qui consiste à établir la boucle de commande dans Simulink/Matlab et de la compiler et de l'envoyer à la carte DS1104 de dSPACE grâce au RealTimeWorkshop/Matlab.

Cette partie a exigé la discrétisation de la boucle de commande, la détermination des priorités des tâches et le choix puis la configuration adéquate des blocs de la librairie du DS1104.

- Une partie matérielle (hardware) qui consiste à dimensionner les différents paramètres du système (inductances, condensateurs) et les interrupteurs nécessaires à réaliser le convertisseur. Cette partie consiste également à développer toutes les cartes nécessaires à l'interfaçage entre la carte DS1104 et le prototype expérimental à savoir la carte d'isolation, les cartes de commande des MOSFET, les cartes de mesure des courants CA et des tensions CC et enfin la carte de synchronisation.

Une fois tout le circuit monté, nous avons effectué une série de test qui permettent de valider d'une part le bon fonctionnement du convertisseur et d'autre part la robustesse de chacune des lois de commande implantées. Le chapitre qui suit comprendra les résultats expérimentaux obtenus ainsi qu'une synthèse générale des lois de commande implantées numériquement.

CHAPITRE 6

RÉSULTATS EXPÉRIMENTAUX ET ANALYSE DES PERFORMANCES

L'étape finale de ce projet consiste à valider le fonctionnement du système en boucle fermée au point de fonctionnement nominal et pour diverses perturbations et variations paramétriques. Pour ce faire, chaque technique de commande conçue dans Simulink/MATLAB® fut discrétisée et refaçonée, comme précisé dans le chapitre précédent, en vue d'assurer l'interfaçage logiciel avec la carte DS1104 de dSPACE [111]. Ensuite, à partir des blocs diagrammes Simulink de la commande, le Real Time Workshop® génère le code C correspondant, le compile et le charge directement dans la carte DS1104, comme exposé dans le chapitre précédent. La réalisation de la commande de cette manière a permis de réduire considérablement le cycle de développement du prototype.

Ce chapitre est donc dédié à la présentation des résultats expérimentaux relevés lors de l'implantation en temps réel des différentes lois de commande linéaire (LCL), non-linéaire (LCNL) et non-linéaire adaptative (LCNLA) au niveau du système étudié. En effet, ces lois de commande doivent stabiliser et réguler les tensions de sortie V_{dc+} et V_{dc-} et imposer un facteur de puissance unitaire, et ce, pour une large gamme de variation de la puissance à la charge. Nous avons donc effectué une série de test permettant d'une part de valider le bon fonctionnement du convertisseur et d'autre part d'analyser les performances et la robustesse de chacune des trois lois de commande implantées. Cette analyse est réalisée en termes de THDi, de rendement, de facteur de puissance, de régulation et de stabilisation du potentiel au point milieu capacitif et de celui du bus CC et ceci pour diverses perturbations et variations paramétriques [112-115].

Ce chapitre est divisé en plusieurs paragraphes où chacun décrit le comportement du circuit lors de conditions spécifiques simultanément pour les trois techniques de commande. Ces conditions de test sont :

- Le fonctionnement en régime permanent à la puissance nominale
- L'échelon de charge
 - Équilibré
 - Déséquilibré
- Le contrôle de l'échange de la puissance réactive avec le réseau
- Le fonctionnement en modes dégradés
 - L'amplitude de la tension de phase e_1 plus faible que les deux autres e_2 et e_3
 - L'inductance élévatrice L_1 de plus faible valeur que les deux autres L_2 et L_3
 - Modes dégradés combinés : L_1 de plus faible valeur que L_2 et L_3 et la phase trois débranchée.
- La régulation
 - Du potentiel du bus CC
 - Du potentiel au point milieu capacitif

Avant d'effectuer les tests permettant de visualiser le comportement du système à la puissance nominale et sous ces diverses perturbations et variations paramétriques selon chaque loi de commande implantée, il est fondamental de préciser la période d'échantillonnage utilisée dans dSPACE. Afin d'éviter des problèmes de précisions dans les calculs, nous avons choisi une période d'échantillonnage multiple de la basse fréquence 60Hz, comme le montre l'égalité (6.1). Celle-ci fut choisie par test. En effet, nous l'avons réduit au maximum possible sans avoir de problème de dépassement de tâches. Également, nous allons prendre la même période d'échantillonnage pour l'implantation de chacune des trois techniques de commande, que ce soit pour la tâche prioritaire échantillonnée à T_s ou pour la tâche ayant la seconde priorité échantillonnée à T_{sbf} , afin que la seconde soit multiple de la première, comme le montre les égalités (6.2) et (6.3).

$$f_s = 440 \times f_{60\text{Hz}} \quad (6.1)$$

$$T_s = 1/f_s = 37,879 \mu\text{s} \quad (6.2)$$

$$T_{\text{sbf}} = k_s \times T_s ; k_s = 5 \quad (6.3)$$

Il est également nécessaire de fournir les gains k_{ij} utilisés pour chaque loi de commande définis dans les équations (2.23), (2.25), (3.23) et (4.41) des chapitres précédents. Ces derniers sont retrouvés comme pour la simulation, en augmentant les gains jusqu'à avoir les sorties désirées. Ils sont donnés par le tableau XIV.

Tableau XIV

Gains utilisés pour stabiliser les sous-systèmes selon la loi de commande utilisée

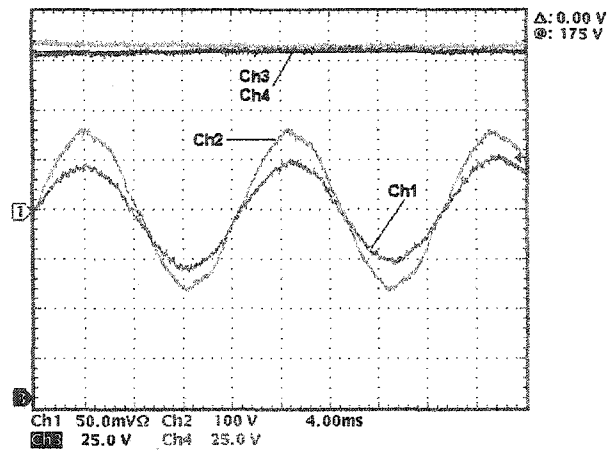
Variables contrôlées	Gains utilisés	Loi de commande linéaire	Loi de commande non-linéaire	Loi de commande adaptative
i_q	K_{11}	5	2000	1000
$V_{\text{dc}+} - V_{\text{dc}-}$	K_{21}	10	35000	305000
i_0	K_{22}	2.75	20	70
$V_{\text{dc}+} + V_{\text{dc}-}$	K_{31}	11	18000	105000
i_d	K_{32}	11	100	120
Paramètres	$\Gamma_{9 \times 9}$	Non appliqué	Non appliqué	1e-10

6.1 Fonctionnement en régime permanent à la puissance nominale

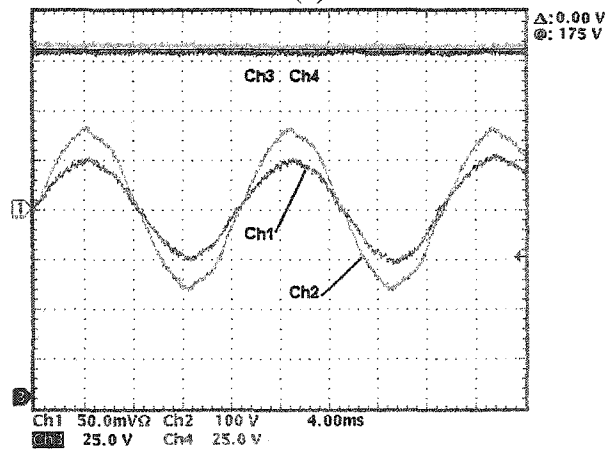
Le fonctionnement du convertisseur fut tout d'abord validé pour le régime permanent à la puissance nominale $P_n = 1230 \text{ W}$. Les figures 133.a, 133.b et 133.c montrent le courant de ligne i_l , la tension de ligne e_l , les tensions de sortie $V_{\text{dc}+}$ et $V_{\text{dc}-}$ respectivement pour la LCL, la LCNL et la LCNLA.

Le courant de ligne i_l est sinusoïdal et atteint une valeur nominale de 5.1A crête. Les tensions de sortie V_{dc+} et V_{dc-} atteignent leur valeur désirée de 175V. Nous constatons néanmoins que c'est pour la LCNLA qu'ils sont complètement superposés et stabilisés exactement à 175V, alors que nous remarquons un léger écart entre ces tensions pour les LCL et LCNL. Ce phénomène n'a pas été rapporté dans les résultats de simulation. En effet, les LCL et LCNL ne sont pas capables de compenser l'effet de la dissymétrie entre l'étage supérieur à drains communs et l'étage inférieur à sources communes du à l'introduction des temps morts, à l'imprécision des capteurs utilisés et du au fait que tous les interrupteurs de puissance n'ont pas des caractéristiques identiques à 100% [116-117]. L'ondulation de ces tensions ΔV_{dc+} et ΔV_{dc-} sont très faibles de façon générale. Néanmoins, elle est moindre pour la commande adaptative (<1%). De plus, vu que les harmoniques de courant circulant dans C_+ et ceux circulant dans C_- ont des phases opposées, la tension V_{dc} présente une ondulation négligeable. Le THDi du courant de ligne ainsi que le facteur de puissance sont mesurés utilisant l'analyseur d'harmoniques "Fluke" qui tient compte des harmoniques à la fréquence de commutation (30^{ème}). La valeur du THDi vaut 2.9%, 3.7% et 2.5% respectivement pour LCL, LCNL et LCNLA et le facteur de puissance est établi à 99% pour les trois techniques de commande. Ainsi, nous constatons que le THDi est moindre pour la LCNLA.

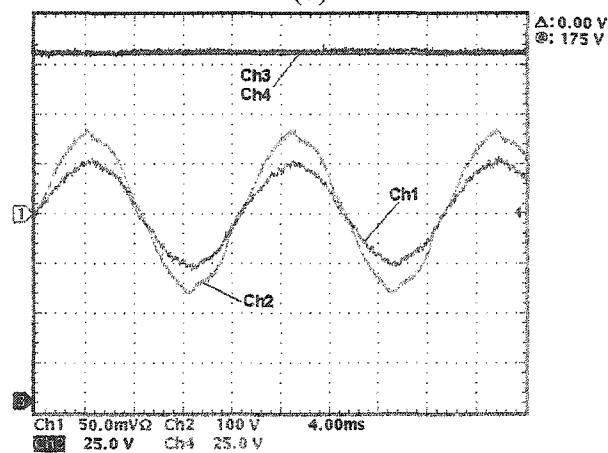
Le courant de neutre i_0 présenté dans les figures 134.a, 134.b et 134.c a une valeur moyenne nulle puisque la charge est équilibrée. La fréquence de découpage (1.8kHz) et la troisième harmonique (180 Hz) apparaissent au niveau de ce courant. Cependant, nous notons l'apparition d'une ondulation basse fréquence qui est prépondérante pour LCL. Cette ondulation est nettement moindre pour la LCNL et est inexistante pour la LCNLA. Cette sous-harmonique provient de la dissymétrie de l'étage supérieur à drains communs et l'étage inférieur à sources communes, comme expliqué précédemment [116-117]. Ces figures montrent aussi la tension V_{AN} qui contient, comme prévu, les trois niveaux de tensions désirés V_{dc+} , 0 et V_{dc-} .



(a)



(b)



(c)

Figure 133 Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c)

La tension V_{AO} est également présentée dans ces figures. Elle est quasi-sinusoïdale et son allure est identique à celle obtenue théoriquement dans le chapitre précédent (5.2.2.1.1 figure 118), ce qui a comme conséquences prévues d'imposer un courant de ligne sinusoïdal en phase avec la tension de ligne correspondante, un facteur de puissance unitaire et un faible TDHi pour les trois techniques de commande.

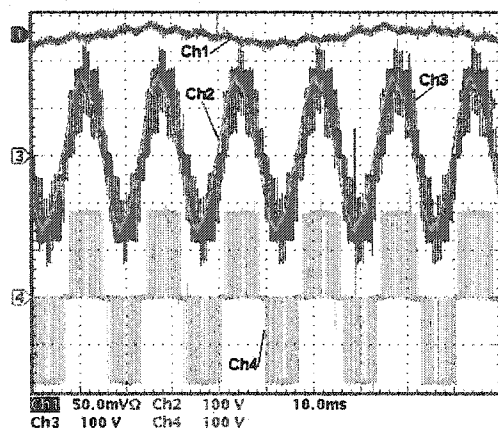
Les figures 135.a, 135.b et 135.c illustrent également la tension aux bornes de l'inductance de la branche du neutre L_n . L'allure de cette tension est identique à celle retrouvée théoriquement et permet donc d'imposer la tension quasi-sinusoïdale désirée V_{AO} .

Une analyse des performances a été ensuite effectuée en régime permanent en termes de THD du courant de ligne (THDi%), de facteur de puissance (FP%) et de rendement (R%) du convertisseur pour une charge variant de 20% à 100% de sa valeur nominale. Ces valeurs sont données dans le tableau XV. A partir de ce dernier, nous bâtissons les courbes de THDi, de FP et de R en fonction de la puissance de sortie P_s . Ces courbes sont présentées dans les figures 136, 137 et 138.

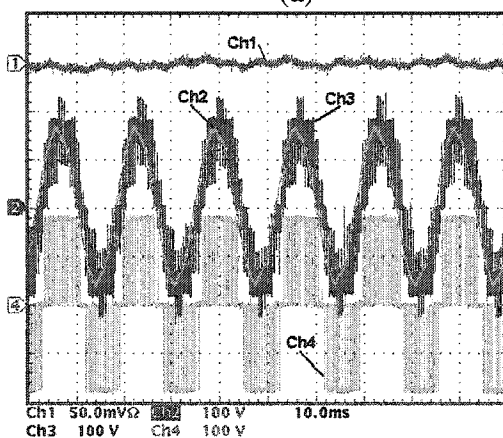
Tableau XV

Facteur de puissance, Rendement et THD du courant de ligne en régime permanent pour un fonctionnement de 20% à 100% de P_n selon la loi de commande implantée

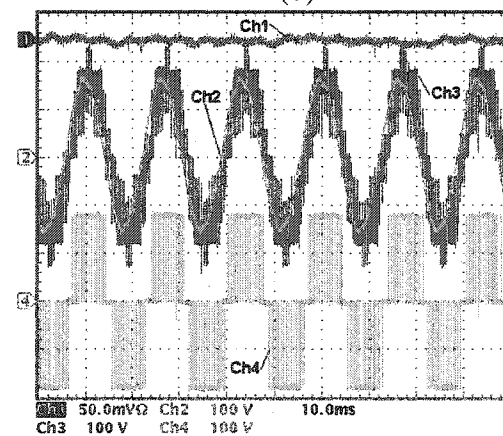
$P_s(W)$	LCL			ECNL			LCNLA		
	R(%)	THDi(%)	FP(%)	R(%)	THDi(%)	FP(%)	R(%)	THDi(%)	FP(%)
288	82.36	39	83	88.17	13	97	89.1	9.5	97
417	88.83	29	91	90.16	9	98	91.76	6.8	98
696	91.36	17	97	92.620	6	99	94.95	5.3	99
828	91.55	14	98	92.15	5.3	99	95.35	4.7	99
1029	92.04	6.2	99	93.6	4.7	99	95.3	4.3	99
1230	93.44	2.9	99	93.6	3.7	99	95.44	2.5	99



(a)

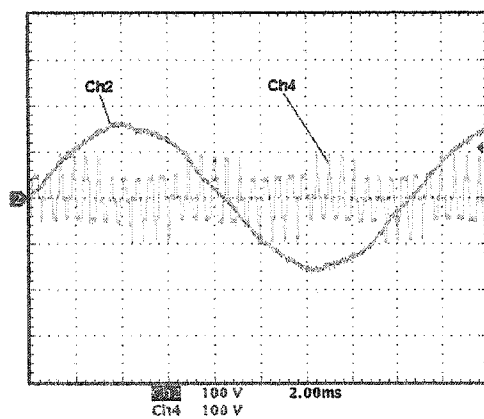


(b)

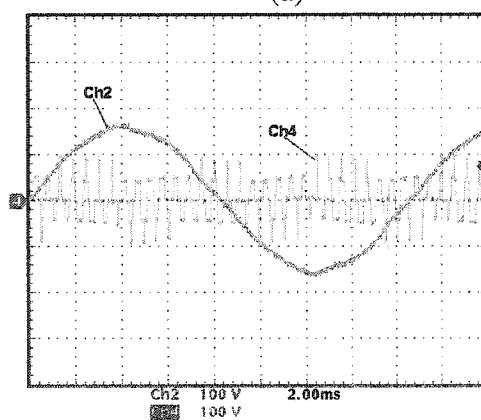


(c)

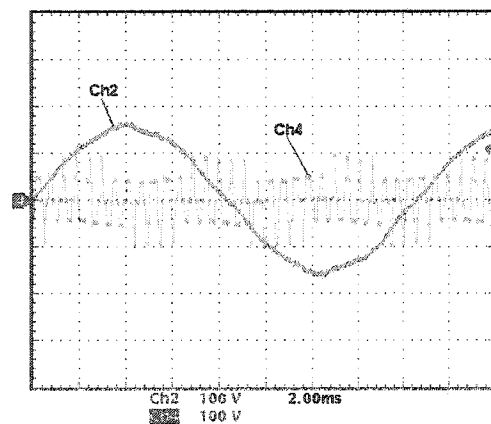
Figure 134 Courant homopolaire i_0 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions à la sortie et à l'entrée du convertisseur V_{AO} (Ch3) et V_{AN} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c)



(a)



(b)



(c)

Figure 135 Tension de ligne e_1 (Ch2) et tension V_{ON} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c)

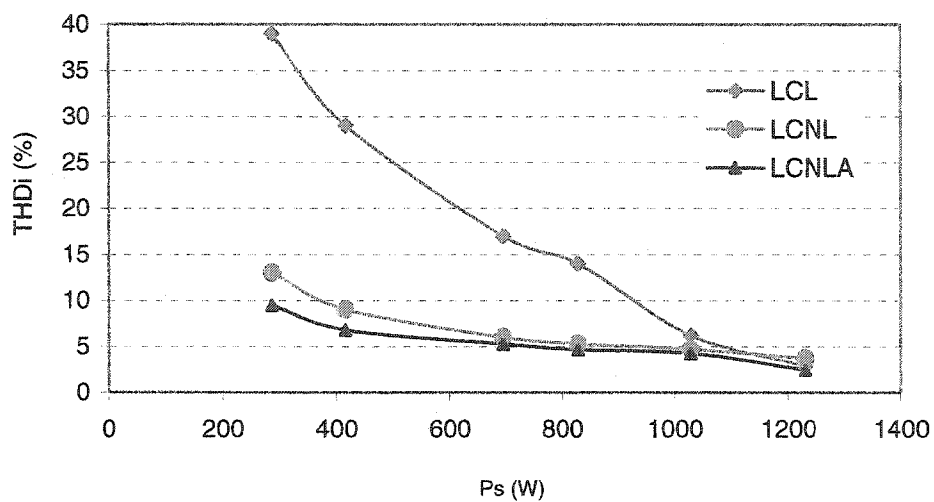


Figure 136 Variation du THDi du courant de ligne en fonction de P_s selon la loi de commande implantée

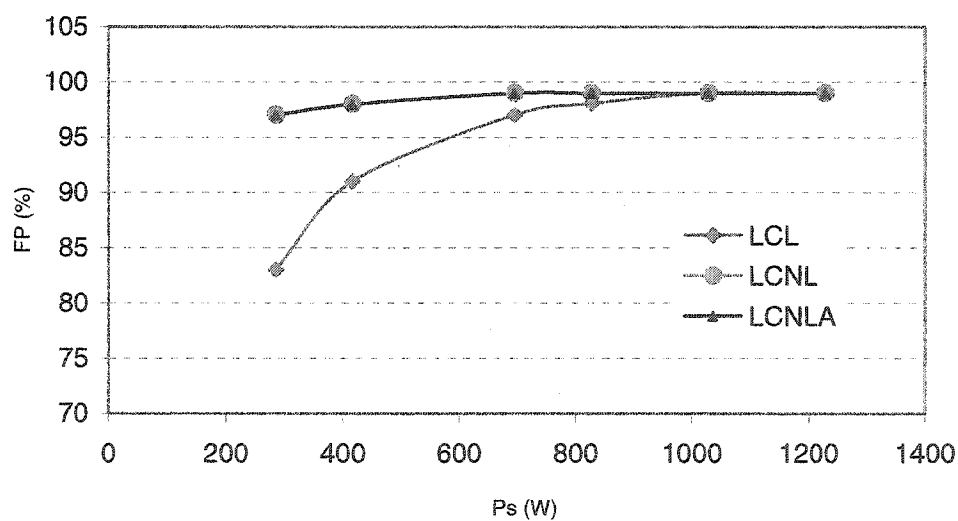


Figure 137 Variation du facteur de puissance du convertisseur en fonction de P_s selon la loi de commande implantée

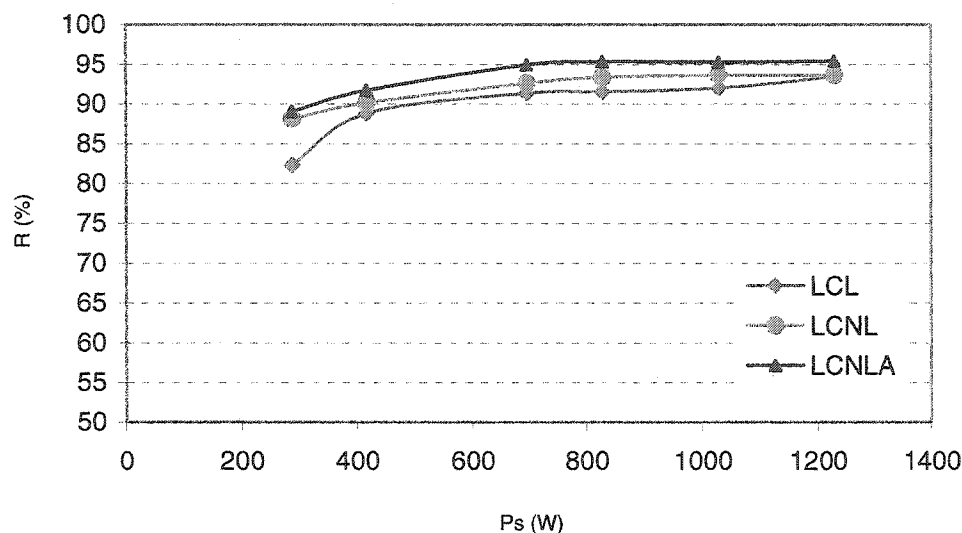


Figure 138 Variation du Rendement du convertisseur en fonction de P_s selon la loi de commande implantée

Il est intéressant de spécifier que le contenu harmonique du courant de ligne dépend du gain du convertisseur défini dans [118] comme étant le rapport entre la tension de sortie et la valeur crête de la tension de ligne. Ceci explique pourquoi la valeur du THD est plus importante lors du fonctionnement à faible charge. De plus, à faible charge, la LCL présente des résultats très limités au moment où elle donne de meilleurs résultats à la puissance nominale.

Les lois de commande non-linéaires donnent nettement les meilleurs résultats dans une large gamme d'opération. Plus particulièrement, la version adaptative qui présente des performances supérieures en termes de THDi, de FP et de R .

Il est également important de mentionner que le fonctionnement est en commutation dure et que des circuits d'aide à la commutation type RDC ont été utilisés. Ainsi, le rendement obtenu avec la LCNLA présente un excellent résultat.

6.2 Échelon de charge équilibré et déséquilibré

L'échelon de charge est testé de deux manières différentes :

- L'échelon équilibré : consiste à changer le point de fonctionnement en maintenant la condition que les deux charges demeurent égales ($R_+ = R_-$).
- L'échelon déséquilibré : consiste à solliciter uniquement un bus CC (CC+ ou CC-), ce qui revient à imposer la condition ($R_+ \neq R_-$).

6.2.1 Échelon de charge équilibré

Les résultats expérimentaux représentés à la figure 139, 140 et 141 montrent le comportement du convertisseur lors d'un échelon de charge équilibré ($R_+ = R_-$) respectivement pour les LCL, LCNL et LCNLA.

Le premier régime permanent est obtenu pour 425W. A $t = 24s$ et durant 28 s, un échelon amenant le système à fonctionner à la puissance nominale $P_n = 1230W$ est appliqué, ensuite le système est ramené à fonctionner à 425W.

Nous remarquons que les tensions de sortie sont égales à leur valeur désirée durant le fonctionnement à P_n . Néanmoins, une erreur en régime permanent de 3.4 % et de 1.4 % est observée respectivement pour les LCL et LCNL, alors qu'aucune erreur en régime permanent n'est engendrée dans le cas de la LCNLA. Un zoom aux deux transitions permet la détermination des temps de réponse pour les trois lois de commande : 4.8s pour la LCL, 80ms pour la LCNL et 1.7s pour la LCNLA. Cependant, pour les deux premières mesures la valeur n'est pas significative vu que l'erreur en régime permanent persiste. Ainsi, si nous considérons uniquement le temps de réponse de la LCNLA, nous pouvons conclure que le transitoire est relativement rapide considérant l'importance de l'échelon de charge. De plus, ces zooms révèlent que les dépassements des tensions de

sorties sont très acceptables pour les trois techniques de commande : 5.7% pour la LCL, 3.7% pour la LCNL et 5.7% pour la LCNLA, alors que les dépassements du courant de ligne ne se manifestent que pour la LCNL.

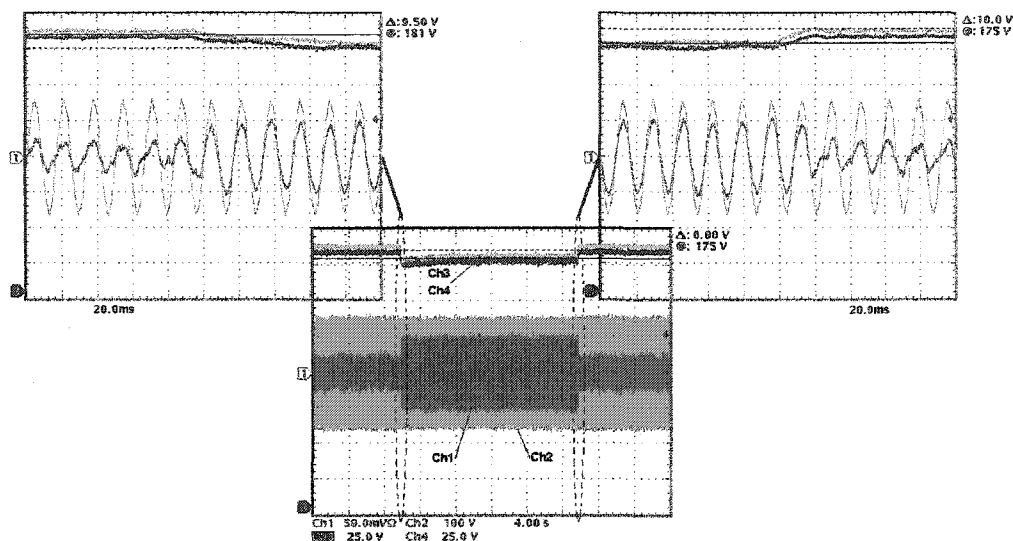


Figure 139 LCL : Courant de ligne i_l (Ch1, 5A/div), tension de ligne e_l (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon équilibré

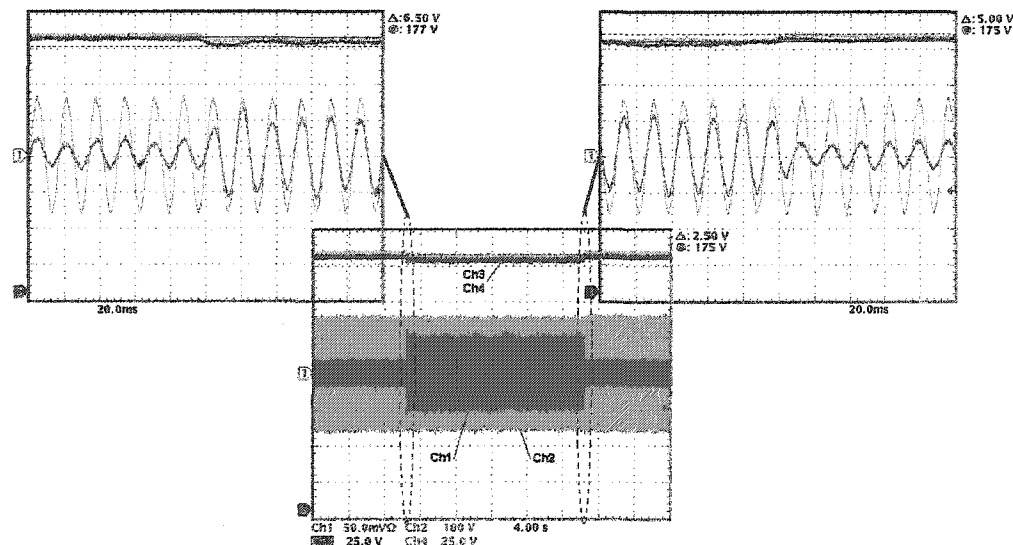


Figure 140 LCNL : Courant de ligne i_l (Ch1, 5A/div), tension de ligne e_l (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon équilibré

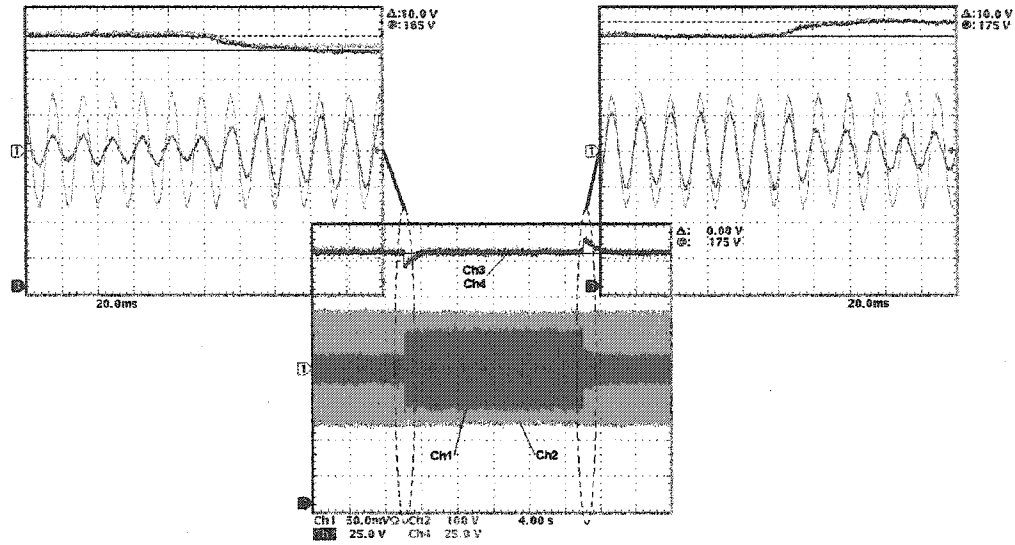


Figure 141 LCNLA : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon équilibré

Ces figures montrent enfin, la détérioration de l'allure du courant à faible charge, du THDi et du FP pour la LCL, alors que de bonnes performances sont maintenues pour la loi de commande non-linéaire et pour sa version adaptative.

6.2.2 Échelon de charge déséquilibré

Les résultats obtenus pour ce test sont donnés dans les figures 142, 143 et 144 respectivement pour les LCL, LCNL et LCNLA. Ceux-ci montrent le comportement du système lors d'un échelon de charge non-équilibré.

Les premier et troisième régimes permanents sont identiques et correspondent à un fonctionnement à $P_s = 425W$ (les puissances des bus CC+ et CC- respectivement P_{s+} et P_{s-} sont égales et valent $P_s/2$). A $t=24s$ et durant 28s, nous déséquilibrons les charges du bus CC, en maintenant le bus CC+ à une puissance de 212W et en augmentant la puissance du bus CC- de 66% de sorte à atteindre la puissance nominale $P_{n-} = 615W$.

Nous constatons que pour les trois figures, le courant de ligne i_l contient une composante continue, durant le second régime permanent. Ceci confirme le fonctionnement en mode déséquilibré des charges R_+ et R_- . où la valeur négative de i_0 indique que le bus CC- est celui qui est sollicité par le déséquilibre. Cette valeur négative contribue, comme prévu, au rééquilibrage des tensions de sortie. Néanmoins dépendamment de la loi de commande appliquée, le rééquilibrage est accompli avec ou sans erreur en régime permanent. En effet, nous percevons que la tension de sortie V_{dc+} est maintenue à sa valeur nominale pour le cas de la LCL et la LCNLA et qu'elle présente une faible erreur en régime permanent pour la LCNL (1%). Quant au bus CC- qui est le bus sollicité, sa tension V_{dc-} présente une erreur en régime permanent correspondant à 8 % pour la LCL, à 2 % pour la LCLN, alors qu'une erreur en régime permanent nulle est observée pour le cas de la LCNLA. Ceci prouve une fois de plus la supériorité de la LCNLA.

Par ailleurs, il est important de mentionner que le facteur de puissance, demeure quasi-unitaire durant le déséquilibre, et ce, pour les trois techniques de commande appliquées.

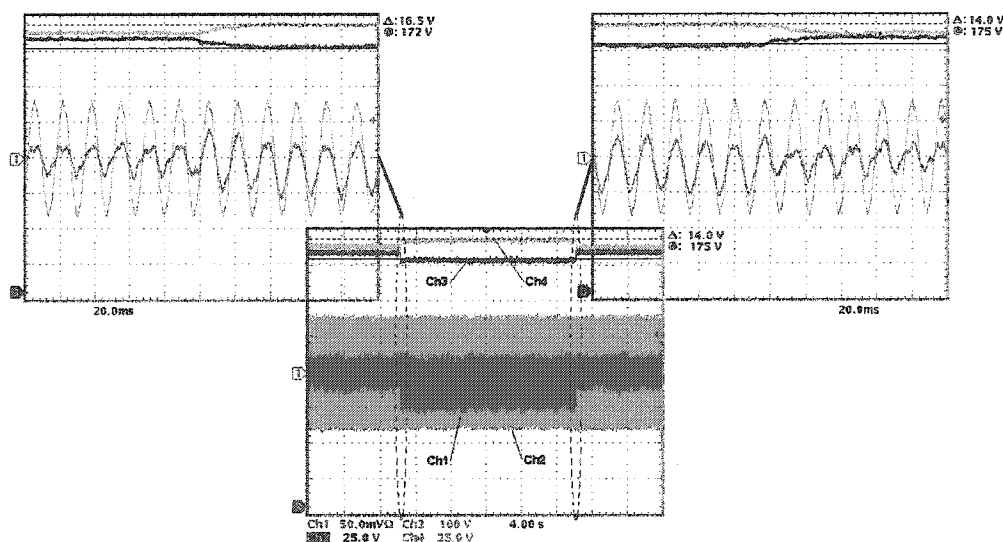


Figure 142 LCL : Courant de ligne i_l (Ch1, 5A/div), tension de ligne e_l (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon déséquilibré

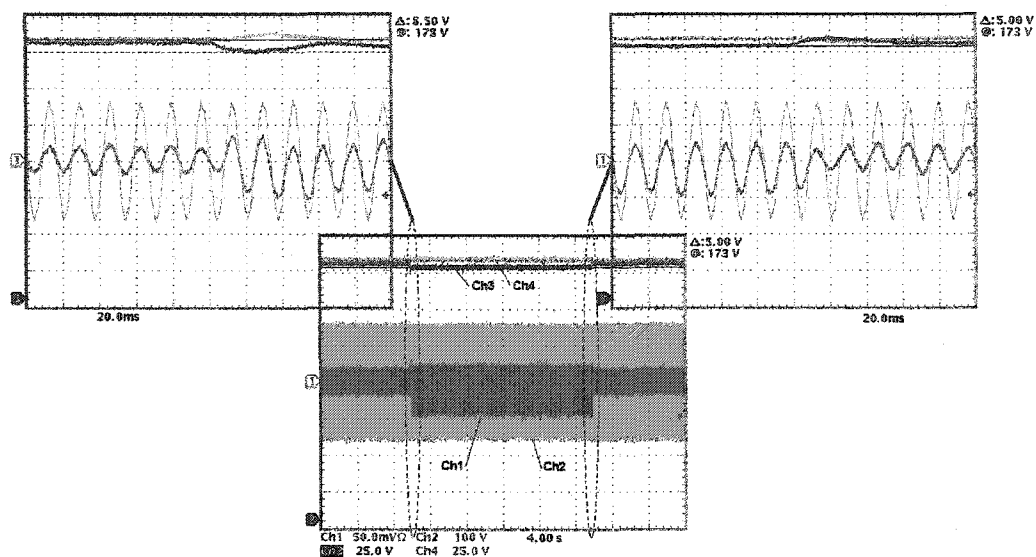


Figure 143 LCNL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon déséquilibré

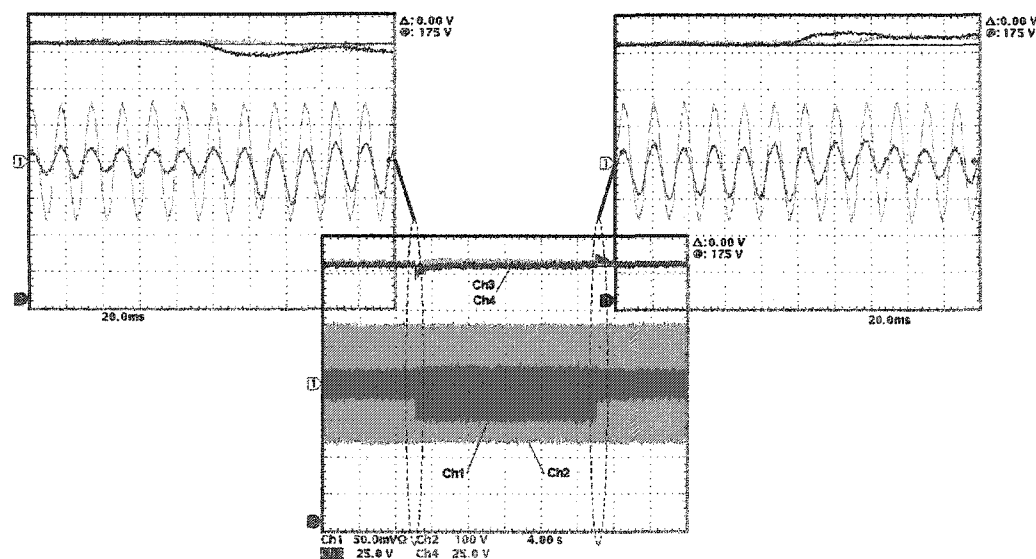


Figure 144 LCNLA : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lors de l'échelon déséquilibré

6.3 Contrôle de l'échange de la puissance réactive avec le réseau

Le test relatif au contrôle de la puissance réactive est réalisé en imposant une valeur non-nulle à la référence de la composante réactive du courant de ligne i_{qref} . Ce test est très intéressant pour le client qui est tenu de compenser la puissance réactive au réseau en cas d'utilisation de charge à facteur de puissance non-unitaire, ainsi les compagnies de distribution peuvent maintenir un système de distribution stable [119].

Nous testons, dans un premier temps, le cas où la référence de la composante réactive du courant de ligne i_{qref} est positif décrivant un comportement capacitif du convertisseur. Les figures 145, 146 et 147 illustrent les résultats obtenus lors de ce test utilisant respectivement la LCL, LCNL et LCNLA..

Nous testons, dans un second temps, le cas où la référence de la composante réactive du courant de ligne i_{qref} est négatif décrivant un comportement inductif du convertisseur. Les figures 148, 149 et 150 illustrent les résultats obtenus lors de ce second test utilisant respectivement la LCL, LCNL et LCNLA.

Dans toutes ces figures, le premier et troisième régime permanent sont obtenus pour $i_{qref} = 0$ tandis que le second est obtenu pour $i_{qref} = \pm 2A$.

- Le premier test ($i_{qref} = + 2A$) consiste à imposer un courant sinusoïdal en avance par rapport à la tension dont la valeur dépasse celle en fonctionnement à FP=99%, tout en maintenant un bus CC régulé à 350V ($V_{dc+} = V_{dc-} = 175V$).
- Le second test ($i_{qref} = - 2A$) consiste à imposer un courant sinusoïdal en retard par rapport à la tension dont la valeur dépasse celle en fonctionnement à FP=99%, tout en maintenant un bus CC régulé à 350V ($V_{dc+} = V_{dc-} = 175V$).

Ces tests nous permettent donc de vérifier si notre redresseur, étant bidirectionnel en entrée, peut ou non avoir la capacité d'échanger de la puissance réactive, en vue finalement de compenser un réseau pollué. Ces tests sont effectués pour $P_s=830W$, un point de fonctionnement inférieur à la puissance nominale, afin d'augmenter la marge de manœuvre du courant.

Il est clair d'après la figure 145 que la LCL présente de faibles performances pour le 1^{er} test. En effet, nous constatons que le courant est complètement déformé lors de la perturbation et que la boucle de commande est incapable de maintenir les tensions de sortie à leur niveau désiré 175V. Une erreur en régime permanent de 3.4% est engendrée. La valeur du courant passe de 2.81A à 2.98A, néanmoins cette augmentation n'est pas significative vu que la tension de sortie augmente également. Concernant la figure 148, nous déduisons également l'incapacité de la LCL à assurer de bonnes performances du système lors du second test. En effet, une erreur en régime permanent de 3.4% est engendrée au niveau du bus CC et la boucle de commande est incapable d'imposer le déphasage adéquat.

La figure 146 expose les résultats de ce test pour la LCNL. Nous remarquons que le courant demeure sinusoïdal et sa valeur augmente de 2.63 à 3.1A. Néanmoins, comme pour la LCL, cette augmentation n'est pas significative vu que la tension de sortie augmente également. En effet, une erreur en régime permanent de 1.4% sur la tension de sortie est générée. Concernant la figure 149, nous constatons que la boucle de commande est capable d'imposer le déphasage correspondant, tandis qu'une erreur en régime permanent de 1.14% persiste au niveau du bus CC.

Enfin, les résultats de ce test sont donnés pour le cas de la LCNLA. Il est évident d'après la figure 147 que cette loi de commande est capable de maintenir les tensions V_{dc+} et V_{dc-} à 175V après un transitoire maximum de 4% qui dure 6s. Le courant est déphasé comme prévu et sa valeur augmente de 2.64 à 2.88A, ce qui représente un

fonctionnement adéquat, vu que les tensions de sortie demeurent bien régulées. Les résultats du second test sont présentés à la figure 150. Ils montrent également qu'avec la LCNLA, le courant est déphasé et sa valeur augmente comme prévu, ce qui représente un fonctionnement adéquat, vu que les tensions de sortie V_{dc+} et V_{dc-} demeurent bien régulées à 175V.

Notre convertisseur est donc capable d'échanger, lors de ce test, 74 VAR au niveau du réseau tout en maintenant ses propriétés de redresseur fournissant un bus CC stable.

Nous avons également constaté, lors de ce test, qu'il est possible d'échanger plus de puissance réactive ($i_{qref} > 2A$) dans le cas de la LCNLA, contrairement aux deux autres types de commande où le système diverge, à cause de l'augmentation excessive du courant, ainsi les sécurités embarquent, entraînant l'arrêt de fonctionnement du convertisseur.

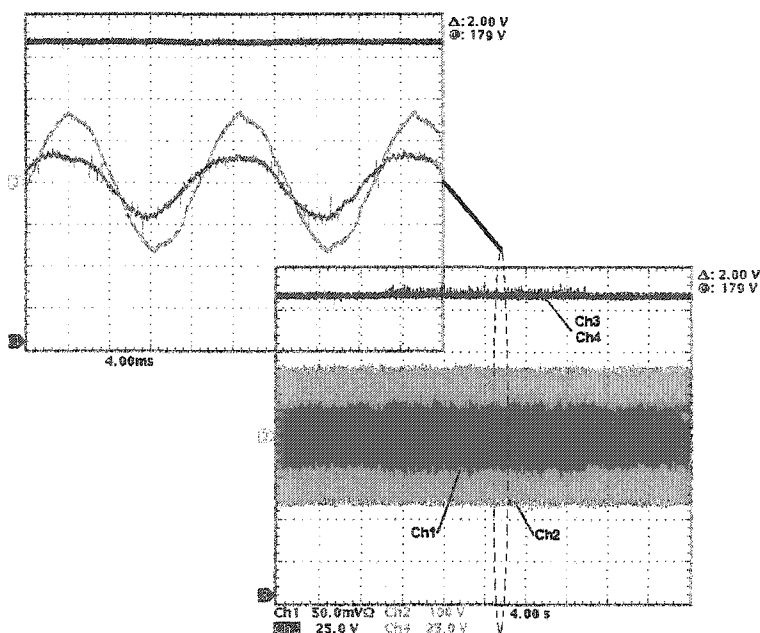


Figure 145 LCL : Courant de ligne i_l (Ch1, 5A/div), tension de ligne e_l (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref} = 2A$

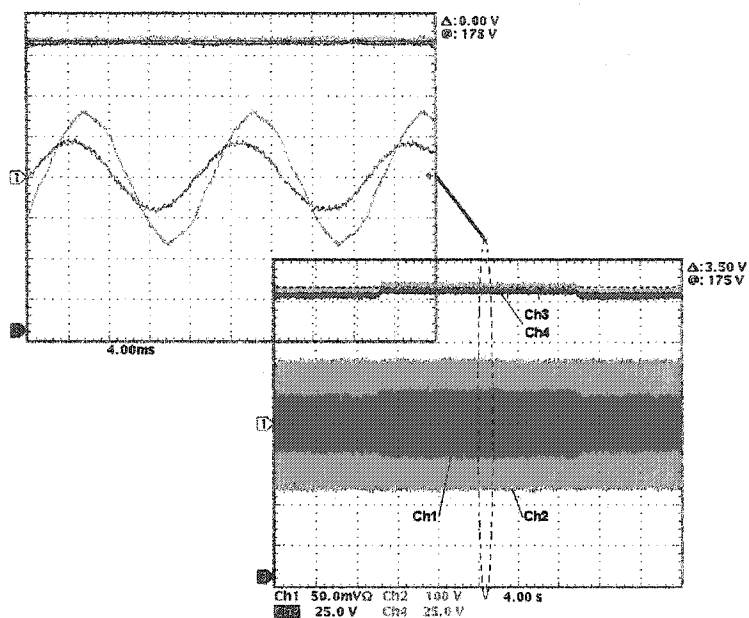


Figure 146 LCNL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref} = 2A$

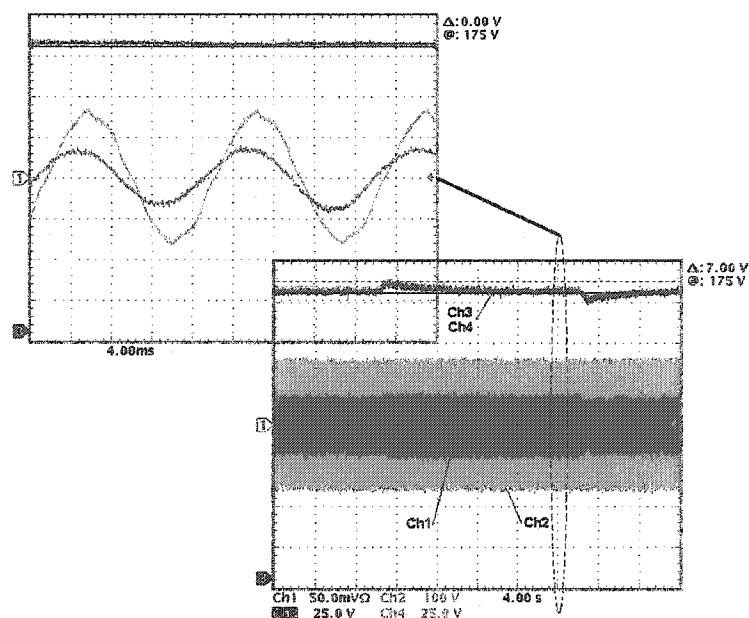


Figure 147 LCNLA : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref} = 2A$

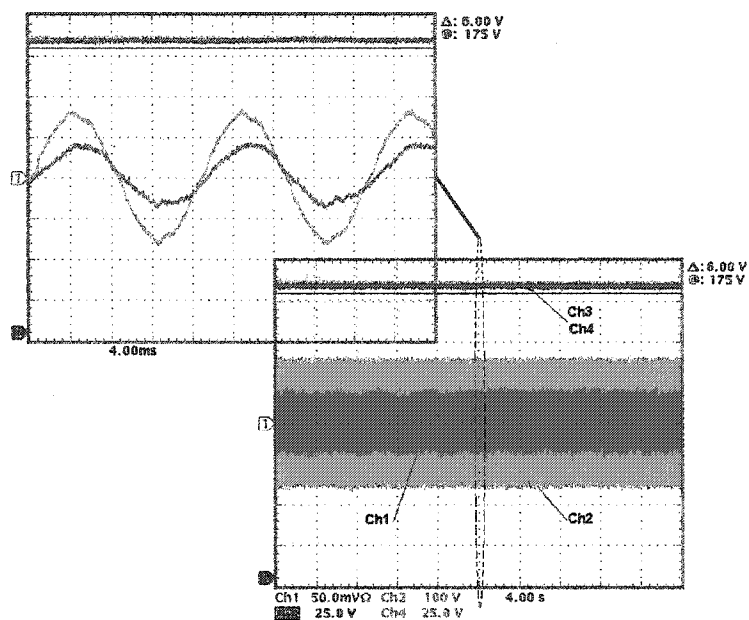


Figure 148 LCL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref} = -2A$

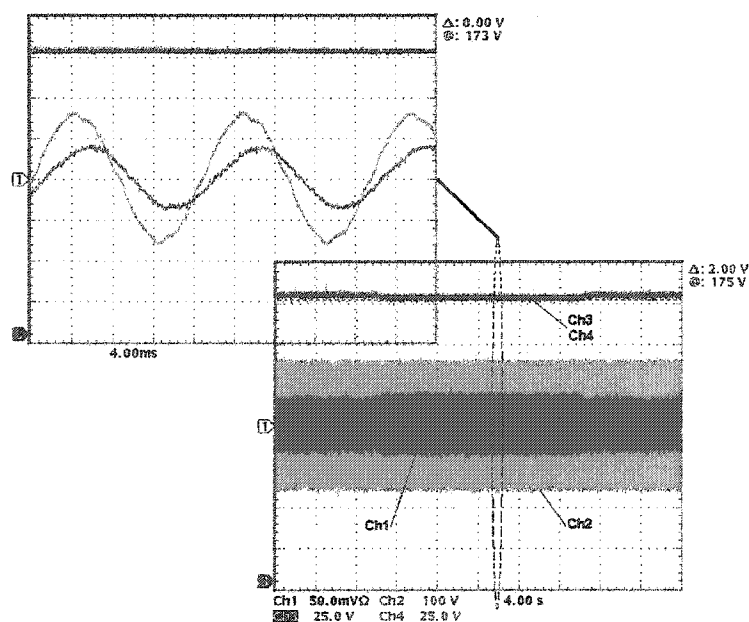


Figure149 LCNL : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref} = -2A$

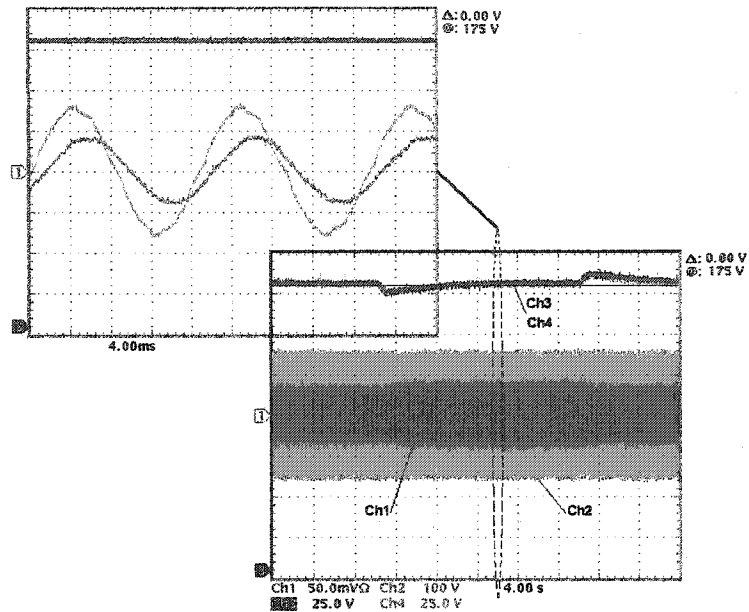


Figure 150 LCNLA : Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) lorsque $i_{qref} = -2A$

6.4 Fonctionnement en modes dégradés

Ces tests sont effectués dans le but de percevoir le comportement du système lors de perturbations dues :

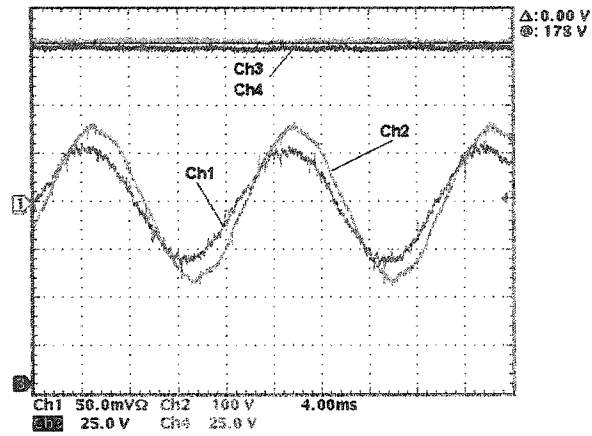
- Au déséquilibre des inductances d'entrée du système : l'inductance élévatrice L_1 de plus faible valeur que les deux autres L_2 et L_3
- Au déséquilibre de la source d'entrée du système : l'amplitude de la tension de phase e_1 est de 33% plus faible que les deux autres e_2 et e_3
- À deux déséquilibres combinés : L_1 de plus faible valeur que L_2 et L_3 et la phase trois débranchée.

6.4.1 Déséquilibre des inductances d'entrée

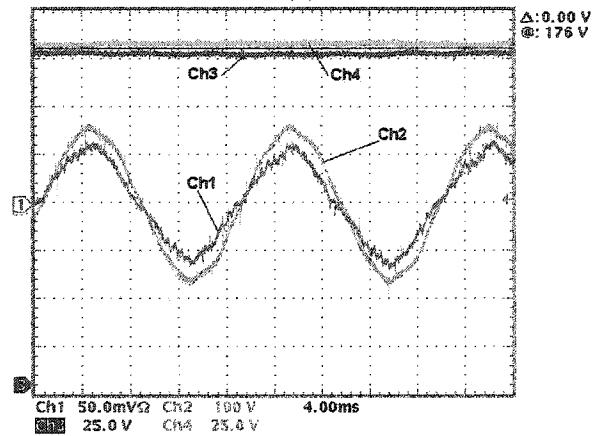
Afin d'observer le comportement du système lors de cette perturbation, nous fonctionnons à puissance nominale 1230W avec l'inductance L_1 valant 10mH au lieu de 25mH. Ceci correspond à une variation de 60%. Ce test traduit à titre d'exemple un court-circuit partiel de l'inductance pouvant survenir en cas de surchauffe. Les figures 151.a, 151.b et 151.c présentent le courant de ligne i_1 , la tension de ligne e_1 et les tensions de sortie V_{dc+} et V_{dc-} respectivement pour les LCL, LCNL et LCNLA.

Concernant la figure 151.a, nous pouvons remarquer que les tensions de sortie augmentent, présentant ainsi, une erreur en régime permanent égale à 1.7%. Le courant de ligne est en avance par rapport à la tension de ligne indiquant la perte de contrôle totale du facteur de puissance. Son contenu harmonique a légèrement augmenté (4.5%), mais demeure en dessous des normes [5-6]. Ceci indique que la LCL n'est ni capable de corriger le facteur de puissance adéquatement, ni de stabiliser les tensions de sortie à leur valeur désirée.

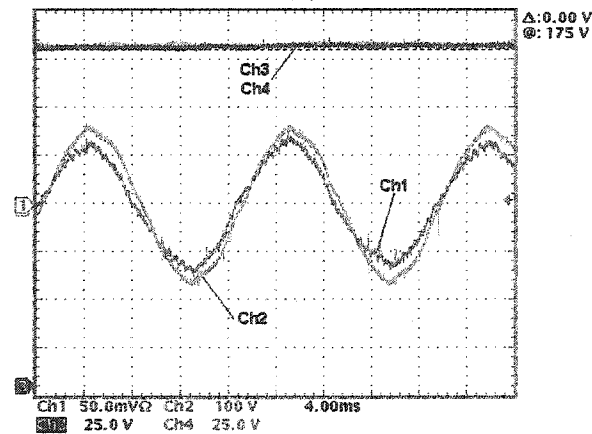
Nous constatons à travers la figure 151.b que les tensions de sortie sont quasiment stabilisées à leur valeur désirée moyennant une faible erreur en régime permanent de 0.5%. Pour sa part, le courant de ligne s'est nettement détérioré. La troisième harmonique découlant d'un plus grand déséquilibre des courants de ligne devient prépondérante, ce qui a pour effet d'augmenter la valeur du THDi à 5.9% dépassant ainsi les normes [5-6]. Le facteur de puissance est très peu affecté par cette perturbation (98%). Ces résultats révèlent que la LCNL est capable de maintenir un facteur de puissance quasi- unitaire et diminue l'erreur en régime permanent subsistant sur les tensions de sortie. Néanmoins, elle ne peut l'éliminer complètement et ne peut corriger le THDi adéquatement.



(a)



(b)



(c)

Figure 151 Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors du fonctionnement à $L_1 = 10\text{mH}$

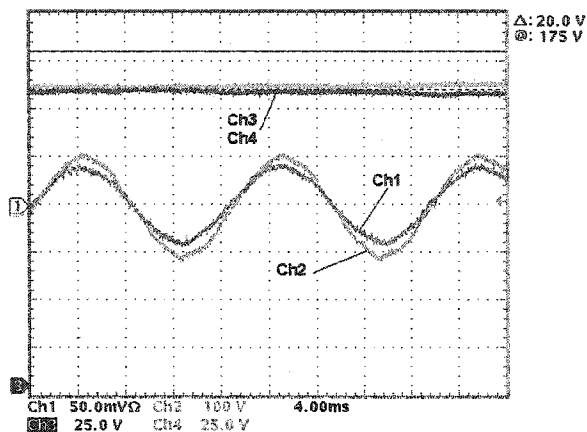
Finalement, la figure 151.c montre les résultats de ce test lors de l'application de la LCNLA. Les tensions de sortie sont stabilisées à leur juste valeur désirée sans aucune erreur en régime permanent. Le courant de ligne est sinusoïdal et la valeur du THDi de 4.1% demeure inférieure aux limites prescrites par les normes [5-6]. Son amplitude augmente indiquant une augmentation de la puissance réactive dans le système.

Comme pour la LCNL, le facteur de puissance est très peu affecté par cette perturbation et vaut 98%. Ces résultats révèlent la supériorité de la LCNLA qui est capable, lors de cette perturbation, de maintenir un facteur de puissance quasi-unitaire, d'éliminer l'erreur en régime permanent au niveau des tensions de sortie et de maintenir le THDi sous les limites spécifiées par les normes. La LCNLA est donc capable de fournir les meilleurs résultats lors de ce test.

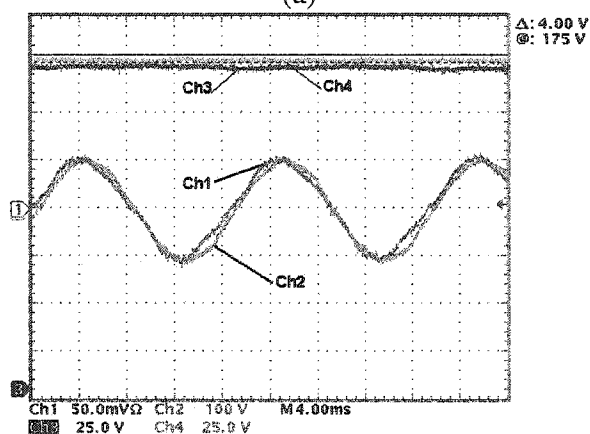
6.4.2 Déséquilibre de la tension de la source

Afin de donner une idée sur l'effet de ce type de déséquilibre sur notre système, nous nous sommes proposés de tester son fonctionnement avec la tension de ligne e_1 abaissé de 33% de sa valeur nominale par le biais d'un transformateur de tension intercalé entre la phase 1 de la source et l'inductance L_1 .

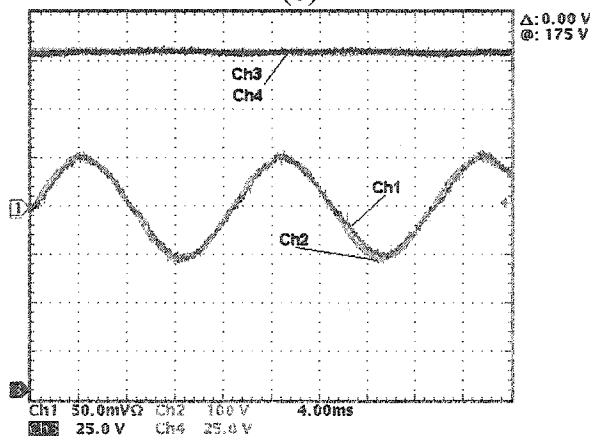
Les figures 152.a, 152.b et 152.c désignent le courant de ligne i_1 , la tension de ligne e_1 et les tensions de sortie V_{dc+} et V_{dc-} respectivement pour les LCL, LCNL et LCNLA lors de cette perturbation. Ces figures montrent clairement que la tension à la sortie du transformateur abaisseur est de 100V confirmant qu'elle est à 66% de sa valeur nominale.



(a)



(b)



(c)

Figure 152 Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors du fonctionnement à $e_{1 \max} = 100V$

Nous constatons, d'après la figure 152.a, que le courant de ligne demeure sinusoïdal et en phase avec la tension de ligne. Néanmoins, sa valeur diminue de 20%, ce qui est contraire au résultat escompté, vu que le test est réalisé au point de fonctionnement nominal. De plus, les tensions de sortie diminuent considérablement prouvant l'incapacité de la boucle de commande à les stabiliser à 175V. Une erreur importante de 11.4% est relevée en régime permanent.

La figure 152.b montre les résultats de cette perturbation lors de l'application de la LCNL. Le courant de ligne demeure en phase avec la tension de ligne. Néanmoins, il est légèrement déformé indiquant un déséquilibre des courants des trois phases. En effet, une mesure plus concrète de ces trois courants i_1 , i_2 et i_3 montre que le premier augmente de 5.87%, le second de 13.95% et le troisième de 8.29%. Ainsi, en comparaison avec la LCL, cette loi de commande améliore considérablement les performances du système, mais ne prévient aucunement le déséquilibre des courants d'entrée. Concernant l'étage de sortie, les tensions V_{dc+} et V_{dc-} diminuent, mais l'erreur en régime permanent est nettement réduite comparativement à LCL. Cette erreur est de 2.3%.

Concernant, la LCNLA dont les résultats sont présentés dans la figure 152.c, nous constatons premièrement que les tensions de sortie sont maintenues à leur valeur désirée. De plus, elles présentent une faible ondulation relativement aux deux premières techniques de commande. De plus, le courant de ligne est sinusoïdal et le facteur de puissance est unitaire. La valeur des trois courants de ligne augmente relativement dans la même proportion assurant ainsi l'équilibre des courants de ligne côté CA et l'équilibre des tensions de sortie côté CC. Ainsi, nous aboutissons aux meilleures performances lors de l'application de la LCNLA sur le système fonctionnant avec un déséquilibre de la source.

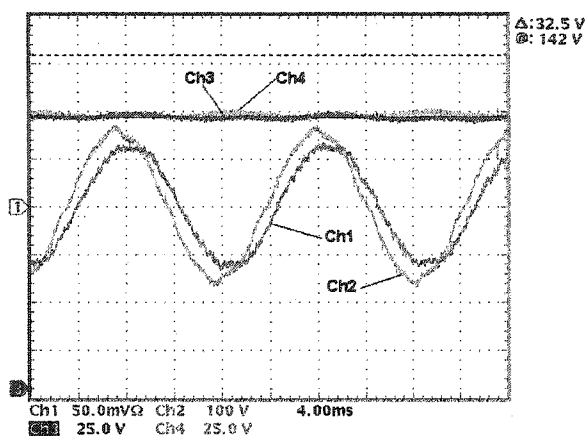
6.4.3 Déséquilibre des inductances d'entrée combiné au débranchement de la phase trois

Nous allons, lors de cette perturbation, tester le comportement du circuit dans le cas où l'inductance L_1 est à 10mH au lieu de 25mH et que la phase trois est complètement débranchée. Les figures 153.a, 153.b et 153.c désignent le courant de ligne i_1 , la tension de ligne e_1 et les tensions de sortie V_{dc+} et V_{dc-} respectivement pour les LCL, LCNL et LCNLA lors de la combinaison de ces deux perturbations.

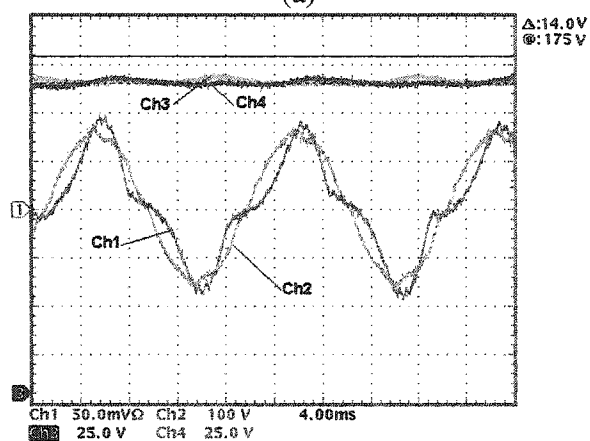
Nous constatons, d'après la figure 153.a, que le courant de ligne demeure sinusoïdal mais est décalé par rapport à la tension de ligne. De plus, les tensions de sortie diminuent considérablement démontrant que les correcteurs ne peuvent pas les stabiliser à 175V. Une erreur importante de 18.5% est relevée en régime permanent.

La figure 153.b présente les résultats de ce test pour la LCNL. Le courant de ligne demeure en phase avec la tension de ligne mais se déforme énormément indiquant un fort déséquilibre des courants des trois phases. Ainsi, comparée à la LCL, la LCNL améliore les performances du système en assurant un déphasage nul entre la tension et le courant de ligne et en haussant le niveau des tensions de sortie, mais demeure incapable de prévenir l'erreur de 8% subsistant en régime permanent sur les tensions de sortie.

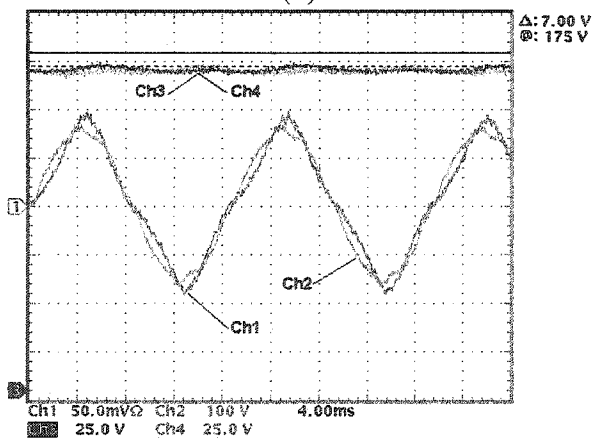
Concernant la figure 153.c, elle illustre les résultats obtenus lors de ce test pour la LCNLA. Nous constatons que l'erreur en régime permanent au niveau des tensions de sortie diminue de moitié, par rapport à la LCNL, en s'établissant à 4%. De plus, le courant de ligne est quasi-sinusoïdal et le facteur de puissance est unitaire. La valeur des deux courants de ligne augmente relativement dans la même proportion assurant ainsi l'équilibre des courants CA. Nous concluons que la LCNLA permet d'atteindre les meilleurs résultats lors de l'application de ces deux perturbations combinées sur notre système.



(a)



(b)



(c)

Figure 153 Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors du fonctionnement à $L_1 = 10\text{mH}$ et e_3 débranchée

6.5 Fonctionnement en mode de régulation

Les performances des lois de commande implantées sont finalement évaluées lors du fonctionnement en mode de régulation (poursuite). Ce fonctionnement peut être validé en appliquant deux types d'échelons :

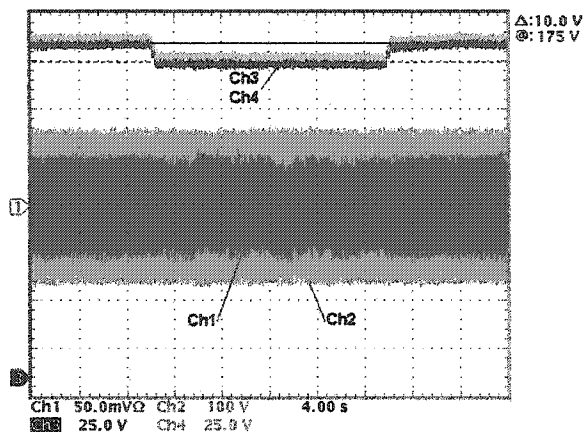
- Échelon sur la référence de la somme des tensions de sortie $(V_{dc+} + V_{dc-})_{ref}$
- Échelon sur la référence de la différence entre les tensions de sortie $(V_{dc+} - V_{dc-})_{ref}$

Le premier test peut être très intéressant au cas où l'étage alimenté par le redresseur PNC utiliserait des interrupteurs de puissance fonctionnant à une tension moindre. Le second test peut être très intéressant si nous désirons alimenter deux étages de puissance dont les entrées ne sont pas égales, mais nécessitant des tensions adéquatement régulées.

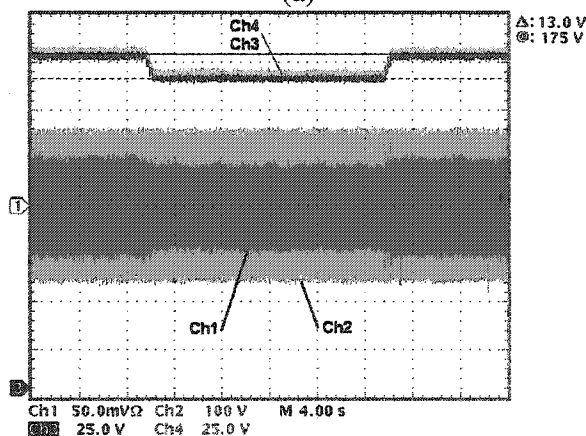
6.5.1 Application d'un échelon sur $(V_{dc+} + V_{dc-})_{ref}$

L'échelon équilibré sur la référence de la tension est réalisé en imposant $(V_{dc+} + V_{dc-})_{ref} = 350V - 30V$ durant 20s, entraînant le système à fonctionner à $V_{dc+} = V_{dc-} = 160V$, ce qui correspond à une diminution de 8.5% sur chaque demi-tension par rapport à sa valeur nominale.

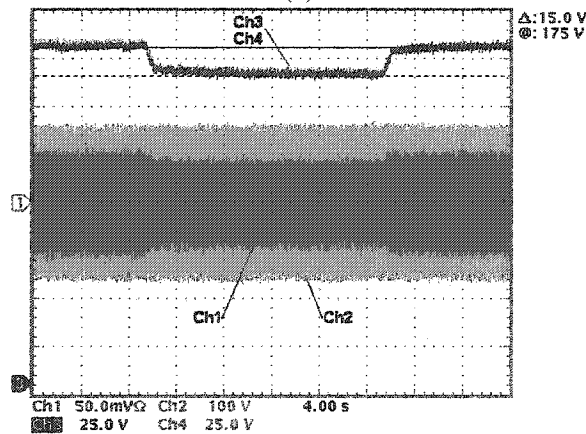
Nous constatons, d'après les figures 154.a et 154.b, que pour la LCL et la LCNL, les tensions de sortie ne suivent pas exactement les références. En effet, une erreur en régime permanent respectivement de 2.8% et de 1.1% est perçue. Concernant la LCL, le courant ne diminue pas comme prévu contrairement aux LCNL et LCNLA où le courant s'établit à sa juste valeur de 4.4A, comme le montre les figures 154.b et 154.c. En effet, la puissance durant cet échelon est de 1030W, comme calculé dans l'équation (6.4), ce qui correspond à un courant en entrée calculé selon l'équation (6.5).



(a)



(b)



(c)

Figure 154 Courant de ligne i_1 (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors d'un échelon sur $(V_{dc+} + V_{dc-})_{ref}$

$$P_s = \frac{V_{dc}^2}{R_{nom}} = \frac{320^2}{99.5} = 1030W \quad (6.4)$$

$$i_{l_{max}} = \frac{P_s}{\frac{3}{2} e_{l_{max}}} = \frac{1030}{\frac{3}{2} \times 155} = 4.43A \quad (6.5)$$

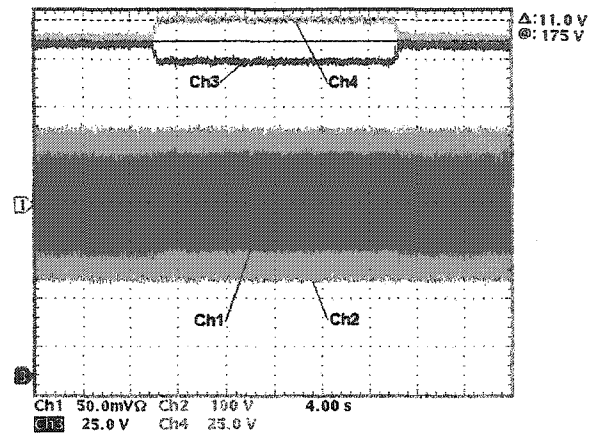
Toujours d'après la figure 154.b, nous pouvons notifier que la LCNL génère des transitoires importants au niveau du courant de ligne.

Il est important cependant, de souligner que la LCNLA est celle qui permet une régulation exacte des tensions de sortie V_{dc+} et V_{dc-} sans aucune erreur en régime permanent. De plus, cette loi de commande permet la transition du courant sans aucun dépassement.

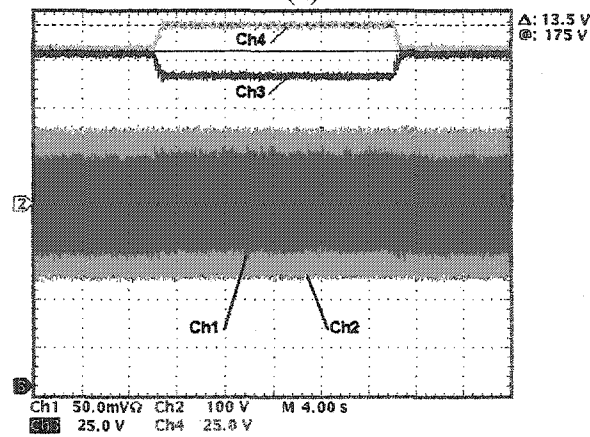
6.5.2 Application d'un échelon sur $(V_{dc+} - V_{dc-})_{ref}$

L'échelon déséquilibré sur la référence de la tension est réalisé en imposant $(V_{dc+} - V_{dc-})_{ref} = 30V$ durant 20s, entraînant le système à fonctionner à $V_{dc+} - 15V = V_{dc-} + 15V = 175V$, ce qui correspond à une diminution de V_{dc-} de 8.5% et à une augmentation de V_{dc+} de 8.5% par rapport à leur valeur nominale.

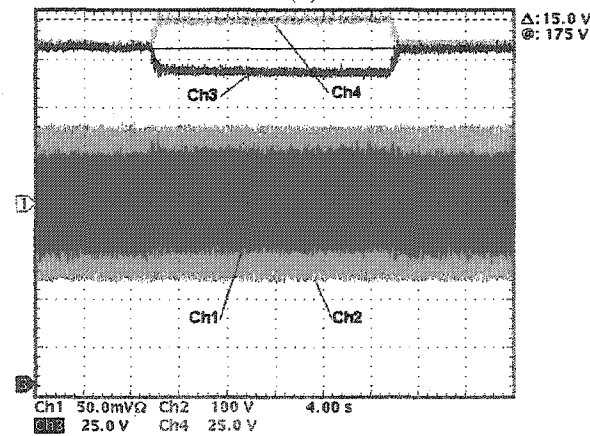
Comme pour le test précédent, nous constatons, d'après les figures 155.a et 155.b, que pour la LCL et la LCNL, V_{dc+} et V_{dc-} ne suivent pas exactement les références. En effet, une erreur en régime permanent respectivement de 2.28% et de 0.85% est perçue. Concernant la LCNLA, aucune erreur en régime permanent n'est observée et la poursuite des deux demi-tensions aux références imposées s'effectue parfaitement. Les figures 155.a, 155.b et 155.c montrent, finalement, que le courant de ligne comporte une faible composante continue positive, due au courant circulant dans la branche du neutre i_0 , indiquant que les tensions de sortie sont déséquilibrées.



(a)



(b)



(c)

Figure 155 Courant de ligne i_l (Ch1, 5A/div), tension de ligne e_1 (Ch2) et tensions de sorties V_{dc-} (Ch3) et V_{dc+} (Ch4) avec LCL (a), LCNL (b) et LCNLA (c) lors d'un échelon sur $(V_{dc+} - V_{dc-})_{ref}$

6.6 Synthèse des résultats

Afin de récapituler tous les résultats, nous proposons de dresser le tableau XVI.

Tableau XVI

Récapitulation des résultats expérimentaux selon les tests réalisés

Test	Paramètre	LCL	LCNL	LCNLA
	Gains des correcteurs	petits	grands	énormes
À $P_n=1230W$	F.P (%)	99	99	99
	THDi (%)	2.9	3.7	2.5
	R (%)	93.44	93.24	95.44
	$\Delta V_{dc+} ; \Delta V_{dc-}$	2.8%	1.7%	0.9%
Échelon de charge équilibré	$e_{R,P}V_{dc+} ; e_{R,P}V_{dc-}$	3.4%	1.4%	0%
	T_R	4.8s	80ms	1.7s
	Dépassement $V_{dc+} ; V_{dc-}$	5.7%	3.7%	5.7%
	Dépassement i_1	0%	20%	0%
Échelon de charge sur V_{dc-}	$e_{R,P}V_{dc+}$	1%	1%	0%
	$e_{R,P}V_{dc-}$	8%	2%	0%
Contrôle de Q	$e_{R,P}V_{dc+} ; e_{R,P}V_{dc-}$	3.4%	1.4%	0%
	Augmentation de i_1	0.17 AR	0.47 AR	0.24 AR
	Possibilité d'échanger davantage de Q	Non	Non	Oui
$L_1 = 10mH$	$e_{R,P}V_{dc+} ; e_{R,P}V_{dc-}$	1.7%	0.5%	0%
	Hausse du déphasage entre i_1 et e_1	Oui	Non	Non
	FP (%)	95	98	98
	Dépassement du THDi aux limites des normes	Non	Oui	Non
$e_1 = 100V$	$e_{R,P}V_{dc+} ; e_{R,P}V_{dc-}$	11.4%	2.3%	0%
	i_1, i_2 et i_3 équilibrés	Oui	Non	oui
$L_1 = 10mH$ et e_3 débranchée	$e_{R,P}V_{dc+} ; e_{R,P}V_{dc-}$	18.5%	8%	4%
	i_1 et i_2 équilibrés	Oui	Non	oui
Échelon $(V_{dc+} + V_{dc-})_{ref}$	$e_{R,P}V_{dc+} ; e_{R,P}V_{dc-}$	2.8%	1.1%	0%
Échelon $(V_{dc+} + V_{dc-})_{ref}$	$e_{R,P}V_{dc+} ; e_{R,P}V_{dc-}$	2.28%	0.85%	0%

Où : ΔV_{dc+} ; ΔV_{dc-} signifient l'ondulation observée sur V_{dc+} et V_{dc-} ; $e_{R,P}V_{dc+}$; $e_{R,P}V_{dc-}$ désignent les erreurs en régime permanent observées sur V_{dc+} et V_{dc-} et Q désigne la puissance réactive en VAR.

En régime permanent, les trois types de correcteurs linéaires, non-linéaires et non-linéaires adaptatifs s'avèrent performants au point de fonctionnement nominal. Néanmoins, la LCL présente de faibles performances en terme de facteur de puissance, de THD de courant de ligne et de rendement lors du fonctionnement à faible charge comparativement aux deux autres techniques de commande non-linéaires. Dans le cas de la loi de commande non-linéaire ainsi que sa version adaptative, les résultats sont nettement satisfaisants et ce pour une large plage de fonctionnement allant de 20% à 100% de la puissance nominale. Il est également primordial de noter que la LCNLA donne les meilleurs résultats.

Dans le cas du contrôle de la puissance réactive, du fonctionnement en mode de régulation ou lors des variations paramétriques testées à savoir, l'échelon de charge équilibré et déséquilibré ainsi que les modes dégradés, la LCL présente de très faibles performances, rendant cette technique de commande inadéquate lors de ces fonctionnements. La LCNL donne de meilleures performances que la première mais de faibles erreurs en régime permanent persistent. Ainsi le système en boucle fermée ne peut atteindre ses valeurs de références contrairement au cas de la LCNLA. En effet, cette dernière améliore considérablement les performances du système sur différents aspects où aucune erreur en régime permanent n'est produite quelle que soit la sévérité du test, hors-mi le cas des deux modes dégradés combinés, où une faible erreur en régime permanent subsiste. Ces résultats démontrent ainsi la robustesse et la supériorité de la technique de commande non-linéaire adaptative.

6.7 Conclusion

Les résultats expérimentaux ont permis de comparer les LCL, LCNL et LCNLA, en vue d'établir une étude qualitative et quantitative de ces différentes commandes implantées au niveau du redresseur triphasé PNC étudié. Ces techniques ont été conçues, tout d'abord, dans Simulink/Matlab pour ensuite être implantées numériquement utilisant la carte à DSP DS1104.

Ces lois de commande ont été proposées, afin d'imposer un fonctionnement à facteur de puissance unitaire et pour stabiliser les tensions en sortie, lorsque le système est sévèrement sollicité, que ce soit en fonctionnant sous diverses variations paramétriques ou encore en perturbant l'entrée du convertisseur. Ces techniques de commande doivent être également capables de contrôler la puissance réactive au niveau du réseau auquel est connecté le convertisseur et doivent assurer un fonctionnement approprié en mode de régulation.

Finalement, nous pouvons conclure que l'application des correcteurs linéaires aux systèmes non-linéaires donne de très bons résultats pour le point de fonctionnement nominal (point d'équilibre) et des paramètres constants au sein du système. Concernant les correcteurs non-linéaires, la sensibilité aux variations paramétriques est considérablement réduite. Ils donnent, par conséquent, de très bons résultats comparativement à la LCL en permettant d'augmenter considérablement les gains de la boucle de commande [65]. Les correcteurs non-linéaires adaptatifs permettent d'accroître davantage les gains de la boucle de commande grâce à l'ajout de la loi d'adaptation des paramètres [65], ce que confirme le tableau XVI. Ils sont également capables de maintenir un système stable en boucle fermée aussi bien en régime permanent, qu'en régime transitoire, vu que les paramètres du système sont connus et donc leurs variations peuvent être bornées [46].

CHAPITRE 7

CONCLUSION, RECOMMANDATIONS ET PERSPECTIVES

Dans ce chapitre, nous présentons la conclusion de nos travaux de recherche. Nous mettons également en évidence les difficultés et les limites rencontrées lors de la réalisation de ce projet, ainsi que les perspectives que nous entrevoyons à cette réalisation, autant sur le plan théorique que sur le plan pratique.

7.1 Conclusion

Avec la mise en application de nouvelles normes sur les harmoniques [5-6], la pollution du réseau et la détérioration de la qualité de l'énergie électrique sont devenus des problèmes extrêmement importants à résoudre. Ainsi, les soucis grandissants de fonctionner sous la condition de facteur de puissance unitaire, de diminuer le contenu harmonique du courant absorbé par le réseau, et d'améliorer le rendement des convertisseurs a été la source d'inspiration de plusieurs travaux. Les structures et topologies utilisées ainsi que la technique de commande employée sont les principaux facteurs sur lesquels ces études portent.

Le travail réalisé apporte une contribution significative à la recherche des solutions aux problèmes de la détérioration du facteur de puissance et de la pollution du réseau électrique dus aux charges non-linéaires. Une amélioration d'une topologie de convertisseur triphasé PNC existante ainsi que de nouvelles lois de commande non-linéaires ont été proposées pour commander ce dernier en s'inspirant de l'étude bibliographique accomplie à cet effet. Plusieurs articles en revue et conférence ont été publiés à la suite de ce travail.

Nous avons tout d'abord modéliser le système source/convertisseur/charge. Ensuite une fois le modèle mathématique décrivant toute la dynamique du système déterminé, nous nous sommes proposés d'appliquer une loi de commande non-linéaire basée sur la linéarisation au sens entrée/sortie.

Les résultats de la simulation étant satisfaisants, mais pas optimaux, nous avons adopté la version adaptative de cette technique de commande non-linéaire. Le comportement du système face aux différentes perturbations de la source et des variations paramétriques testées a été nettement amélioré et les résultats escomptés ont été obtenus.

Néanmoins, la simulation n'étant qu'un moyen de test et non de validation, un prototype expérimental à 1.2 kW a été réalisé.

Les trois commandes linéaires, non-linéaires et non-linéaires adaptatives ont été premièrement conçues dans Simulink/Matlab puis discrétisées. Ensuite Le RTW/Matlab a été utilisé pour générer automatiquement le code C adéquat nécessaire pour que l'algorithme de commande s'exécute en temps réel au niveau de la carte DS1104 de dSPACE.

Contrairement aux correcteurs linéaires standards PI, qui furent également expérimentés sur notre circuit, les lois de commande non-linéaires découplent parfaitement les sous-systèmes, ce qui a permis un réglage plus approprié des gains des correcteurs.

Les résultats expérimentaux établis pour la puissance nominale montrent que les techniques de commande linéaire et non-linéaires donnent des résultats très satisfaisants. Cependant, les tests de robustesse effectués montrent la supériorité de la technique de commande non-linéaire adaptative. En effet, l'implantation de celle-ci au niveau du convertisseur a nettement amélioré les performances du système sur la plage de fonctionnement allant de 20% à 100% de la puissance nominale. Elle a notamment

éliminé les erreurs en régime permanent lors des échelons de charges équilibrés ou déséquilibrés, du fonctionnement en modes dégradés de la source et de l'inductance d'entrée et également lors des tests de régulation.

Enfin, cette loi de commande a permis de donner une nouvelle perspective à la fonction de ce convertisseur, qui se manifeste par la possibilité de l'utiliser au niveau du réseau électrique comme compensateur d'énergie réactive, vu sa capacité d'échange des VA réactifs.

Il est à noter, que vu la facilité d'implantation de la commande non-linéaire et les bons résultats qu'elle a permis d'obtenir, nous la recommandons pour les redresseurs utilisés dans des applications où les paramètres de la source varient peu ou pas. Tandis que, nous recommandons fortement la commande adaptative pour les redresseurs utilisés dans des applications où les paramètres du système varient sur une large plage, tels pour les systèmes de traction.

7.2 Recommandations concernant la partie théorique

Ce paragraphe comprendra les difficultés rencontrées ainsi qu'un aperçu sur la généralisation de ce type de commande non-linéaire à un convertisseur N niveaux.

7.2.1 Difficulté rencontrée lors de la réalisation de la commande en simulation et en pratique

La plus importante difficulté rencontrée lors de la réalisation de ces techniques de commande fut le choix des gains de la boucle stabilisante. En effet, nous avons eu recours à un réglage par tâtonnement suite à une série de mesures effectuées soit en

régime permanent ou encore en régime transitoire. Cette tâche étant basée sur une méthode empirique n'a pas permis d'ajuster les gains de façon optimale.

Une des perspectives de ce travail serait donc la recherche d'une méthode quantitative pour régler ces gains en vue d'avoir la réponse optimale de chacune des sorties contrôlées.

7.2.2 Perspective pour la généralisation de la commande à toutes les topologies de convertisseurs N niveaux de tension

Nous avons tenté lors du développement théorique de ces techniques de commande, notamment les deux méthodes non-linéaires, de généraliser celles-ci pour tous les convertisseurs N niveaux ($N=5,7,\dots$).

Nous avons donc développé le modèle mathématique généralisé pour le convertisseur à N niveaux. Les équations d'état décrivant la dynamique à l'entrée découlent du système d'équations (7.1), où la fonction de commutation est définie par l'équation (7.2). Ces dynamiques à l'entrée du convertisseur N-niveaux sont donc semblables à celles du trois niveaux et sont données par le système d'équations (7.3).

$$\begin{aligned} e_1 - L \frac{di_1}{dt} &= V_{dc} \left(d_1 - \frac{1}{3} \sum_{n=1}^3 d_n \right) \\ e_2 - L \frac{di_2}{dt} &= V_{dc} \left(d_2 - \frac{1}{3} \sum_{n=1}^3 d_n \right) \\ e_3 - L \frac{di_3}{dt} &= V_{dc} \left(d_3 - \frac{1}{3} \sum_{n=1}^3 d_n \right) \end{aligned} \quad (7.1)$$

Cette fonction de commutation peut être résumée par l'équation (7.2) si nous considérons que le nombre de niveau s'écrit $N = 2m + 1$, m étant un entier :

$$d_n = \frac{m}{2m}, \dots, \frac{3}{2m}, \frac{2}{2m}, \frac{1}{2m}, 0, -\frac{1}{2m}, -\frac{2}{2m}, -\frac{3}{2m}, \dots, -\frac{m}{2m} \quad (7.2)$$

$$\begin{aligned} \frac{di_d}{dt} &= \frac{e_d}{L} + \omega i_q - \frac{V_d}{L} \\ \frac{di_q}{dt} &= \frac{e_q}{L} - \omega i_d - \frac{V_q}{L} \\ \frac{di_0}{dt} &= \frac{e_0}{L} - \frac{V_0}{L} \end{aligned} \quad (7.3)$$

Comme pour le cas du redresseur trois-niveaux, nous avons également essayé de décrire les dynamiques à la sortie du redresseur N-niveaux. Un schéma généralisé du convertisseur N-niveaux est donné dans la figure 156.

Le nombre des tensions de sortie à contrôler et par conséquent le nombre d'équations d'état, vaut N-1, avec (N-1)/2 tensions positives et (N-1)/2 tensions négatives. Ainsi, nous avons développé les équations d'état décrivant la dynamique à la sortie du convertisseur pour le cas du convertisseur cinq et sept niveaux. Nous avons pu ensuite déduire une expression généralisée décrivant chaque tension de sortie pour le cas des convertisseurs N-niveaux. L'équation (7.4) décrit la dynamique des (N-1)/2 tensions positives et l'équation (7.5) décrit la dynamique des (N-1)/2 tensions négatives.

$$\frac{dV_{dck+}}{dt} = \frac{\frac{3}{2}e_d i_d - i_0 \left(V_{dc1-} + V_{dc2-} + \dots + V_{dck-} + \dots + V_{dc(\frac{N-1}{2})-} \right)}{C \left(V_{dc1+} + V_{dc2+} + \dots + V_{dck+} + \dots + V_{dc(\frac{N-1}{2})+} + V_{dc1-} + V_{dc2-} + \dots + V_{dck-} + \dots + V_{dc(\frac{N-1}{2})-} \right)} - \frac{ich_{k+}}{C} \quad (7.4)$$

$$\frac{dV_{dck-}}{dt} = \frac{\frac{3}{2}e_d i_d + i_0 \left(V_{dc1+} + V_{dc2+} + \dots + V_{dck+} + \dots + V_{dc(\frac{N-1}{2})+} \right)}{C \left(V_{dc1+} + V_{dc2+} + \dots + V_{dck+} + \dots + V_{dc(\frac{N-1}{2})+} + V_{dc1-} + V_{dc2-} + \dots + V_{dck-} + \dots + V_{dc(\frac{N-1}{2})-} \right)} - \frac{ich_{k-}}{C} \quad (7.5)$$

où $k = 1, \dots, m$

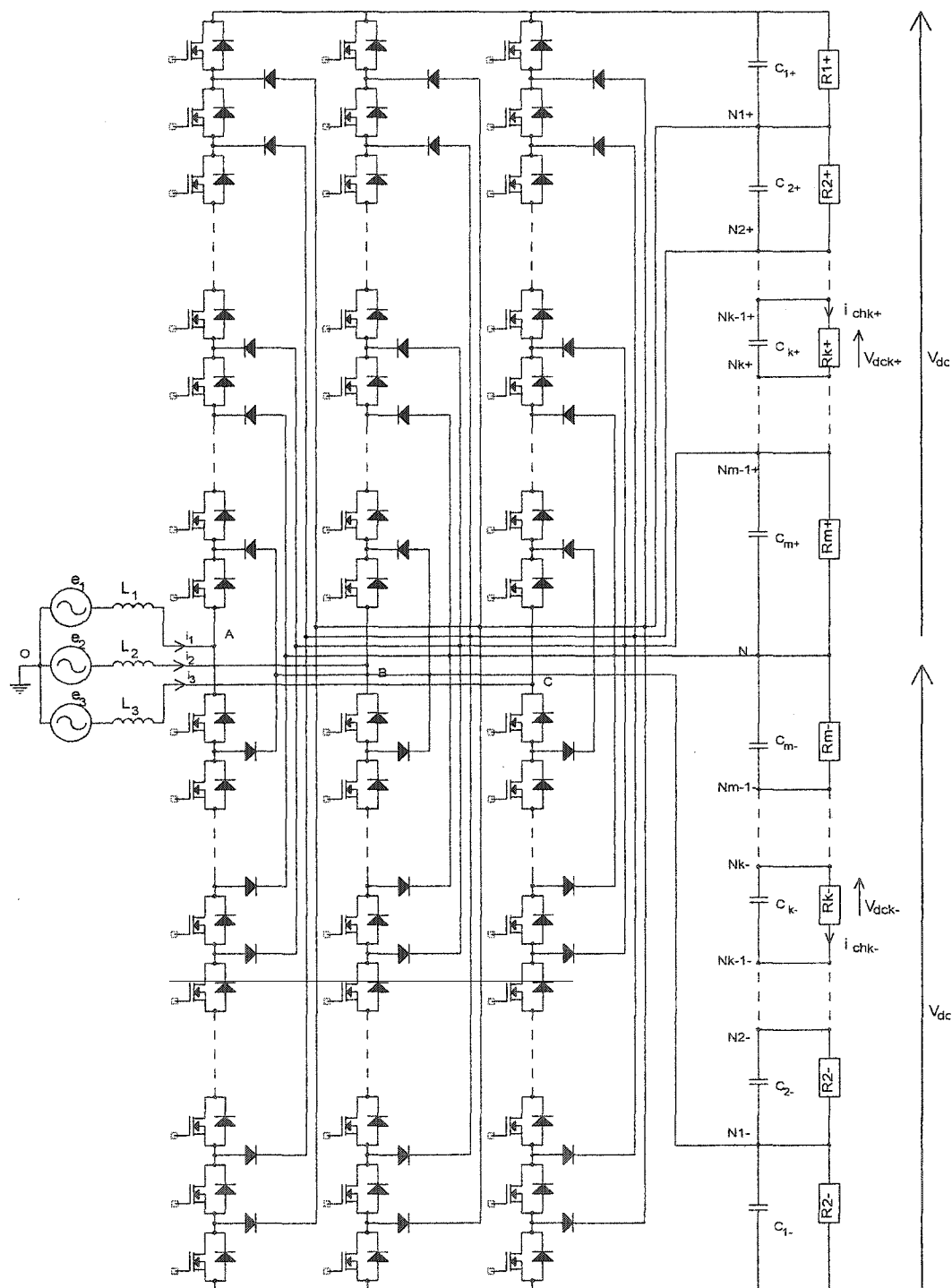


Figure 156 Schéma général du convertisseur N-niveaux

D'autres parts, si nous désirons appliquer les techniques de commande non-linéaires de la façon dont nous l'avons appliqué pour le cas du trois-niveaux, nous sommes obligés d'être en présence d'un système carré, où le nombre d'entrée de la commande est égale au nombre de sortie à stabiliser. Ceci est le cas du convertisseur trois-niveaux, mais ne l'est pas pour le cas des convertisseurs N niveaux $N > 3$. Nous suggérons donc de commander ces convertisseurs comme pour le cas du trois-niveaux, ne considérant pour cela et dans un premier temps que les deux demi-tensions les plus grandes V_{dc+} et V_{dc-} . Ensuite, pour réguler les autres tensions de sortie, la seconde étape consisterait à intégrer des boucles externes à la boucle de commande principale, de sorte qu'il y ait une interaction entre ces boucles.

7.3 Recommandations concernant la partie pratique

Lors de l'implantation du temps mort au niveau de la commande MLI, nous avons eu recours à une façon logicielle afin de réduire le nombre de composants matériels se basant sur l'utilisation des blocs Simulink suivants : retard unitaire, comparateur et portes logiques. Néanmoins, à cause de la période d'échantillonnage de $37\mu s$, le temps mort ne peut être qu'un multiple de celle-ci. Nous avons donc choisi un temps mort égale à la période d'échantillonnage. Ceci a donné de bons résultats dans notre cas, vu que la période de découpage est relativement basse 1.8 kHz. Cependant, en vue de rendre ce montage plus standard, nous suggérons de développer un étage additionnel réalisant la fonction des temps morts de façon matérielle. Ainsi, il est possible d'améliorer les performances du convertisseur en terme de rendement.

D'autres améliorations mineures du montage consisteraient à réaliser un circuit imprimé pour le circuit de puissance. Ceci permettrait de minimiser le filage et donc les inductances parasites entre la sortie du pont redresseur et les condensateurs de sortie et par conséquent réduire les oscillations pouvant intervenir au sein de cette maille.

Nous suggérons également de remplacer les connecteurs standards dans toutes les cartes développées par des connecteurs de type Wago, comme l'illustre la figure 157 pour déboguer facilement les problèmes.

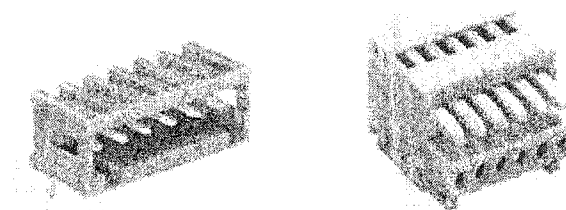


Figure 157 Connecteurs de type Wago

ANNEXE 1

TRANSFORMÉE $abc/dq0$ APPLIQUÉE AU MODÈLE DYNAMIQUE DU CONVERTISSEUR

Le système d'équation régissant le convertisseur peut être généralisé en une seule équation (A1.1) :

$$L \frac{di_k}{dt} = e_k - vk \quad (A1.1)$$

$$k = 1, 2, 3$$

Dans un système à quatre fils, la composante i_0 demeure inchangée. Nous nous limiterons dans la transformation aux composantes directes α et d et aux composantes en quadrature β et q .

Considérons le référentiel (α, β) suivant.

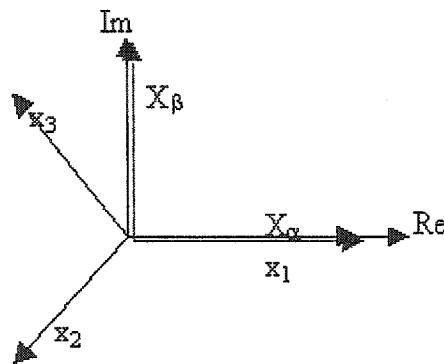


Figure A1. 1 Coordonnées dans le référentiel biphasé (α, β)

Ceci nous permet de convertir les grandeurs triphasées (a, b, c) en grandeur biphasées (α, β) en appliquant la matrice de transformation de "Clark" :

$$\begin{pmatrix} x_\alpha \\ x_\beta \end{pmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{pmatrix} x_1 \\ x_2 \\ x_3 \end{pmatrix} \quad (A1.2)$$

En considérant cette matrice de transformation, l'équation (A1.1) devient :

$$e_{\alpha} - L \frac{di_{\alpha}}{dt} = v_{\alpha} \quad (A1.3)$$

$$e_{\beta} - L \frac{di_{\beta}}{dt} = v_{\beta} \quad (A1.4)$$

Considérons que tout vecteur $X_{\alpha\beta}$ (X pouvant être le vecteur courant I ou les vecteurs tension v ou e) s'écrit selon l'équation (A1.5) :

$$X_{\alpha\beta} = x_{\alpha} + jx_{\beta} \quad (A1.5)$$

Si nous considérons l'équation (A1.3) + j (A1.4), et que nous la combinons avec l'équation (A1.5) nous obtenons l'équation suivante :

$$L \frac{di_{\alpha\beta}}{dt} = e_{\alpha\beta} - v_{\alpha\beta} \quad (A1.6)$$

La transformation de "Park" consiste à passer du référentiel stationnaire synchrone ($\alpha\beta$) à la vitesse ω au référentiel synchrone (dq), ce qui peut être traduit par l'équation suivante :

$$X_{\alpha\beta} = X_{dq} e^{j\theta} \quad (A1.7)$$

où : $\theta = \int \omega \cdot dt$

avec : $\omega = 2\pi f$

En substituant (A1.7) dans (A1.6), nous parvenons à l'équation suivante :

$$L \frac{di_{dq} e^{j\theta}}{dt} = e_{dq} e^{j\theta} - v_{dq} e^{j\theta} \quad (A1.8)$$

ou encore :

$$L \left[\frac{di_{dq}}{dt} e^{j\theta} + j e^{j\theta} \frac{d\theta}{dt} i_{dq} \right] = e_{dq} e^{j\theta} - v_{dq} e^{j\theta} \quad (A1.9)$$

En simplifiant par le terme $e^{j\theta}$ nous obtenons :

$$L \frac{di_{dq}}{dt} + j\omega L i_{dq} = e_{dq} - v_{dq} \quad (A1.10)$$

D'autres part, nous pouvons écrire que :

$$X_{dq} = x_d + jx_q \quad (A1.11)$$

Si nous décomposons l'équation (A1.10) selon les axes d et q en utilisant l'équation (A1.11), nous aboutissons aux équations suivantes :

$$L \frac{d(i_d + ji_q)}{dt} + j\omega L(i_d + ji_q) = (e_d + je_q) - (v_d + jv_q) \quad (A1.12)$$

$$L \frac{di_d}{dt} + jL \frac{di_q}{dt} + j\omega L i_d - \omega L i_q = e_d + je_q - v_d - jv_q \quad (A1.13)$$

L'équation équivalente par rapport à chaque axe devient alors :

$$\begin{aligned} L \frac{di_d}{dt} - \omega L i_q &= e_d - v_d \\ L \frac{di_q}{dt} + \omega L i_d &= e_q - v_q \end{aligned} \quad (A1.14)$$

D'où nous retrouvons les équations d'état modélisant la première partie du système Source/Convertisseur/Charge.

$$\begin{aligned}
\frac{di_d}{dt} &= \frac{e_d}{L} + \omega i_q - \frac{V_d}{L} \\
\frac{di_q}{dt} &= -\omega i_d - \frac{V_q}{L} \\
\frac{di_0}{dt} &= \frac{e_0}{L} - \frac{V_0}{L}
\end{aligned}
\tag{A1.15}$$

ANNEXE 2

ÉQUATIONS D'ÉTAT REPRÉSENTANT LA DYNAMIQUE DES TENSIONS AUX BORNES DES CONDENSATEURS DE SORTIE

La puissance instantanée active côté CC est :

$$p_{out} = V_{dc+} i_{ch+} + V_{dc-} i_{ch-} \quad (A2.1)$$

Si nous négligeons l'ondulation des tensions, l'équation (A2.1) peut s'écrire comme suit :

$$p_{out} = V_{dc+} i_{dc+} + V_{dc-} i_{dc-} \quad (A2.2)$$

En utilisant la loi de Kirchhoff en courant, nous pouvons écrire :

$$\begin{aligned} i_{dc+} &= i_{ch+} + i_{C+} \\ i_{dc-} &= i_{ch-} + i_{C-} \end{aligned} \quad (A2.3)$$

En remplaçant (A2.3) dans (A2.2), nous obtenons :

$$P_{out} = V_{dc+} (i_{ch+} + i_{C+}) + V_{dc-} (i_{ch-} + i_{C-}) \quad (A2.4)$$

Toujours selon la loi de Kirchhoff en courant, nous pouvons écrire :

$$i_0 + i_{ch+} + i_{C+} = i_{ch-} + i_{C-} \quad (A2.5)$$

En utilisant l'équation (A2.5) et en appliquant la loi de Kirchhoff en tension, nous obtenons les équations de puissances exprimées par les équations (A2.6) et (A2.7) :

$$\begin{aligned} P_{out} &= V_{dc+} (i_{ch+} + i_{C+}) + V_{dc-} (i_{ch-} + i_{C-}) \\ &= V_{dc+} i_{ch+} + V_{dc+} i_{C+} + V_{dc-} i_{ch-} + V_{dc-} (i_0 + i_{C+} + i_{ch+} - i_{ch-}) \\ &= (V_{dc+} + V_{dc-}) i_{ch+} + (V_{dc+} + V_{dc-}) i_{C+} + V_{dc-} i_0 \end{aligned} \quad (A2.6)$$

$$\begin{aligned}
P_{out} &= V_{dc+} (i_{ch+} + i_{C+}) + V_{dc-} (i_{ch-} + i_{C-}) \\
&= V_{dc+} i_{ch+} + V_{dc+} (i_{C-} + i_{ch-} - i_{ch+} - i_0) + V_{dc-} i_{ch-} + V_{dc-} i_{C-} \\
&= (V_{dc+} + V_{dc-}) i_{ch-} + (V_{dc+} + V_{dc-}) i_{C-} - V_{dc+} i_0
\end{aligned} \tag{A2.7}$$

D'autres part nous avons :

$$\begin{aligned}
i_+ &= C \frac{dV_{dc+}}{dt} \\
i_- &= C \frac{dV_{dc-}}{dt}
\end{aligned} \tag{A2.8}$$

Nous avons également la conservation de puissance entre le côté CC et CA qui se manifeste par l'équation suivante :

$$P_{in} = P_{out} = \frac{3}{2} e_d i_d \tag{A2.9}$$

En combinant l'équation (A2.6) et (A2.9) nous aboutissons à l'équation décrivant la dynamique de V_{dc+} (A2.11) :

$$\frac{3}{2} e_d i_d = (V_{dc+} + V_{dc-}) i_{ch+} + C(V_{dc+} + V_{dc-}) \frac{dV_{dc+}}{dt} + V_{dc-} i_0 \tag{A2.10}$$

$$\Rightarrow \frac{dV_{dc+}}{dt} = \frac{\left(\frac{3}{2} e_d i_d - V_{dc-} i_0 \right)}{C(V_{dc+} + V_{dc-})} - \frac{i_{ch+}}{C} \tag{A2.11}$$

En combinant l'équation (A2.7) et (A2.9) nous aboutissons à l'équation décrivant la dynamique de V_{dc-} (A2.13) :

$$\frac{3}{2} e_d i_d = (V_{dc+} + V_{dc-}) i_{ch-} + C(V_{dc+} + V_{dc-}) \frac{dV_{dc-}}{dt} - V_{dc+} i_0 \tag{A2.12}$$

$$\Rightarrow \frac{dV_{dc-}}{dt} = \frac{\left(\frac{3}{2} e_d i_d + V_{dc+} i_0 \right)}{C(V_{dc+} + V_{dc-})} - \frac{i_{ch-}}{C} \tag{A2.13}$$

ANNEXE 3

CIRCUITS ÉLECTRONIQUES DÉVELOPPÉS

A. Carte d'isolation du port E/S de la carte DS1104

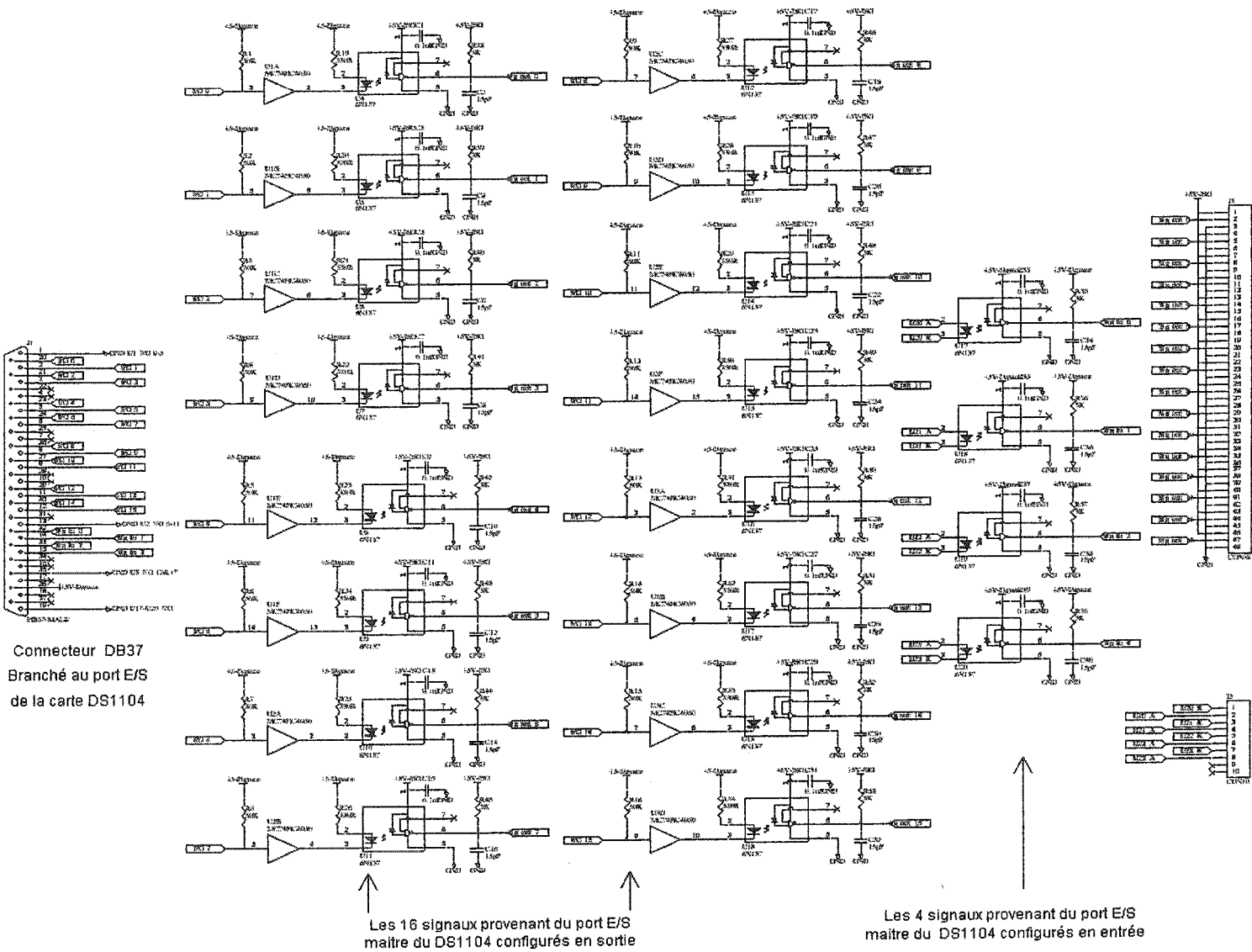


Figure A3.1 Carte d'isolation du port E/S de la carte DS1104

B. Tableau de connexions

Tableau XVII Connexions entre le port E/S du DS1104 et la carte d'isolation

Correspondance	Pin du DB37
Vcc	36
Ina (3 du MC14050 1)	20
Inb (5 du MC14050 1)	2
Inc (7 du MC14050 1)	21
GND	1
Inf (14 du MC14050 1)	5
Ine (11 du MC14050 1)	23
Ind (9 du MC14050 1)	3
Vcc	36
Ina (3 du MC14050 2)	24
Inb (5 du MC14050 2)	6
Inc (7 du MC14050 2)	26
GND	13
Inf (14 du MC14050 2)	9
Ine (11 du MC14050 2)	27
Ind (9 du MC14050 2)	8
Vcc	36
Ina (3 du MC14050 3)	29
Inb (5 du MC14050 3)	11
Inc (7 du MC14050 3)	30
GND	35
Ind (9 du MC14050 3)	12
Vout 6N137	32
Vout 6N137	14
Vout 6N137	33
Vout 6N137	15
GND	NC (22)
GND	NC (4)
GND	NC (25)
GND	NC (7)
GND	NC (28)
GND	NC (10)
GND	NC (31)
GND	NC (34)
GND	NC (16)
GND	NC (35)
GND	NC (17)
GND	NC (18)
GND	19
VCC	NC (37)
GND	NC

- Les quatre condensateurs de découplage de .1 μ F fournissent le courant transitoire nécessaire lors de l'alimentation de ce circuit.
- La diode de désaturation D_{DESAT} et le condensateur de 100 pF sont les circuits externes nécessaires à la détection de défaut. En effet, la sortie DESAT du circuit suit le potentiel du Drain du MOSFET via la diode D_{DESAT} . Lorsque le potentiel de la sortie DESAT dépasse 7V, VOUT décroît lentement. La sortie \overline{FAULT} passe à l'état bas indiquant l'existence d'un défaut et inhibe la commande.
- La résistance de grille R_{g1} sert à limiter le courant de charge de la grille du MOSFET ainsi que le temps de montée et de descente de la tension de commande. Le calcul de $R_{g1_{min}}$ se fait à partir de l'équation suivante :

$$\begin{aligned}
 R_{g1_{min}} &= \frac{V_{OH} - V_{OL} - V_{EE}}{I_{OL}} \\
 R_{g1_{min}} &= \frac{13 - .17 + 15}{2} \\
 R_{g1_{min}} &= 13.9\Omega
 \end{aligned}
 \tag{A3.1}$$

Dans notre application nous choisirons $R_{g1}=20\Omega$.

- Une résistance de levage de 3.3 k Ω est nécessaire à la sortie \overline{FAULT} qui est à collecteur ouvert ainsi qu'un condensateur de filtrage de 330pF.
- Une résistance de 47 k Ω est utile à la sortie VOUT afin d'assurer un plus haut niveau à l'état passant (V_{OH}).
- Lors du blocage, la tension inverse aux bornes de la diode antiparallèle du MOSFET est importante, ce qui peut entraîner l'apparition d'un pic négatif important sur la pin DESAT et engendrer l'apparition d'un fort courant. Afin de limiter ce courant, une résistance de 100 Ω est ajoutée.

$$i_s = \frac{2}{1000} i_p \quad (\text{A3.4})$$

$$V_{mes} = R_M i_s = 5V \quad (\text{A3.5})$$

E. Carte de mesure des tensions CC

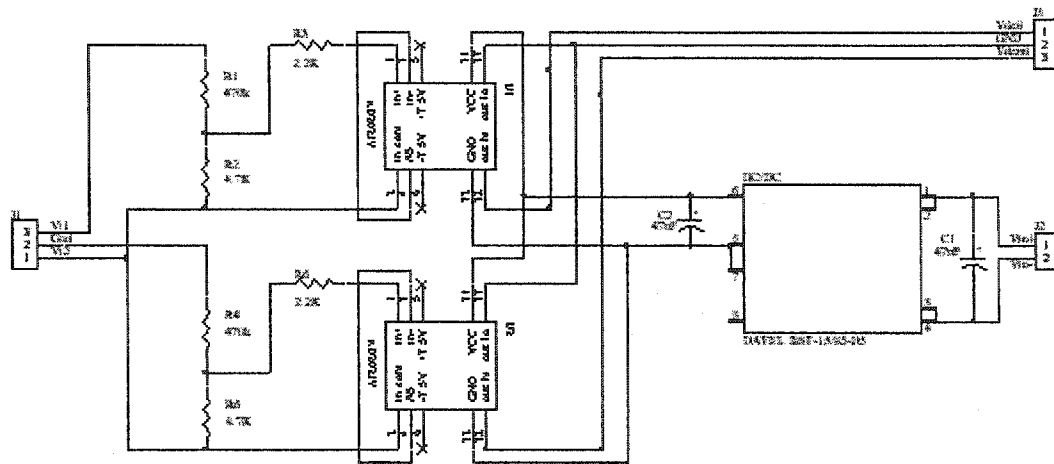


Figure A3. 4 Carte de mesure des tensions CC

La tension V_{in} abaissée par le biais du diviseur de tension est mesurée respectivement aux bornes des résistances R_4 et R_6 comme le montre le schéma général de la figure A3. 4.

Les tensions V_{dct} et V_{dcm} représentant respectivement les tensions totale et moitié aux bornes des condensateurs de sortie sont abaissées à l'aide du diviseur de tension dimensionné selon les formules suivantes, de sorte que l'image en tension de 500V soit 5V :

$$\frac{R_4}{R_3 + R_4} = \frac{R_6}{R_5 + R_6} = \frac{1}{100} \quad (\text{A3.6})$$

$$\frac{V_{dcti}}{V_{dct}} = \frac{R_4}{R_3 + R_4} \quad (\text{A3.7})$$

$$\frac{V_{dcmi}}{V_{dcm}} = \frac{R_6}{R_5 + R_6} \quad (A3.8)$$

Ainsi :

$$\begin{aligned} R_4 &= R_6 = 4.7k\Omega \\ R_3 &= R_5 = 470k\Omega \end{aligned} \quad (A3.9)$$

Il est nécessaire de calculer des puissances dissipées dans ces résistances :

$$\begin{aligned} P_{R3_{max}} &= \frac{V_{dct}^2}{R_3} = .532W \\ P_{R5_{max}} &= \frac{V_{dcm}^2}{R_5} = .133W \\ P_{R4_{max}} &= \frac{V_{dcti}^2}{R_4} = .00532W \\ P_{R6_{max}} &= \frac{V_{dcmi}^2}{R_6} = .00133W \end{aligned} \quad (A3.10)$$

F. Photos du prototype développé et de l'environnement de travail

La photo de la figure A3. 5 présente l'environnement de travail composé de l'unité central de l'ordinateur dans laquelle la carte DS1104 est insérée, la source triphasé de 110Vrms, les charges de sortie et celles pour effectuer l'échelon de charge, les sources auxiliaires pour alimenter les différents circuits électroniques et le prototype expérimental développé. La photo de la figure A3. 6 représente le prototype expérimental développé. La photo de la figure A3. 7 montre le panneau des différentes E/S du DS1104, les circuits électroniques développés ainsi que l'étage redresseur. Nous pouvons distinguer sur la photo, l'étage d'isolation di port E/S du DS1104 que nous avons utilisé, les circuits de commande des MOSFET ainsi que les circuits de mesures des tensions et courants. Finalement la photo de la figure A3. 8 montre les inductances de ligne et de la branche du neutre ainsi que les condensateurs de sortie.

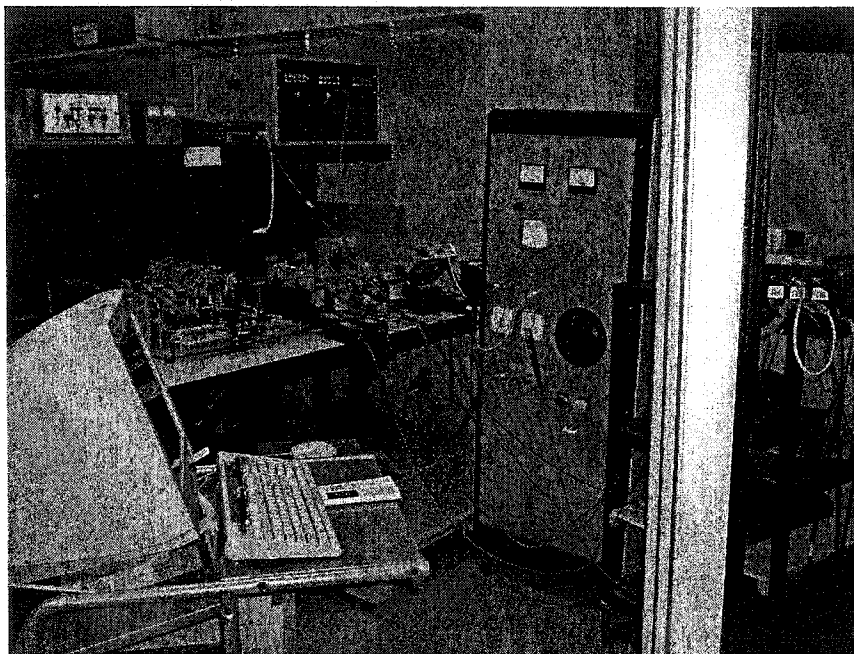


Figure A3. 5 Environnement de travail

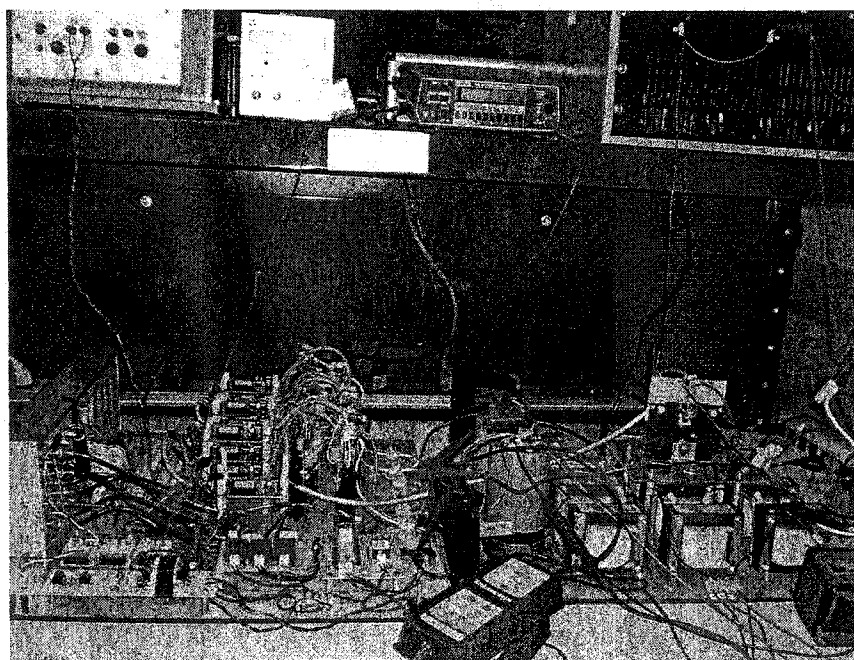


Figure A3. 6 Prototype expérimental développé

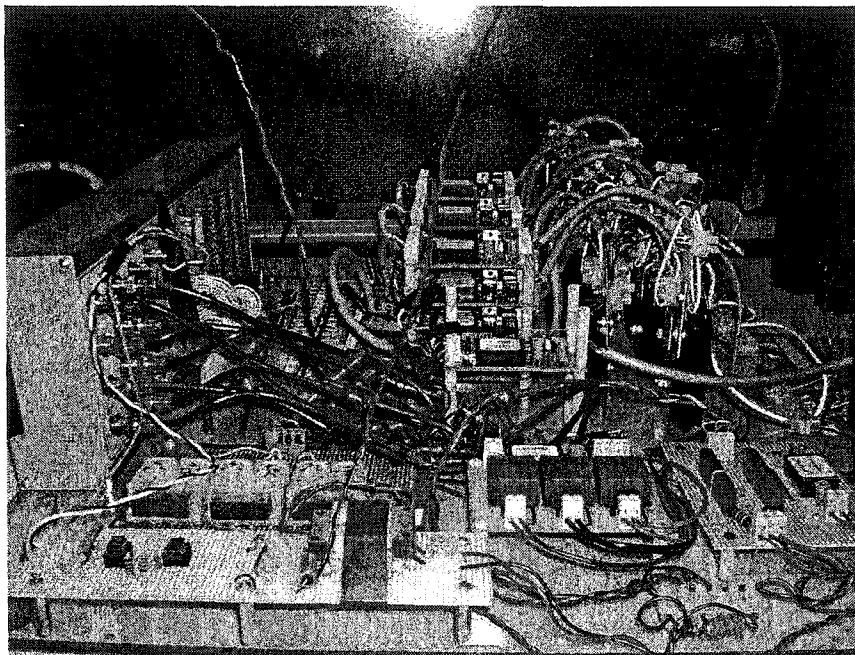


Figure A3. 7 Circuits électroniques et redresseur de puissance développés

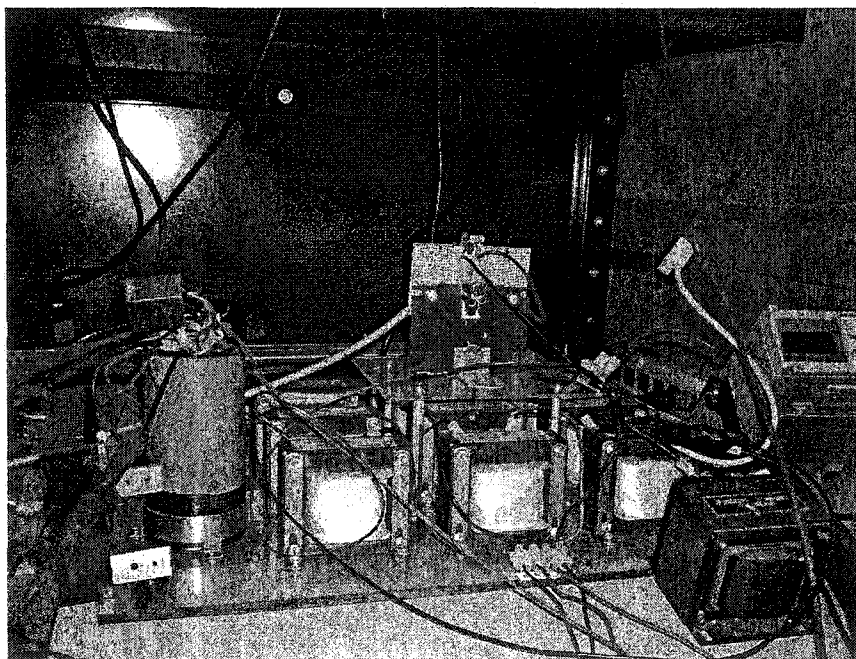


Figure A3. 8 Inductances d'entrée L_1 , L_2 , L_3 et L_n et condensateurs de sortie C_+ et C_- .

Nous dressons finalement un tableau permettant de déterminer le coût total du prototype.

Tableau XVIII

Coût total du prototype expérimental développé

	Composant	Prix unitaire \$C	unités	Prix total \$C
Carte d'isolation du port E/S du DS1104	6N137	0.77	20	15.4
	MC14050	0.78	3	2.34
	51K/0.25W	0.20	18	3.6
	3K/0.25W	0.20	20	4.00
	332/0.25W	0.10	16	1.6
	15pF	0.10	20	2.00
	0.1μF	0.12	23	2.76
Carte de commande des MOSFET	D44H11	0.85	12	10.2
	D45H11	0.85	12	10.2
	BST-15/85-D5	45.59	12	547.08
	HCPL316J	6.01	12	72.12
	RL070G3L	0.5	12	6.00
	MUR1100E	0.57	12	6.84
	SN7403N	0.59	12	7.08
	47μF/35V	0.30	3*12	10.8
	0.1μF	0.12	5*12	7.2
	10nF	0.10	12	1.2
	100pF	0.10	12	1.2
	330pF	0.10	12	1.2
	47K/0.25W	0.20	12	2.4
	3.3K/0.25W	0.20	2*12	4.8
	3K/0.25W	0.20	2*12	4.8
	100Ω/0.5W	0.2	12	2.4
	20Ω/0.5W	0.14	12	1.68
	2.7Ω/0.5W	0.14	12	1.68
	4.7Ω/0.5W	0.14	12	1.68
Carte de mesure des courants CA	LA25-NP	48.73	3	146.19
	270Ω/0.5W	0.2	3	0.60
	47μF/35V	0.30	3	0.90
	BST-15/85-D5	45.59	1	45.59

Carte de mesure des tensions CC	AD202JY	66.82	2	133.64
	2.2K/0.25W	0.2	2	0.40
	4.7K/0.25W	0.2	2	0.40
	470K/0.25W	0.2	2	0.40
	47 μ F/35V	0.30	2	0.60
	BST-15/85-D5	45.59	1	45.59
Carte de synchronisation	Transfo	15	1	15
	LM 311	0.28	1	0.28
	47 μ F/35V	0.30	1	0.30
	6N137	0.77	1	0.77
	332/0.25W	0.10	1	0.10
	15pF	0.10	1	0.10
	0.1 μ F	0.12	1	0.12
Circuits Snubber & Circuit de puissance	30 Ω /1W	0.42	12	5.04
	10nF/400V	0.20	12	2.4
	MUR1100E	0.57	12	6.84
	Zener 1N5355B	0.44	2*12	10.56
	MTY30N50E	7.53	12	90.36
	HFA25TB60	5.28	12	63.36
	195J10/10mH/10A	55	2*4	440
	195J10/10mH/5A	45	4	180
	4300 μ F/400V	196	2	392
Total				2313.8\$+HX

BIBLIOGRAPHIE

- [1] Herbert L. Hess, "Power Electronics Instruction in The USA and Canada: Topics, Curricula and Trends" Int. J. Engng Ed. Vol. 14 No. 4, 1998, pp 282-288
- [2] Kamal Al-Haddad, "Électronique de Puissance I" Notes de cours ELE-355 1991
- [3] Cyril W. Lander, "Électronique de Puissance : cours et exercices", McGraw-Hill, Paris, 1989
- [4] Guy Segquier, "Les convertisseurs de l'Électronique de Puissance : La Conversion Alternatif-Continu", Lavoisier, Paris, 1997
- [5] Technical Report Type2 "Electromagnetic Compatibility (EMC)-Part 3-4: Limits-Limitation of emission of harmonic currents in low-voltage power supply systems for equipment with rated current greater than 16A" IEC 61000-3-4
- [6] IEEE Std 519-1992, IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems, The Institute of Electrical and Electronics Engineers, 1993.
- [7] Yasuyuki Nishida, Akeshi Maeda and Hideo Tomita, "A New Instantaneous-Current Controller for three phase Buck-boost and buck Converters with PFC Operation", Applied Power Electronics Conference and Exposition APEC'95, Part: 2, Vol. 2, pp 875-883
- [8] S. Gataric, D. Boroyevich and F.C. Lee, "Soft Switching Single Switch Three Phase Rectifier With Power Factor Correction", Applied Power Electronics Conference and Exposition, 1994. APEC '94, Vol. 2, pp 738-744
- [9] Hirofumi Akagi, Akira Nabae and Satoshi Atoh, "Control strategy of Active Power Filters Using Multiple Voltage-Source PWM Converters"; IEEE Transactions on Industry Applications, Vol. IA-22, No. 3 May/June 1986, pp 460-465
- [10] Ned Mohan, Tore M. Undelan and William P. Robbins, "Power Electronics: converters, applications and design", Hoboken, N.J. John Wiley & Sons, Second edition, 1995

- [11] B. M. Bird, J. F. Marsh and P. R. McLellan, "Harmonic Reduction in Multiplex Converters by Triple-Frequency Current Injection", IEE Proceeding 1969, Vol. 116, No. 10, pp 1730 -1734
- [12] A. Ametani, "Generalised Method of Harmonic reduction in ac-dc convertors by harmonic current injection"; IEE Proceeding 1972, Vol. 119 No. 7, pp 857-864.
- [13] J. Arrillaga, A. P. B. Joosten and J. F. Baird, "Increasing The Pulse Number of AC-DC Convertors by Current Reinjection Techniques", IEE Proceeding 1969, Vol. 116, No. 10, pp 1730-1734
- [14] Boon Teck Ooi, John C. Salmon, Juan W. Dixon and Ashok B. Kulkarni, "A Three-Phase Controlled-Current PWM Converter with Leading Power Factor", IEEE Transaction on Industry Applications, Vol. IA-23, No. 1, Jan/Feb 1987, pp 78-84
- [15] L. Dixon, "High Power Factor Switching Preregulator Design Optimisation", Unitrode Power Supply Design Seminar, 1988
- [16] A. R. Prasad, P. D. Ziogas and S. Manias, "An Active Power Factor Correction Technique for Three-Phase Diode Rectifiers"; IEEE Transactions on Power electronics, Vol. 6, No. 1, January 1991, pp 83-92
- [17] M. Tou, K. Al-Haddad, G. Olivier and V. Rajagopalan, "Analysis and design of single controlled switch three phase rectifier with unity power factor and sinusoidal input current", 10th Annual Applied Power Electronics Conference and Exposition, APEC'95. Issue: 0, Vol.2, 5-9 March 1995, pp 856-862
- [18] N. Mohan, M. Rastogi and R. Naik, "Analysis Of A New Power Electronics Interface With Approximately Sinusoidal 3-Phase Utility Currents And A Regulated DC Output"; IEEE Transactions on Power Delivery, Vol. 8, No. 2 April 1993, pp 540-546
- [19] Sikyung Kim, Prasad N. Enjeti, Paul Packebush and Ira J. Pitel, "A New Approach to Improve Power Factor and Reduce Harmonics in a Three-Phase Diode Rectifier Type Utility Interface"; IEEE Transactions on Industry Applications, Vol. 30, No. 6 Nov/Dec 1994, pp 1557-1563
- [20] Y. Jiang, H. Mao, F.C. Lee and D. Borojvic, "Simple High Performance Three Phase Boost Rectifiers", Power Electronics Specialists Conference, PESC 1994, Vol. 2, pp 1158-1163

- [21] S. Gataric, D. Boroyevich and F.C. Lee, "Soft Switching Single Switch Three Phase Rectifier With Power Factor Correction", Applied Power Electronics Conference and Exposition, 1994. APEC '94, Vol. 2, pp 738-744
- [22] M. Rastogi, N. Mohan and C.P. Henze, "Three-Phase Sinusoidal Current Rectifier with Zero-Current Switching"; IEEE Transactions on Power electronics, Vol. 10, No. 6 November 1995, pp 753-759
- [23] J. C. Salmon, "Circuit Topologies for PWM Boost Rectifiers Operated From 1-Phase and 3-Phase CA Supplies and Using Either Single or Split DC Rail Voltage Outputs"; Applied Power Electronics Conference and Exposition 1995 APEC '95, Vol. 1, pp 473-479
- [24] F. Daniel, R. Chaffai, K. Al-Haddad and R. Parimelalagan, "A New Modulation Technique for Reducing the Input Current Harmonics of Three-Phase Diode Rectifier with Capacitive Load", IEEE Transaction on Industry Applications, Vol. 33 No. 5 Sept/Oct 1997, pp 1185-1193
- [25] A. Nabae, I. Takahashi and H. Akagi, "A New Neutral-Point Clamped PWM Inverter"; IEEE Transactions on Industry Applications, Vol. IA-17, No. 5 Sept/Oct 1981, pp 518-523
- [26] Jih-Sheng Lai and Fang Zheng Peng "Multilevel Converters-A New Breed of Power Converters"; IEEE Transactions on Industry Applications, Vol. 32, No. 3 May/June 1996, pp 509-517
- [27] Y. Shakweh, E. A. Lewis, "Assessment of medium voltage PWM VSI Topologies for Multi-Megawatt Variable Speed Drive Applications", 30th Annual IEEE Power Electronics Specialists Conference, PESC 99, 27 June-1 July, Vol.2, pp 965-971
- [28] N. S. Choi, J. G. Cho, G. H. Cho, "A General Circuit Topology of Multilevel Inverter"; 22nd Annual IEEE Power Electronics Specialists Conference, PESC 91, 24-27 June, pp 96-103
- [29] T. A. Meynard and H. Foch, "Multi-level conversion: high voltage choppers and voltage-source inverters", 23rd Annual IEEE Power Electronics Specialists Conference, PESC '92 Record, Vol. 1, 29 June-3 July 1992, pp 397-403
- [30] Zhao Yifan, Li Yue and T. A. Lipo, "Force Commutated Three Level Boost Type Rectifier", IEEE Transactions on Industry Applications, Vol. 31 Issue.1, Jan.-Feb. 1995, pp 155-161

- [31] J. W. Kolar, U. Drofenik, F. C. Zach, "A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules" 16th International Telecommunications Energy Conference INTELEC'94, 30 Oct.-3 Nov, pp 367-374
- [32] José Rodriguez, Jih-Sheng Lai and Fang Zheng Peng, "Multilevel inverters: a survey of topologies, controls and applications", IEEE Transactions on Industrial Electronics, Vol. 49, Issue 4, Aug. 2002, pp 724-738
- [33] P. Ide, N. Froehleke, H. Grotstollen, W. Korb, and B. Margaritis, "Analysis of three-phase/three-level rectifiers at low load and discontinuous conduction mode", 15th Annual IEEE Applied Power Electronics Conference and Exposition, APEC 2000, Vol. 1, 6-10 Feb. 2000, pp 197-204
- [34] J. W. Dixon, B-T. Ooi, "Indirect current control of a unity power factor sinusoidal current boost type three-phase rectifier", IEEE Transactions on Industrial Electronics, Vol. 35, Issue 4, Nov. 1988, pp 508-515
- [35] D. R. Veas, J. W. Dixon, B-T. Ooi, "A novel load current control method for a leading power factor voltage source PWM rectifier", IEEE Transactions on Power Electronics, Vol. 9, Issue 2, March 1994, pp 153-159
- [36] R. Wu, S. B. Dewan and G. R. Slemon, "A PWM AC to DC converter with fixed switching frequency", Conference Record of the IEEE Industry Applications Society Annual Meeting, Vol. 1, 2-7 Oct. 1988, pp 706-711
- [37] R. Wu, S. B. Dewan and G. R. Slemon, "Analysis of an AC to DC voltage source converter using PWM with phase and amplitude control", Conference Record of the IEEE Industry Applications Society Annual Meeting, vol. 1, 1-5 Oct. 1989, pp 1156-1163
- [38] Hadi Kannan "Contribution à la modélisation et au réglage des redresseurs triphasés non polluants unidirectionnels de type élévateur et à fréquence de commutation fixe", Thèse de doctorat présentée à l'École de Technologie Supérieure de Montréal comme exigence partielle à l'obtention de doctorat en génie Ph.D. 2002
- [39] H. Kanaan, H. F. Blanchette, K. Al-Haddad, R. Chaffaï, L. Duguay and F. Fnaiech, "A New Multiple Loops Linear Control Scheme Applied to a Current-Injection Three-Phase Unity Power Factor Rectifier", 7th Annual IEEE Applied Power Electronics Conference and Exposition, APEC 2002, Vol. 2, 10-14 March 2002, pp 1047-1053

- [40] R. D. Middelbrook and S. Cuk, "A general unified approach to modeling switching-converter power stages", Proc. IEEE PESC Conference Record, Cleveland, Ohio, June 8-10, 1976
- [41] C. T. Rim, D. Y. Hu and G. H. Cho, "Transformers as Equivalent Circuits for Switches: General Proofs and D-Q Transformation-Based Analyses", IEEE Transactions on Industry Applications, Vol. 26, No. 4, July/August 1990, pp 777-785
- [42] C. T. Rim, N. S. Choi, G. C. Cho and G. H. Cho, "A Complete DC and AC Analysis of Three-Phase Controlled-Current PWM Rectifier Using Circuit D-Q Transformation", IEEE Transactions on Power Electronics, Vol. 9, No. 4, July 1994 pp 390-396
- [43] V. Blasko and V. Kaura, "A New Mathematical Model and Control of a Three-Phase AC/DC Voltage Source Converter", IEEE Transactions on Power Electronics 1997, Vol. 12, No. 1, pp. 116-123
- [44] L. Wei, F. Li and C. Li "A Direct Power Feedback Method of a Dual PWM Three-Level Voltage Source Converter System", 30th Annual IEEE Power Electronics Specialists Conference, PESC 99, Vol. 2, 27 June - 1 July, pp 1089-1094
- [45] S. K. Lim, J. H. Kim and K. Nam, "A DC-Link Voltage Balancing Algorithm for Three-Level Converter Using the Zero Sequence Current", Power Electronics Specialists Conference 1999, pp.1083-1088
- [46] J.-J. E. Slotine and W. Li, "Applied Nonlinear Control", N.J. Englewood Cliffs, Prentice-Hall, 1991
- [47] J.F. Silva, "Sliding mode control of Boost-Type Unity-Power-Factor PWM Rectifiers", IEEE Transactions on Industrial Electronics, Vol. 46, No 3, June 1999, pp 594-603
- [48] M-C. Wong, Z-Y. Zhao, Y-D. Han and L-B. Zhao, "Three-Dimensional Pulse-Width Modulation Technique in Three-Level Power Inverters for Three-Phase Four-Wired System", IEEE Transactions on Power Electronics, Vol. 16, No 3, May 2001, pp. 418-427
- [49] P. F. Seixas, M. A. Severo Mendes, P. Donoso-Garcia and A. M. N. Lima, "A Space Vector PWM Method for Three-Level Voltage Source Inverters", 15th Annual IEEE Applied Power Electronics Conference and Exposition, APEC 2000, Vol. 1, 6-10 Feb., pp 549 -555

- [50] D. Zhou and D. Rouaud, "Experimental Comparisons of Space Vector Neutral Point Balancing Strategies for Three-Level Topology", Power Electronics Specialists Conference 1999, Vol. 2, pp 1071-1076
- [51] P. Rioual, H. Pouliquen and J. P. Louis "Non Linear Control of PWM Rectifier by State Feedback Linearization and Exact PWM Control", 25th Annual IEEE Power Electronics Specialists Conference, PESC'94, Vol.2, 20-25 June 1994, pp 1095-1102
- [52] J. Jung, S. Lim and K. Nam, "A feedback Linearizing Control Scheme for a PWM Converter-Inverter Having a Very Small DC-Link Capacitor", IEEE Transactions on Industry Applications, Vol. 35, No. 5, Sept/Oct 1999, pp 1124-1131
- [53] D-C. Lee, G-M. Lee and K-D. Lee, "DC- Bus Voltage Control of Three-Phase AC/DC PWM Converters Using Feedback Linearization", IEEE Transactions on Industry Applications, Vol. 36, No.3, May/June 2000, pp 826-833
- [54] A. Isidori, "Nonlinear Control Systems" Springer-Verlag Berlin, Heidelberg, Germany second edition 1989
- [55] Hansruedi Buhler "Réglage par mode de glissement" Presse polytechniques romandes, Lausanne 1986
- [56] R. Caceres and I. Barbi, "Sliding mode controller for the boost inverter", V IEEE International Power Electronics Congress, Technical Proceedings. CIEP '96, 14-17 Oct. 1996, pp 247-252
- [57] N. Sabanovic, A. Sabanovic, K. Ohnishi, "Sliding modes control of three phase switching converters"; Proceedings of the 1992 International Conference on Industrial Electronics, Control, Instrumentation, and Automation, 'Power Electronics and Motion Control', Vol. 1, 9-13 Nov. 1992, pp 319-324
- [58] J. F. Silva, S. S. Paulo, "Fixed frequency sliding mode modulator for current mode PWM inverters", 24th Annual IEEE Power Electronics Specialists Conference, PESC '93, 20-24 June, pp 623-629
- [59] B-R. Lin and D-J. Chen, "Sliding mode control of neutral point clamped PWM rectifier", Twenty-Third International Telecommunications Energy Conference, INTELEC 2001, 14-18 Oct., pp 392-398
- [60] P. K. Dash, A. M. Sharaf and E. F. Hill, "Static VAR Compensators for Power Systems", IEEE Transactions on Power Systems, Vol. 4, No. 2, May 1989, pp 403-410

- [61] Louis-A. Dessaint, "Commande par micro-ordinateur", Notes de cours SYS-831 1992
- [62] O. Akhrif, "Nonlinear Adaptive Control with Application to Flexible Structures", Dissertation submitted to the faculty of the graduate school of the university of Maryland in partial fulfilment of the requirements for the degree of Doctor of Philosophy 1989
- [63] H. Sira-Ramirez, M. Rios-Bolivar, A. S. I Zinober, "Adaptive input-output linearization for PWM regulation of DC-to-DC power converters", Proceedings of the American Control Conference, Vol. 1, 21-23 June 1995, pp 81-85
- [64] M. Krstic, I. Kanellakopoulos and P. V. Kokotovic, "Nonlinear and adaptive control design", Wiley, New York, 1995
- [65] K. J. Aström and B. Wittenmark, "Adaptive Control", Addison-Wesley, 1989
- [66] S. S. Kolenchery, V. C. Vaidya, M. Mangal, "SVM PWM strategy for high power 3-level inverters in variable frequency applications", Proceedings of the 1996 International Conference on Power Electronics, Drives and Energy Systems for Industrial Growth, Vol. 1, 8-11 Jan. 1996, pp 197-200
- [67] Y-H. Lee, B-S. Suh, D-S. Hyun, "A Novel PWM Scheme for a three-level Voltage Source Inverter with GTO Thyristors", Conference Record of the 1994 IEEE Industry Applications Society, Vol. 2, 2-6 Oct. 1994, pp 1151-1157
- [68] R. Rojas, T. Ohnishi, T. Suzuki, "An improved Voltage Vector Control Method for Neutral-Point-Clamped Inverters", 25th Annual IEEE Power Electronics Specialists Conference, PESC'94 Record, Vol. 2, 20-25 June 1994, pp 951-957
- [69] J-H. Suh, C-H. Choi and D-S. Hyun "A New Simplified Space-Vector PWM Method for Three-Level Inverters", 14th Annual Applied Power Electronics Conference and Exposition, APEC'99, Vol. 1, 14-18 March 1999, pp 515-520
- [70] A. R. Bakhshai, H. R. Saligheh Rad and G. Joos, "Space Vector Modulation Based on Classification Method in Three-Phase Multilevel Voltage Source Inverters", 36th IAS Annual Meeting. Conference Record of the 2001 IEEE Industry Applications Conference, Vol. 1, 30 Sept-4 Oct 2001, pp 597-602
- [71] H. W. Van der Broeck, H-C. Skudelny, G. V. Stanke, "Analysis and Realization of a Pulse Width Modulator Based on Voltage Space Vectors", IEEE Transactions on Industry Applications, Vol. 24, Issue 1, Jan-Feb 1988, pp 142-150

- [72] Jean-Paul Ferrieux, François Forest. "Alimentations à découpage Convertisseurs à résonance : Principes-composants-modélisation", Dunod, Paris, 1999
- [73] A. J. Fossard et D. Normand-Cyrot, "Systèmes non-linéaires : modélisation-estimation", Masson, Paris, 1993
- [74] Ronald A. Rohrer, "Circuit Theory : an Introduction to the State Variable Approach", Mc Graw-Hill Series in Electronic Systems, New York 1970
- [75] Paul C. Krause, Oleg Wasynczuk and Scott D. Sudhoff, "Analysis of electric Machinery", Mc Graw-Hill, New York, 1986
- [76] Benjamin C. Kuo, "Automatic control systems", Prentice Hall Englewood cliffs, New Jersey 1995
- [77] J. Lowen Shearer, Bohdan T. Kulakowski and John F. Gardner, "Dynamic Modeling and Control of Engineering Systems", Second Edition, Prentice Hall, Upper Saddle River, New Jersey 1997
- [78] C. T. Chen, "HRW Series in Electrical Engineering, Electronics, and Systems: Introduction to Linear System Theory", Holt, Rinehart and Winston, Inc. 1970
- [79] Brigitte d'Andréa-Novel et Michel Cohen de Lara, "Commande linéaire des systèmes dynamiques", Masson, Paris, 1993
- [80] J. C. Gilles, "Introduction aux systèmes asservis non linéaires", deuxième édition, Bordas, Paris 1977
- [81] Riccardo Marino and Patrizio Tomei, "Nonlinear Control Design, Geometric, Adaptive and Robust", Prentice Hall International, (UK) Limited 1995
- [82] A. Rachid and D. Mehdi, "Automatique : Réalisation, Réduction et commande des Systèmes Linéaires", Éditions Technip, Paris 1997
- [83] L. Yacoubi, F. Fnaiech, K. Al-Haddad and L-A Dessaint, "Input/output feedback linearization control of a three-phase three-level neutral point clamped boost rectifier", Record of the IEEE Industry Applications Conference 2001, Vol. 1, pp. 626-631
- [84] L. Yacoubi, F. Fnaiech, K. Al-Haddad, L-A. Dessaint, "Input state feedback linearization control of a three-phase three-level neutral point clamped rectifier", Canadian Conference on Electrical and Computer Engineering, Vol. 2, 13-16 May 2001, pp 799-804

- [85] L. Yacoubi, F. Fnaiech, L-A. Dessaint and K. Al-Haddad, "A New nonlinear control of Three-Phase NPC Boost Rectifier Operating Under Severe Disturbances", CD copy of ELECTRIMACS 2002
- [86] Loubna Yacoubi, Farhat Fnaiech, Kamal Al-Haddad, and Louis-A. Dessaint, "A New nonlinear control of Three-Phase NPC Boost Rectifier Operating Under Severe Disturbances", Transactions of IMACS Mathematics and Computer in Simulation, 15th November 2003, Vol. 63, Issue 3-5, pp 307-320
- [87] G. Escobar, R. Ortega, H. Sira-Ramirez, J.-P. Vilain and I. Zein, "An experimental comparison of several nonlinear controllers for power converters", IEEE Control Systems Magazine, Vol. 19, Issue 1, Feb. 1999, pp 66-82
- [88] I.D. Landau et L. Dugard, "Commande adaptative : aspects pratiques et théoriques"; Masson Paris 1986
- [89] Y. D. Landau, "Adaptive Control: the Model Reference Approach", New york, Marcel Dekker, Inc. 1979
- [90] K. J. Åström and B. Wittenmark, "On Self-Tuning Regulators", Automatica, March 1973, Vol. 9, pp 185-199
- [91] L. Yacoubi, F. Fnaiech, L-A. Dessaint and K. Al-Haddad, "Adaptive Nonlinear Control of a three-Phase Three-Level Neutral Point Clamped Rectifier", in Proc.2001 IEEE Industry Applications Conference IAS'2001, pp 619-625
- [92] L. Yacoubi, K. Al-Haddad, F. Fnaiech, L-A. Dessaint, "Adaptive nonlinear control law applied to a three-phase NPC boost rectifier operating under severe conditions", IEEE 33rd Annual Power Electronics Specialists Conference, PESC02. Vol. 2, 23-27 June 2002, pp 785-790
- [93] DS1104 R&D Controller Board: Installation and Configuration Guide. Copyright 2001 by dSPACE GmbH, Germany
- [94] DS1104 R&D Controller Board: Feature reference. Copyright 2001 by dSPACE GmbH, Germany
- [95] Real-Time Interface (RTI and RTI-MP) : Implementation Guide. Copyright 2001 by dSPACE GmbH, Germany
- [96] http://www.dSPACEinc.com/shared/data/pdf/flyer2003/dSPACE_acekit_brochure2003.pdf
- [97] ControlDesk : Experiment Guide. Copyright 2001 by dSPACE GmbH, Germany.

- [98] The Math Works User's Guide, Power System Blockset for use with Simulink, Version 1, January 1999
- [99] <http://www.fairchildsemi.com/ds/6N/6N137.pdf>
- [100] <http://www.onsemi.com/site/products/searchresults/0,4533,,00.html?SearchString=MC14050>
- [101] <http://www.filur.net/PRAIS/hcpl316j.pdf>
- [102] www.datel.com/data/power/bst-3w.pdf
- [103] B. K. Bose "Power Electronics and AC Drives", Prentice Hall, New Jersey, 1986.
- [104] www.semiconductor.agilent.com
- [105] Hansruedi Bühler, "Convertisseurs Statiques", Presses polytechniques et universitaires romandes, Lausanne, Suisse 1991
- [106] [http://www.lemusa.com/LEM/LEMPProd.nsf/0/43d4887cd488f82486256a9900766b6a/\\$FILE/LA25NPSP11.pdf](http://www.lemusa.com/LEM/LEMPProd.nsf/0/43d4887cd488f82486256a9900766b6a/$FILE/LA25NPSP11.pdf)
- [107] http://www.analog.com/UploadedFiles/Data_Sheets/621723416AD202_4_d.pdf
- [108] <http://www.irf.com/product-info/datasheets/data/hfa25tb60.pdf>
- [109] Kamal Al-Haddad et Rachid Chaffai "Électronique de Puissance II" Notes de cours ELE-654, 1994
- [110] <http://www.onsemi.com/site/products/summary/0,4450,MTY30N50E,00.html>
- [111] dsPACE User's Guide, Digital Signal Processing and Control Engineering, Germany, 2001.
- [112] Loubna Yacoubi, Kamal Al-Haddad, Louis- A. Dessaint and Farhat Fnaiech, "A DSP Implementation of an Input/Output Feedback Linearization Control for a 1.2kW Three-Phase Three-Level Neutral Point Clamped Boost Rectifier Prototype", The 29th Annual Conference of the IEEE Industrial Electronics Society, 2nd-6th November, IECON 2003, CD copy.
- [113] Loubna Yacoubi, Kamal Al-Haddad, Farhat Fnaiech and Louis-A. Dessaint, "A DSP-Based Implementation of a New Nonlinear Control for a Three-Phase

Neutral Point Clamped Boost Rectifier Prototype”, submitted to IEEE Transactions on Industrial Electronics

- [114] Loubna Yacoubi, Kamal Al-Haddad, Louis-A. Dessaint and Farhat Fnaiech, “A DSP-Based Implementation of a Nonlinear Model Reference Adaptive Control for a Three-Phase NPC Boost Rectifier Prototype”, submitted to IEEE Transactions on Power Electronics (provisionally accepted)
- [115] Loubna Yacoubi, Kamal Al-Haddad, Farhat Fnaiech and Louis-A. Dessaint, “Digital Implementation of Nonlinear and Adaptive Control Strategies on a Three-Phase NPC Boost Rectifier Prototype: Comparison Analysis”, submitted to 35th IEEE Power Electronics Specialists Conference PESC04
- [116] X. Yuan, G. Orglmeister and W. Merk, “Managing the DC link Neutral Potential of the Three-Phase-Four-Wire Neutral-Point-Clamped (NPC) Inverter in FACTS Application”, The 25th Annual Conference of the IEEE Industrial Electronics Society, IECON'99, Vol. 2, 29 Nov.-3 Dec. 1999, pp 571-576
- [117] N. Celanovic and D. Borojevic, “A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters”, Fourteenth Annual Applied Power Electronics Conference and Exposition, APEC'99, Vol. 1, 14-18 March 1999, pp 535-541
- [118] S. Gataric, D. Boroyevich and F.C.Lee, “Soft-switched single-switch three-phase rectifier with power factor correction”, Applied Power Electronics Conference and Exposition, APEC 94. Vol. 2, 13-17 Feb. 1994, pp 738-744
- [119] T. J. E Miller, “Reactive power control in electric systems”, a Wiley-Interscience Publication, John Willey & sons, Inc. New York, 1982